

1. Máy tính gom các thành phần chính là
 - ☒ a. CPU, memory, thiết bị đầu vào, thiết bị đầu ra. (TRUE)
 - b. CPU, RAM, HDD, monitor
 - c. Main, CPU, RAM, CD-ROM
 - d. Main, CPU, RAM, HDD
2. Hệ thống bus có nhiệm vụ
 - a. Điều khiển CPU
 - b. Kết nối CPU & RAM
 - ☒ c. Kết nối các thành phần của máy tính. (TRUE)
 - d. Kết nối cache và CPU.
3. Máy tính điện tử ngày nay đc làm từ
 - a. Công nghệ bóng đèn chân không
 - ☒ b. Công nghệ bán dẫn. (TRUE)
 - c. Công nghệ Core 2 Duo
 - d. Công nghệ Intel
4. Ia-32 là tên gọi của (Instruction Architect – 32 bits)
 - a. Một bộ CPU.
 - ☒ b. Một bộ kiến trúc lệnh. (TRUE)
 - c. Một hãng máy tính.
 - d. Một loại thẻ nhớ.
5. Chọn lựa phát biểu đúng
 - a. Trong bộ nhớ RAM chưa các thanh ghi đợc xem là bộ nhớ đệm của nó
 - b. CPU là chip duy nhất trong máy tính cá nhân
 - ☒ c. Hệ thống máy tính ENIAC sử dụng công nghệ bóng đèn chân không. (TRUE)
 - d. Theo kiến trúc von Neumann, datapath là thành phần thuộc bộ nhớ
6. Trong các nhóm thiết bị sau, nhóm nào gồm toàn những thiết bị ngoại vi trên máy tính cá nhân:
 - a. CPU, RAM, HDD, monitor, modem
 - b. USB, keyboard, mouse, RAM, main
 - ☒ c. USB, joystick, printer, CD-ROM. (TRUE)
 - d. Monitor, RAM, webcam, speaker.
7. Trong hệ số nguyên có dấu, số 0 sẽ có 2 cách để biểu diễn trong các dạng:
 - a. Số bù 1, số bù 2
 - b. Số bù 1, số quá k
 - c. Dấu lượng, số quá k
 - ☒ d. Dấu lượng, bù 1. (TRUE)
8. Giá trị thập phân -30 nếu xét trong hệ số nguyên có dấu 8 bit dạng số quá k với $k = 128$ sẽ biểu diễn bit là:
 - a. 1001 1110
 - ☒ b. 0110 0010. (TRUE)
 - c. 1110 0010
 - d. 1000 0000
9. Xét trong hệ số nguyên có dấu 8 bit: dạng bù 2 của X có giá trị là 1000 1111 vậy suy ra X sẽ là:
 - a. 1001 0000
 - b. 0111 0000

- c. 0111 0001. (TRUE)
d. 1000 1110
10. Trong hệ số nguyên có dấu 8 bit, dãy số nhị phân 1010 0101 có giá trị thập phân:
a. 165
b. -91
c. -90
d. Không xác định. (TRUE) <Không xác định phương pháp>
11. Trong hệ số nguyên không dấu, dãy bit 1100 0011 có giá trị dec tương ứng:
a. -61
b. 387
c. 195. (TRUE)
d. 390
12. Trong hệ số nguyên không dấu biểu diễn theo phương pháp số quá k ($k = 127$), số -20 biểu diễn tương ứng trong hệ nhị phân:
a. 0110 1011
b. 0110 1100
c. 1110 0100
d. Không câu nào đúng
13. Trong hệ số nguyên có dấu bù 2 số nhị phân nbits có dạng "1111 ...1111" có thể biểu diễn thành số hoặc biểu thức nào sau:
a. $-(2^{n-1}-1)$
b. -1. (TRUE)
c. 0
d. $2^{n-1} - 1$.
14. Trong hệ số nguyên có dấu dạng n bit dạng bù 2 sẽ có miền giá trị
a. $[-2^{n-1}-1, 2^{n-1}]$
b. $[-2^n, 2^{n-1}]$
c. $[-2^n-1, 2^n]$
d. $[-2^{n-1}, 2^{n-1} - 1]$. (TRUE)
15. Xét trong hệ số nguyên, thao tác đảo bit thứ i của x có thể biểu diễn bằng biểu thức(shl: shift left, shr: shift right)
a. NOT (1 shl i) and x;
b. (1 shl i) or x
c. (x shr i) and 1
d. (1 shl i) xor x. (TRUE)
16. Sau khi thực hiện nhân 2 số nguyên không dấu biểu diễn dưới dạng nhị phân sau 1000 0010 và 0101 ta có kết quả nào?
a. 0000 0010 1000 1010. (TRUE)
b. 1111 1110 1000 1010
c. 0000 0101 0000 1010
d. 1111 0101 0000 1010
17. Thực hiện cộng 2 số 4 bit 1010 và 0111 hãy cho biết phát biểu nào sau đây đúng
a. Nếu xét là số không dấu, kết quả không tràn số và có giá trị 1
b. Nếu xét là số không dấu, kết quả bị tràn số và có giá trị 1

- c. Nếu xét số bù 2, kết quả không tràn và có giá trị 1. (TRUE)
 d. Nếu xét số bù 2, kết quả bị tràn số và có giá trị 1
18. Theo cách biểu diễn số chấm động IEEE 754, dãy bit 0 10001000 011011000010000000000000 có giá trị là:
- a. 728.25. (TRUE)
 b. 525.75
 c. 619.5
 d. 678.125
19. Theo cách biểu diễn số chấm động IEEE 754 hệ chính xác đơn, 10.125 có biểu diễn nhị phân là:
- a. 0 10000010 000000000000000000000001
 b. 0 10000100 100010000000000000000000
 c. 0 00000010 100010000000000000000000
 d. 0 10000010 010001000000000000000000. (TRUE)
20. CHỌN phát biểu đúng:
- a. Do chỉ có 8 thanh ghi lưu trữ và 8 thanh ghi tạm nên ta không thể biên dịch chương trình C có nhiều hơn 16 biến thành chương trình hợp ngữ trên MIPS
 b. Trong MIPS, lệnh giả là cách biểu diễn lại lệnh thật nhằm giúp người đọc dễ hiểu hơn
 c. Chương trình MIPS thao tác với bộ nhớ theo 2 nguyên tắc: Alignment Restriction & Little Endian
 d. Trong MIPS, kiểu dữ liệu của 1 thanh ghi tùy thuộc vào thao tác và thanh ghi đó tham gia
21. Phát biểu nào sau đây không đúng:
- a. Một kiến trúc bộ lệnh có thể có nhiều cài đặt (implement) khác nhau
 b. Kiến trúc bộ lệnh là một thành phần quan trọng của kiến trúc vi xử lý
 c. Kiến trúc bộ lệnh amd hoàn toàn khác kiến trúc bộ lệnh intel
 d. X86, mips là kiến trúc bộ lệnh
22. Lệnh $g = a[5]$ trong c tương ứng với trong mips là (với g : \$s1, \$s3: địa chỉ bắt đầu của a)
- a. $Lw \$s1, 5(\$s3)$
 b. $Lw \$s1, 20(\$s3)$
 c. $Add \$s1, 20(\$s3), \$zero$
 d. B và c đúng
23. Lệnh $add \$zero, \$zero, 0$
- a. Gán $\$s0 = 0$;
 b. Cộng $\$s0$ vào $\$zero$
 c. Gán $\$zero = \$s0$
 d. Không có nghĩa
24. Chuyển đoạn mã lệnh c sau thành mã hợp ngữ ($A[i]$: integer, base address(A): \$s0) $A[0] = A[4] * 2$
- a. $lw \$t0, 4(\$s0)$
 $sll \$t0, \$t0, 2$
 $sw \$t0, 0(\$s0)$
 b. $lw \$t0, 16(\$s0)$
 $srl \$t0, \$t0, 1$
 $sw \$t0, 0(\$s0)$

- c. lw \$t0, 4(\$s0)
sra \$t0, \$t0, 2
sw \$t0, 0(\$s0)

- d. Lw \$t0, 16(\$s0)
sll \$t0, \$t0, 1
sw \$t0, 0(\$s0)

25. Lệnh nào sau đây hợp lệ

- a. add \$s0, \$0, \$s0
- b. slr \$s0, \$s0, 2
- c. lbu \$s0, 0(\$s0)
- d. addiu \$s0, \$s1, -1

26.

27.

28.

29.

30.

31.

32.

33.

34.

35. Cho bản đồ karnaugh sau cho kết quả hàm logic nào dưới đây:

A\C	00	01	11	10
00	1	1	1	0
01	1	1	1	0
11	1	1	1	0
10	0	0	0	0

- a. $A'b' + a'd' + b'c' + cd$
- b. $(b' + d)(a' + c)$
- c. $Bd' + ac'$
- d. Câu a và b đúng

36. Multiplexer có 12 ngõ vào thì cần bao nhiêu ngõ chọn

- a. 4. (TRUE)
- b. 8
- c. 12
- d. 16

37. Nếu ngõ vào = 1 là ngõ thứ k thì các ngõ ra thành số nhị phân có giá trị = k đó là nguyên lý hoạt động của mạch tổ hợp

- a. Binary encoder. (TRUE)
- b. Priority encoder
- c. Binary decoder
- d. Multiplexer

38. CPU thực hiện một chương trình bằng cách nào

- a. Nạp toàn bộ chương trình từ đĩa và CPU rồi thực hiện từng lệnh

- b. Nạp toàn bộ chương trình từ đĩa vào RAM rồi thực hiện từng lệnh
 - c.** Nạp từng lệnh từ RAM vào CPU rồi thực hiện. (TRUE)
 - d. Nạp từng lệnh từ đĩa vào CPU rồi thực hiện.
39. Có bao nhiêu data hazard xảy ra trong đoạn lệnh sau?
- add \$3, \$2, \$1
sub \$4, \$3, \$5
add \$7, \$3, \$6
add \$9, \$3, \$8
- a. 0
 - b. 1
 - c. 2
 - d.** 3. (TRUE)
40. Để giải quyết tốt nhất cho vấn đề data hazard trong đoạn lệnh sau, cần thực hiện
- add \$3, \$4, \$6
sub \$5, \$3, \$2
lw \$7, 100(\$5)
add \$8, \$7, \$2
- a. 3 forwarding
 - b. 3 stall
 - c.** 3 forwarding và 1 stall. (TRUE)
 - d. 1 forwarding và 2 stall
41. Xếp theo thứ tự tăng dần của tốc độ truy cập
- a. Cd, RAM, cache HDD
 - b. HDD, cache, RAM, cd
 - c.** Cd, HDD, RAM, cache. (TRUE)
 - d. Cache, RAM, HDD, cd
42. Trong 1 hệ thống máy tính có các thông số về bộ nhớ như sau:
- Không gian địa chỉ bộ nhớ chính = 1 GB
Dung lượng cache = 512 KB
kích thước 1 line = 1 block = 32 bytes
Giả sử bộ nhớ trên máy đc tổ chức theo kiểu direct – mapping, suy ra số bit của trường Tag, Line, Word theo thứ tự là:
- a. T = 14 L = 8 W = 8
 - b. T = 14 L = 11 W = 5
 - c.** T = 11 L = 14 W = 5. (TRUE)
 - d. T = 8 L = 14 W = 8
43. Giả sử bộ nhớ trên máy đc tổ chức theo kiểu 8 – way associative – mapping, để tìm ra được 1 ô nhớ (trường Tag = T) đang nằm trong cache (cache hit) cần thực hiện tối đa bao nhiêu lần phép so sánh giữa các trường tag trong cache với T:
- a. 1
 - b. 3
 - c. 4
 - d.** 8. (TRUE)

44. Giả sử bộ nhớ trên máy được tổ chức theo kiểu associative – mapping, suy ra số bit để đánh địa chỉ các block trong bộ nhớ chính sẽ chính bằng số bit của:

- a. Tag + word. (TRUE)
- b. Tag + line
- c. Line
- d. Tag + line + word

45. Trong các thuật toán thay thế Line trong cache, thuật toán LFU là phương pháp:

- a. Thay thế line nào nằm lâu nhất trong cache
- b. Thay thế line nào trong cache có số lần truy cập ít nhất trong cùng 1 khoảng thời gian. (TRUE)
- c. Thay thế line nào trong cache có thời gian lâu nhất không được tham chiếu đến
- d. Thay thế ngẫu nhiên

46. Associative – mapping có ưu điểm lớn nhất so với direct – mapping là:

- a. Xác suất cache hit cao
- b. Tăng tính cục bộ về thời gian
- c. Tăng tính cục bộ về không gian
- d. Tìm kiếm ô nhớ nhanh hơn trong cache

47.