



计算机组成原理通关题库

一. 单项选择题

1. 计算机中的主机包含(A)。

- A. 运算器、控制器、存储器 B. 运算器、控制器、外存储器
C. 控制器、内存、外存储器 D. 运算器、内存、外存储器

2. 二进制数10010010, 相应的十进制数是(B) (128+16+2=146)

- A. 136 B. 146 C. 145 D. 144

3. 要使8位寄存器A中高4位变0, 低4位不变, 可使用(A)。逻辑乘

- A. $A \wedge 0FH \rightarrow A$ B. $A \vee 0FH \rightarrow A$ C. $A \wedge F0H \rightarrow A$ D. $A \vee F0H \rightarrow A$

4. 在计算机内部用于汉字存储处理的代码是(B)

- A. 汉字输入码 B. 汉字内码 C. 汉字字型码 D. 汉字交换码

5. 转移指令执行时, 只要将转移地址送入(C. 程序计数器)中即可

- A. 地址寄存器 B. 指令寄存器 C. 程序计数器 D. 变址寄存器

6. 设机器中存有代码10100011B, 若视为移码, 它所代表的十进制数为(B. 35)。

- A. -23 B. 35 C. 53 D. -113

7. 将(-25.25)十进制数转换成浮点数规格化(用补码表示), 其中阶符、阶码共4位, 数符、尾数共8位, 其结果为(B. 0101, 10011011)

- A. 0011, 10010100 B. 0101, 10011011 C. 0011, 1110 D. 0101, 1100101

8. $(2000)_{10}$ 化成十六进制数是(B. $(7D0)_{16}$)。

- A. $(7CD)_{16}$ B. $(7D0)_{16}$ C. $(7E0)_{16}$ D. $(7F0)_{16}$

9. 下列数中最大的数是($(10011001)_2 = 153$)。

- A. $(10011001)_2$ B. $(227)_8$ C. $(98)_{16}$ D. $(152)_{10}$

10. (D. 移码)表示法主要用于表示浮点数中的阶码。



- A. 原码 B. 补码 C. 反码 D. 移码
11. 在小型或微型计算机里, 普遍采用的字符编码是 (D. ASCII 码)。
- A. BCD 码 B. 16 进制 C. 格雷码 D. ASCII 码
12. 下列有关运算器的描述中, (D. 既做算术运算, 又做逻辑运算) 是正确的。
- A. 只做算术运算, 不做逻辑运算 B. 只做加法
- C. 能暂时存放运算结果 D. 既做算术运算, 又做逻辑运算
13. 控制存储器存放的是 (C. 微程序)。
- A. 微程序和数据 B. 机器指令和数据 C. 微程序 D. 机器指令
14. 在指令的地址字段中, 直接指出操作数本身的寻址方式, 称为 (B. 立即寻址)。
- A. 隐含寻址 B. 立即寻址 C. 寄存器寻址 D. 直接寻址
15. 下面描述的 RISC 机器基本概念中正确的表达是 (B. RISC 机器一定是流水 CPU)。
- A. RISC 机器不一定是流水 CPU
- B. RISC 机器一定是流水 CPU
- C. RISC 机器有复杂的指令系统
- D. CPU 配备很少的通用寄存器
16. 系统总线中地址线的功能是 (D. 用于指定主存和 I/O 设备接口电路的地址)。
- A. 用于选择主存单元地址 B. 用于选择进行信息传输的设备
- C. 用于选择外存地址 D. 用于指定主存和 I/O 设备接口电路的地址
17. 主存储器和 CPU 之间增设高速缓冲器 Cache 的目的是 (A.)。
- A. 解决 CPU 和主存之间的速度匹配问题
- B. 扩大主存储的容量
- C. 扩大 CPU 中通用寄存器的数量
- D. 扩大 CPU 中通用寄存器的数量和主存储器的容量
18. 原码一位乘运算, 乘积的符号位由两个操作数的符号进行 (C. 异或运算)。
- A. 与运算 B. 或运算 C. 异或运算 D. 或非运算
19. 设 $[X]_{\text{补}} = 1.x_1x_2x_3x_4$, 当满足 (A.) 时, $X > -1/2$ 成立。
- A. x_1 必须为 1, $x_2x_3x_4$ 至少有一个为 1 B. x_1 必须为 1, $x_2x_3x_4$ 任意
- C. x_1 必须为 0, $x_2x_3x_4$ 至少有一个为 1 D. x_1 必须为 0, $x_2x_3x_4$ 任意



20. 寄存器直接寻址方式中, 操作数处在 (**A. 寄存器**)。
- A. 寄存器** B. 主存单元 C. 堆栈 D. 程序计数器
21. 下列二进制机器数中, 真值最小的机器数是 (**A. $[X]_{\text{补}}=11011100$**)。
- A. $[X]_{\text{补}}=11011100$** B. $[Y]_{\text{原}}=10111001$
C. $[Z]_{\text{补}}=11011100$ D. $[W]_{\text{原}}=00000001$
22. 同步控制是 (**C.**)。
- A. 只适用于 CPU 控制的方式
B. 只适用于外围设备控制的方式
C. 由统一时序信号控制的方式
D. 所有指令执行时间都相同的方式
23. 设 $[X]_{\text{反}}=1.1011$, 则 $X=($ **B. -0.0100**)。
- A. -0.0101 **B. -0.0100** C. -0.1011 D. 0.1011
24. 某机字长16位, 含1位数符, 用补码表示, 则定点小数所能表示的非零最小正数为 (**A. 2^{-15}**)。
- A. 2^{-15}** B. 2^{-16} C. 2^{-1} D. $1-2^{-15}$
25. 若采用双符号位补码运算, 运算结果的符号位为10, 则 (**A. 产生了下溢**)。
- A. 产生了下溢** B. 运算结果正确, 为负数 C. 产生了上溢 D. 运算结果正确, 为正数
26. 将010111和110101进行“逻辑异”(异或)运算的结果是 (**C. 100010**)。
- A. 110111 B. 010101 **C. 100010** D. 011101
27. EPROM 是指 (**D.**)。
- A. 读写存储器 B. 只读存储器
C. 可编程的只读存储器 **D. 光擦除可编程的只读存储器**
28. 设机器数字长为8位(含1位符号位), 那么机器数DAH(H表示十六进制数)算术右移一位的结果为 (**B.**)。
- A. 6DH **B. EDH** C. B4H D. B5H
29. 虚拟存储器管理的目的是 ()。
- A. 解决CPU和主存之间的速度匹配问题
B. 扩大程序空间
C. 扩大CPU中通用寄存器的数量



- D. 扩大CPU中通用寄存器的数量和主存储器的容量
30. 在微型机系统中, 外围设备通过()与主板的系统总线相连接。
- A. 适配器 B. 设备驱动器
- C. 计数器 D. 寄存器
31. 当采用()对设备进行编址情况下, 不需要专门的 I/O 指令组。
- A. 统一编址法 B. 单独编址法 C. 两者都是 D. 两者都不是
32. 一般来说, 直接映像常用在()。
- A. 小容量高速Cache中 B. 大容量高速Cache中 C. 小容量低速Cache中 D. 大容量低速Cache中
33. 用单地址指令完成两个操作数运算操作, 除地址码所指明的一个操作数外, 另一个操作数采用()。
- A. 寄存器寻址方式 B. 隐含寻址方式 C. 立即寻址方式 D. 堆栈寻址方式
34. 某 RAM 芯片, 其存储容量为 1024×16 位, 该芯片的地址线和数据线数目为()。
- A. 10, 16 B. 20, 4 C. 1024, 4 D. 1024, 16
35. 堆栈有栈底和栈顶。堆栈操作时, 下列说法正确的是()。
- A. 栈顶变化、栈底不变 B. 栈顶变化、栈底变化
- C. 栈顶不变、栈底变化 D. 不同机器规定不同
36. 运算器虽有许多部件组成, 但核心部分是()。
- A. 数据总线 B. 算术逻辑运算单元 C. 多路开关 D. 累加寄存器
37. 机器字长 32 位, 其存储容量为 4MB, 若按字编址, 它的寻址范围是()。
- A. 0 - 1M B. 0 - 1MB C. 0 - 4M D. 0 - 4MB
38. 信息只用一条传输线, 且采用脉冲传输的方式称为()。
- A. 串行传输 B. 并行传输 C. 并串行传输 D. 分时传输
39. 指令系统中采用不同寻址方式的目的主要是()。
- A. 实现存储程序和程序控制 B. 缩短指令长度, 扩大寻址空间, 提高编程灵活性
- C. 可以直接访问外存 D. 提供扩展操作码的可能并降低指令译码难度
40. 下列说法错误的是()。
- A. 静态 RAM 存储单元采用触发器电路存储信息 B. Cache 一般采用静态 RAM 实现
- C. 动态 RAM 存储单元采用电容存储信息 D. 静态 RAM、动态 RAM 都要定时刷新
41. 目前的计算机, 从原理上讲()。



- A. 指令以二进制形式存放, 数据以十进制形式存放
- B. 指令以十进制形式存放, 数据以二进制形式存放
- C. 指令和数据都以二进制形式存放**
- D. 指令和数据都以十进制形式存放
42. 根据国标规定, 每个汉字在计算机内占用()存储。
- A. 一个字节 **B. 二个字节** C. 三个字节 D. 四个字节
43. 下列数中最小的数为()。
- A. $(101001)_2$ B. $(52)_8$ C. $(2B)_{16}$ **D. $(44)_{10}$**
44. 存储器是计算机系统的记忆设备, 主要用于()。
- A. 存放程序 B. 存放软件 C. 存放微程序 **D. 存放程序和数据**
45. 设 $X = -0.1011$, 则 $[X]_{补}$ 为()。
- A. 1.1011 B. 1.0100 **C. 1.0101** D. 1.1001
46. 已知 $X < 0$ 且 $[X]_{原} = X_0.X_1X_2\cdots X_n$, 则 $[X]_{补}$ 可通过()求得。
- A. 各位求反, 末位加 1** B. 求补 C. 除 X_0 外求补 D. $[X]_{原}-1$
47. 某计算机字长 32 位, 其存储容量为 4MB, 若按字节编址, 它的寻址范围是 $(0 \sim 2^{22}-1)$ 。
- A. 0 — 4M** B. 0 — 2MB C. 0 — 2M D. 0 — 1M
48. 计算机问世至今, 新型机器不断推陈出新, 不管怎样更新, 依然保有“存储程序”的概念, 最早提出这种概念的是()。
- A. 巴贝奇 **B. 冯·诺依曼** C. 帕斯卡 D. 贝尔
49. 算术右移指令执行的操作是()。
- A. 符号位填 0, 并顺次右移 1 位, 最低位移至进位标志位
- B. 符号位不变, 并顺次右移 1 位, 最低位移至进位标志位**
- C. 进位标志位移至符号位, 顺次右移 1 位, 最低位移至进位标志位
- D. 符号位填 1, 并顺次右移 1 位, 最低位移至进位标志位
50. 三种集中式总线控制中, ()方式对电路故障最敏感。
- A. 链式查询** B. 计数器定时查询 C. 独立请求
51. 外存储器与内存储器相比, 外存储器()。
- A. 速度快, 容量大, 成本高 **B. 速度慢, 容量大, 成本低**
- C. 速度快, 容量小, 成本高 D. 速度慢, 容量大, 成本高



52. 微程序控制器中, 机器指令与微指令的关系是()。
- A. 每一条机器指令由一段微指令编成的微程序来解释执行
- B. 每一条机器指令由一条微指令来执行
- C. 一段机器指令组成的程序可由一条微指令来执行
- D. 一条微指令由若干条机器指令组成
53. 某计算机的字长 16 位, 它的存储容量是 64KB, 若按字编址, 那么它的寻址范围是()。
- A. $0 \sim 64K$ B. $0 \sim 32K$
- C. $0 \sim 64KB$ D. $0 \sim 32KB$
54. 用 32 位字长 (其中 1 位符号位) 表示定点小数时, 所能表示的数值范围是()。
- A. $0 \leq |N| \leq 1-2^{-32}$ B. $0 \leq |N| \leq 1-2^{-31}$
- C. $0 \leq |N| \leq 1-2^{-30}$ D. $0 \leq |N| \leq 1-2^{-29}$
55. 计算机的外围设备是指()。
- A. 输入/输出设备 B. 外存储器 C. 远程通信设备
- D. 除了 CPU 和内存以外的其它设备
56. 在机器数()中, 零的表示形式是唯一的。
- A. 原码 B. 反码 C. 移码 D. 移码和补码
57. 调频制记录数据“1”的磁化翻转频率为记录数据“0”的()。
- A. 1/2 倍 B. 1 倍
- C. 2 倍 D. 4 倍
58. 在速度要求较高的场合, Cache 一般采用哪种地址映像方式()。
- A. 全相联映像 B. 组相联映像
- C. 不映像 D. 直接映像
59. 微程序控制器与硬连线控制器相比()。
- A. 微程序控制器时序系统比较简单 B. 硬连线控制器时序系统比较简单
- C. 两者复杂程度相同 D. 不确定
60. 计算机系统采用补码运算的目的是()。
- A. 提高运算精度 B. 提高运算速度



C. 简化运算器的设计 D. 不确定

61. 计算机系统采用移码表示浮点数的阶码, 好处是 ()。

- A. 便于求阶差 B. 便于比较阶码大小
C. 提高运算速度 D. 提高运算精度

62. 计算机系统采用规格化浮点表示法, 好处是 ()。

- A. 便于求阶差 B. 便于浮点运算
C. 提高运算速度 D. 使一个数的浮点表示是唯一的且保留最多的有效数字。

63. 下溢指的是 ()。

- A. 运算结果小于机器所能表示的最小负数 B. 运算结果的绝对值小于机器所能表示的最小绝对值
C. 运算结果小于机器所能表示的最小正数 D. 运算结果最低位产生错误

64. 计算机存储器采用多级存储体系的主要目的是 ()。

- A. 便于读写数据 B. 便于系统升级
C. 减小体积 D. 解决存储容量、价格和存储速度之间的矛盾。

65. 相联存储器是按 () 进行寻址的存储器。

- A. 地址指定方式 B. 堆栈存取方式
C. 内容指定方式 D. 地址指定方式和堆栈存取方式结合

66. 虚拟存储器中, 当程序正在执行时, 由 () 完成地址映射。

- A. 程序员 B. CPU C. 用户程序 D. 操作系统

67. 双端口存储器之所以能高速进行读写, 是因为采用 ()。

- A. 高速芯片 B. 两套相互独立的读写电路
C. 流水技术 D. 新型器件

68. 下列关于RISC技术的描述中, 正确的是 ()。

- A. 采用 RISC 技术后, 计算机体系结构恢复到早期比较简单的情況
B. 新设计的 RISC 是从原来的 CISC 指令系统中筛选一部分实现的。
C. RISC 主要目标是减少指令数。
D. RISC 有浮点运算指令和乘除法指令。

二. 填空题(每题 2 分, 共 20 分)



1. 存储程序并按程序控制顺序执行,这是冯·诺依曼型计算机的工作原理。
2. RISC 机器一定是流水 CPU, 但后者不一定是 RISC 机器, 奔腾机属于 CISC 机器。
3. 浮点加减运算对阶时, 使小阶向大阶对齐, 就是将小阶对应的尾数向右移位, 每右移一位, 其阶码加 1, 直至两数的阶码相等为止。
4. 设有 4 位的二进制信息码 1011, 采用偶校验码, 则偶校验位 $P=$ 1, 奇偶校验只能检测出奇数位的出错, 但无纠错能力。
5. 对存储器的要求是 容量大, 速度快和成本低, 为了解决这三方面的矛盾, 计算机存储系统采用多级体系结构。
6. 某 DRAM 芯片, 其存储容量为 $512K \times 8$ 位, 该芯片的地址线 and 数据线数目为 19, 8 (10, 8)。
7. 指令操作码字段表征指令的操作性质及功能, 而地址码字段通常指示操作数的地址或存放操作结果的地址。
8. 隐含寻址是指令格式中不明确给出操作数的地址, 而是隐含指定, 通常以累加器作为隐含地址。
9. 通道是一个特殊功能的处理器, 它有自己的指令和程序专门负责数据输入输出的传输控制。
10. 磁盘、磁带属于外存储器, 它们作为计算机的辅助存储器, 除此之外, 作为辅助存储器的还有光盘存储器。
11. 为了便于实现多级中断, 保存现场信息最有效的方法是采用堆栈, 因为这些信息写入和读出是按后进先出进行的。
12. CPU 能直接访问内存和 I/O 接口, 但不能直接访问磁盘和光盘。
13. 一位十进制数, 用 BCD 码表示需要 4 位二进制码, 用 ASCII 码表示需要 7 位二进制码。
14. 软磁盘和硬磁盘的存储原理和记录方式基本相同, 但在性能和结构上存在较大差别。
15. 存储器和 CPU 连接时, 要完成地址总线的连接; 数据总线的连接和控制总线的连接, 方能正常工作。
16. 直接内存访问 (DMA) 方式中, DMA 控制器从 CPU 完全接管对总线的控制, 数据交换不经过 CPU, 而直接在内存和外设之间进行。
17. 汉字的输入编码、内码、字模码是计算机用于汉字输入、内部处理、输出三种不同用途的编码。
18. 条件转移、无条件转移、转子程序、返主程序、中断返回指令都属于控制类指令。
19. 目前的 CPU 包括运算器、控制器和 cache。
20. 按 IEEE754 标准, 一个浮点数由符号位、指数、尾数三个域组成。
21. 数组多路通道允许一个设备进行传输型操作, 数据传送单位是数据块。
22. 字节多路通道可允许多个设备进行传输型操作, 数据传送单位是字节。
23. PCI 总线是当前流行的总线。它是一个高带宽且与处理器无关的标准总线。

三. 简答题



1. 指令和数据均存放在内存中, 计算机如何从时间和空间上区分它们是指令还是数据。

时间上讲, 取指令事件发生在“取指周期”, 取数据事件发生在“执行周期”。**从空间上讲**, 从内存读出的指令流流向控制器(指令寄存器)。从内存读出的数据流流向运算器(通用寄存器)。

2. 请说明指令周期、机器周期、时钟周期之间的关系。

指令周期是指取出并执行一条指令的时间, 指令周期常常用若干个 CPU 周期数来表示, CPU 周期也称为机器周期, 而一个 CPU 周期又包含若干个时钟周期(也称为节拍脉冲或 T 周期)。

3. 请说明 SRAM 的组成结构, 与 SRAM 相比, DRAM 在电路组成上有什么不同之处?

SRAM 存储器由存储体、读写电路、地址译码电路、控制电路组成, DRAM 还需要有动态刷新电路。

4. 请说明程序查询方式与中断方式各自的特点。

程序查询方式, 数据在 CPU 和外围设备之间的传送完全靠计算机程序控制, 优点是硬件结构比较简单, 缺点是 CPU 效率低。

中断方式是外围设备用来“主动”通知 CPU, 准备输入输出的一种方法, 它节省了 CPU 时间, 但硬件结构相对复杂一些。

5. 简述 CPU 的主要功能。

CPU 主要有以下四方面的功能:

- (1) **指令控制** 程序的顺序控制, 称为指令控制。
- (2) **操作控制** CPU 管理并产生由内存取出的每条指令的操作信号, 把各种操作信号送往相应部件, 从而控制这些部件按指令的要求进行动作。
- (3) **时间控制** 对各种操作实施时间上的控制, 称为时间控制。
- (4) **数据加工** 对数据进行算术运算和逻辑运算处理, 完成数据的加工处理。

6. 简要描述外设进行 DMA 操作的过程及 DMA 方式的主要优点。

- (1) 外设向 DMA 控制器发出 DMA 请求
- (2) DMA 控制器向 CPU 发出总线请求
- (3) CPU 响应请求, DMA 控制器从 CPU 接管总线的控制
- (4) 由 DMA 控制器执行数据传送操作
- (5) 向 CPU 报告 DMA 操作结束

主要优点是数据传送速度快

7. 说明计数器定时查询工作原理。

计数器定时查询方式工作原理: 总线上的任一设备要求使用总线时, 通过 BR 线发出总线请求。总线控制器接到请求信号以后, 在 BS 线为“0”的情况下让计数器开始计数, 计数值通过一组地址线发向各设备。每个设备接口都有一个设备地址判



别电路,当地址线上的计数值与请求总线的设备相一致时,该设备置“1”BS线,获得总线使用权,此时中止计数查询。

8. 外围设备的 I/O 控制方式分哪几类? 各具什么特点?

外围设备的 I/O 控制方式分类及特点:

- 程序查询方式: CPU 的操作和外围设备的操作能够同步,而且硬件结构比较简单
- 程序中断方式: 一般适用于随机出现的服务,且一旦提出要求应立即进行,节省了 CPU 的时间,但硬件结构相对复杂一些。
- 直接内存访问 (DMA) 方式: 数据传输速度很高,传输速率仅受内存访问时间的限制。需更多硬件,适用于内存和高速外设之间大批交换数据的场合。
- 通道方式: 可以实现对外设的统一管理和外设与内存之间的数据传送,大大提高了 CPU 的工作效率。
- 外围处理机方式: 通道方式的进一步发展,基本上独立于主机工作,结果更接近一般处理机。

11. 集中式总线仲裁有几种方式?

三种方式: 链式查询方式,计数器定时查询方式,独立请求方式。

12. 什么是 RISC? RISC 指令系统的特点是什么?

RISC (risc reduced instruction set computer) 是精简指令系统计算机,它有以下特点:

- (1) 选取使用频率最高的一些简单指令,以及很有用但不复杂的指令。
- (2) 指令长度固定,指令格式种类少,寻址方式种类少。
- (3) 只有取数/存数指令访问存储器,其余指令的操作都在寄存器之间进行。
- (4) 大部分指令在一个机器周期内完成。
- (5) CPU 中通用寄存器数量相当多。
- (6) 以硬布线控制为主,不用或少用微指令码控制。

13. 什么是 CISC? CISC 指令系统的特点是什么?

CISC (cisc complex instruction set computer) 是复杂指令系统计算机的英文缩写。其特点是:

- (1) 指令系统复杂庞大,指令数目一般多达 2、3 百条。
- (2) 寻址方式多
- (3) 指令格式多
- (4) 指令字长不固定
- (5) 访存指令不加限制
- (6) 各种指令使用频率相差很大



(7) 各种指令执行时间相差很大

(8) 大多数采用微程序控制器

15. 举出 CPU 中 6 个主要寄存器的名称及功能。

CPU 有以下寄存器:

(1) 指令寄存器 (IR): 用来保存当前正在执行的一条指令。

(2) 程序计数器 (PC): 用来确定下一条指令的地址。

(3) 地址寄存器 (MAR): 用来存放当前 CPU 所访问的内存单元的地址。

(4) 数据寄存器 (MDR):

<1>作为 CPU 和内存、外部设备之间信息传送的中转站。

<2>补偿 CPU 和内存、外围设备之间在操作速度上的差别。

<3>在单累加器结构的运算器中, 数据寄存器还可兼作为操作数寄存器。

(5) 通用寄存器 (AC): 当运算器的算术逻辑单元 (ALU) 执行全部算术和逻辑运算时, 为 ALU 提供一个工作区。

(6) 状态寄存器 SR: 保存由算术指令和逻辑指令运行或测试的结果建立的各种条

件码内容。除此之外, 还保存中断和系统工作状态等信息,

以便使 CPU 和系统能及时了解机器运行状态和程序运行状态。

16. 何谓“总线仲裁”? 一般采用何种策略进行仲裁, 简要说明它们的应用环境。

解:

连接到总线上功能模块有主动和被动两种形态。主方可以启动一个总线周期, 而从方只能响应主方的请求。每次总线操作, 只能由一个主方占用总线控制权, 但同一时间里可以有一个或多个从方。

除 CPU 模块外, I/O 功能模块也可以提出总线请求。为了解决多个主设备同时竞争总线控制权, 必须有总线仲裁部件, 以某种方式选择其中一个主设备作为总线的下一次主方。

一般来说, 采用优先级或公平策略进行仲裁。在多处理器系统中对 CPU 模块的总线请求采用公平原则处理, 而对 I/O 模块的总线请求采用优先级策略。

17. 何谓 CRT 的显示分辨率、灰度级?

解: 分辨率是指显示器所能表示的像素个数。像素越密, 分辨率越高, 图像越清晰。分辨率取决于显像管荧光粉的粒度、荧光屏的尺寸和 CRT 电子束的聚焦能力。同时刷新存储器要有与显示像素数相对应的存储空间, 用来存储每个像素的信息。

灰度级是指黑白显示器中所显示的像素点的亮暗差别, 在彩色显示器中则表现为颜色的不同。灰度级越多, 图像层次越清楚逼真。



18. CPU 响应中断 INTR 应具备哪些条件?

解: (1) 在 CPU 内部设置的中断允许触发器必须是开放的。

(2) 外设中有中断请求时, 中断请求触发器必须处于“1”状态, 保持中断请求信号。

(3) 外设(接口)中断允许触发器必须为“1”, 这样才能把外设中断请求送至 CPU。

(4) 当上述三个条件具备时, CPU 在现行指令结束的最后一个状态周期响应中断。

19. 一个较完善的指令系统应包括哪几类?

包括: 数据传送指令、算术运算指令、逻辑运算指令、程序控制指令、输入输出指令、堆栈指令、字符串指令、特权指令等。

21. 什么叫指令? 什么叫指令系统?

指令就是要计算机执行某种操作的命令

一台计算机中所有机器指令的集合, 称为这台计算机的指令系统。

22. 总线的一次信息传送过程大致分哪几个阶段?

分五个阶段: 请求总线、总线仲裁、寻址(目的地址)、信息传送、状态返回(或错误报告)。

23. 比较选择型 DMA 控制器与多路型 DMA 控制器?

选择型 DMA 控制器特别适合数据传送率很高以至接近内存存取速度的设备, 而不适用慢速设备; 而多路型 DMA 控制器却适合于同时为多个慢速外设服务。

选择型 DMA 控制器在物理上可以连接多个设备, 而逻辑上只允许接一个设备; 而多路型不仅在物理上可连接多个外设, 而且在逻辑上也允许这些外设同时工作。

选择型以数据块方式传送, 多路型中各设备以字节交叉方式通过 DMA 控制器进行数据传送。

24. 为什么说越靠近旋转中心的磁道记录存储密度较高?

每个磁道字节数是一样的, 内磁道周长短, 所以存储密度较高。

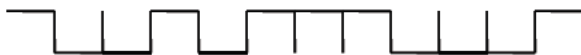
25. 硬盘磁头为什么要悬浮在磁盘上面?

硬盘磁头悬浮在磁盘上有利于提高速度, 并减少摩擦。

26. 总线的同步传输方式与异步传输方式有何区别? 各适合于哪些场合?

总线的同步传输在共同的时钟信号控制下进行, 总线操作有固定的时序, 实现比较简单, 适用于各模块操作速度固定而且一致的场合, 有利于提高总线传输速度。异步传输方式采用联络信号代替时钟信号, 操作的每一步都有一个信号表示。可适应于各种速度的设备。

27. 用异步串行传输方式发送十六进制数 3A 的十六进制, 数据位为 8 位, 偶校验位 1 位, 停止位 1 位, 请画出波形图。



28. 在异步串行传输方式下, 起始位为1位, 数据位为8位, 偶校验位1位, 停止位2位, 如果波特率为12000b/s, 求这时的比特率为多少?

比特率为: $12000\text{bps} \times 8/12 = 8000 \text{ bps}$

29. 简述常用的几种溢出判别方法。

常用的溢出判别方法有 3 种:

符号位判断: 两个正数相加结果是正数; 两个负数相加结果是负数; 如果不是这样就一定是发生了溢出。

双符号位补码判断: 运算结果中两个符号位不同, 则表明发生了溢出。

进位判断: 如果符号位与最高数据位进位情况不同, 则表明发生了溢出。

31. 何为 Cache? 其主要作用是什么?

Cache 是高速缓冲存储器。其主要作用是协调 CPU 与主存的速度。

32. 硬连线控制器和微程序控制器结构上有何区别? 各有什么特点?

硬连线控制器以组合逻辑与时钟信号相结合的方式产生控制信号; 硬连线控制器结构复杂, 速度快。微程序控制器是由控制存储器、微指令寄存器、微地址寄存器和地址转移逻辑等组成。微程序控制器结构比较规整, 速度慢。

33. 什么是总线仲裁? 集中式总线仲裁有几种方式?

总线仲裁是指当多个设备申请总线时, 按某种原则裁决总线控制权交哪个设备。

集中式总线仲裁有三种方式: 链式查询方式, 计数器定时查询方式, 独立请求方式

34. 简述通道方式与 DMA 方式的主要异同。

答: 同: 都可实现主存与高速外设的数据传送。

异: 通道管理的设备数量一般比 DMA 方式管理的多。DMA 方式依靠硬件实现数据传输, 通道方式要执行通道程序实现数据传输。

35. 某机指令字长 12 位, 每个地址段 3 位, 试提出一种字段分配方案, 使该机指令系统有 6 条三地址指令和 16 条二地址指令。

三地址指令格式为 :

IR ₁₁	IR ₉ IR ₈	IR ₆ IR ₅	IR ₃ IR ₂	IR ₀
OP	Rd	Rs1	Rs2	

IR₁₁IR₁₀IR₉=000~101 指定 6 条三地址指令, 其中 Rd 为目的地址, Rs1、Rs2 为源地址。



二地址指令格式为：

IR ₁₁	IR ₆ IR ₅	IR ₃ IR ₂	IR ₀
OP		Rd	Rs

IR₁₁IR₁₀IR₉IR₈IR₇IR₆=110000~111111 指定 16 条二地址指令，其中 Rd 为目的地址，Rs 为源地址。

41. 比较水平微指令与垂直微指令的优缺点。

- (1) 水平型微指令并行操作能力强、效率高、灵活性强，垂直型微指令则较差。
- (2) 水平型微指令执行一条指令的时间短，垂直型微指令执行时间长。
- (3) 由水平型微指令解释指令的微程序，具有微指令字比较长，但微程序短的特点，而垂直型微指令正好相反。
- (4) 水平型微指令用户难以掌握，而垂直型微指令与指令比较相似，相对来说比较容易掌握

42. 外围设备的 I/O 控制分哪几类？各有什么特点？

外围设备的 I/O 控制方式分类及特点：

- (1) 程序查询方式：CPU 的操作和外围设备的操作能够同步，而且硬件结构比较简单
- (2) 程序中断方式：一般适用于随机出现的服务，且一旦提出要求应立即进行，节省了 CPU 的时间，但硬件结构相对复杂一些。
- (3) 直接内存访问（DMA）方式：数据传输速度很高，传输速率仅受内存访问时间的限制。需更多硬件，适用于内存和高速外设之间大批交换数据的场合。
- (4) 通道方式：可以实现对外设的统一管理和外设与内存之间的数据传送，大大提高了 CPU 的工作效率。

外围处理机方式：通道方式的进一步发展，基本上独立于主机工作，结果更接近一般处理机。

四.计算题

1. 用补码运算方法求 $x+y=?$ $x-y=?$

(1) $x=0.1001$ $y=0.1100$

(2) $x=-0.0100$ $y=0.1001$

解：

(1) $[X]_{补} = 00.1001$

$[X]_{补} = 00.1001$



$$+ [Y]_{\text{补}} = 00.1100 \quad + [-Y]_{\text{补}} = 11.0100$$

$$[X+Y]_{\text{补}} = 01.0101$$

$$[X-Y]_{\text{补}} = 11.1101$$

因为双符号位相异, 结果发生溢出。

$$X-Y = -0.0011$$

(2)

$$[X]_{\text{补}} = 11.1100$$

$$[X]_{\text{补}} = 11.1100$$

$$+ [Y]_{\text{补}} = 00.1001$$

$$+ [-Y]_{\text{补}} = 11.0111$$

$$[X+Y]_{\text{补}} = 00.0101$$

$$[X-Y]_{\text{补}} = 11.0011$$

$$\text{所以 } X+Y = +0.0101$$

$$X-Y = -0.1101$$

2. $A=(59)_{10}$, $B=(18)_{10}$, 用十进制加法求 $A+B$, 要求写出 BCD 码执行相加的过程。

$$0101 \ 1001$$

$$+ \ 0001 \ 1000$$

$$[A+B] = 0111 \ 0001 \quad (\text{低 4 位之和大于 9})$$

$$+ \ 0000 \ 0110$$

$$[A+B]_{\text{修正}} = 0111 \ 0111$$

$$\text{所以 } (59)_{10} + (18)_{10} = (77)_{10}$$



3. (1) 用原码恢复余数法和原码加减交替一位除法分别进行7/2运算。要求写出每一步运算过程及运算结果。

解: 两种方法初始状态一样: $R0R1=0000\ 0111$; $R2=0010$ 运算过程中R2不变; 运算结果: R0为余数; R1为商

原码恢复余数法			原码加减交替法(并行)		
循环	步 骤	R0 R1	循环	步 骤	R0 R1
		0000 0111			0000 0111
0	左移, 商0	0000 1110	0	减R2	1110 0111
1	减R2	1110 1110	1	左移, 商0	1100 1110
	加R2	0000 1110		加R2	1110 1110
	左移, 商0	0001 1100			
2	减R2	1111 1100	2	左移, 商0	1101 1100
	加R2	0001 1100		加R2	1111 1100
	左移, 商0	0011 1000			
3	减R2	0001 1000	3	左移, 商0	1111 1000
	左移, 商1	0011 0001		加R2	0001 1000
4	减R2	0001 0001	4	左移, 商1	0011 0001
	左移, 商1	0010 0011 (商)		减R2	0001 0001
	R0右移	0001 (余)		左移, 商1	0010 0011 (商)
				R0右移	0001 (余数)



3. (2) 用原码恢复余数法和加减交替一位除法分别进行9/2运算。要求写出每一步运算过程及运算结果。

解: 两种方法初始状态一样: $R0R1=0000\ 1001$; $R2=0010$ 运算过程中R2不变; 运算结果: R0为余数; R1为商

原码恢复余数法			原码加减交替法(并行)		
循环	步 骤	R0 R1	循环	步 骤	R0 R1
		0000 1001			0000 1001
0	左移, 商0	0001 0010	0	减R2	1110 1001
1	减R2	1111 0010	1	左移, 商0	1101 0010
	加R2	0001 0010		加R2	1111 0010
	左移, 商0	0010 0100			
2	减R2	0000 0100	2	左移, 商0	1110 0100
	左移, 商1	0000 1001		加R2	0000 0100
3	减R2	1110 1001	3	左移, 商1	0000 1001
	加R2	0000 1001		减R2	1110 1001
	左移, 商0	0001 0010			
4	减R2	1111 0010	4	左移, 商0	1101 0010
	加R2	0001 0010		加R2	1111 0010
	左移, 商0	0010 0100 (商)		商左移	1111 0100 (商)
	R0右移	0001 (余)		余数+Y修正	0001 (余数)



4. 用原码一位乘法和补码一位乘法 $5 \times (-3)$ 运算。要求写出每一步运算过程及运算结果。

解: $5 \times (-3)$

两种方法初始状态:

原码一位乘法: $R0R1=0000\ 0011$;

补码一位乘法: $R0R1=0000\ 1101$; $R2=0101$ 运算过程中 $R2$ 不变; 运算结果: $R0\ R1$ 为乘积

原码一位乘法			补码一位乘法 (BOOTH)			
循环	步 骤	R0 R1	循环	步 骤	R0 R1 P	
		0000 0011			0000 1101 0	
1	加 $R2$	0101 0011	1	减 $R2$	1011 1101 0	
	右移	0010 1001		算术右移	1101 1110 1	
2	加 $R2$	0111 1001	2	加 $R2$	0010 1110 1	
	右移	0011 1100		算术右移	0001 0111 0	
3	加0	0011 1100	3	减 $R2$	1100 0111 0	
	右移	0001 1110		算术右移	1110 0011 1	
4	加0	0001 1110	4	无操作	1110 0011 1	
	右移	0000 1111		算术右移	1111 0001 1	
		(乘积)			乘积 (-15) 补=F1H	

注意: 在补码一位乘法 (BOOTH) 中补码右移时, 符号位为1, 则数值位右移后补1; 符号位为0, 则数值位右移后补0; 加 $R2$ /减 $R2$ 取决于最低2位: 10减, 01加, 00、11保持!

6×5

两种方法初始状态: $R0R1=0000\ 0101$; $R2=0110$ 运算过程中 $R2$ 不变; 运算结果: $R0\ R1$ 为乘积

原码一位乘法			补码一位乘法			
循环	步 骤	R0 R1	循环	步 骤	R0 R1 P	
		0000 0101			0000 0101 0	
		(初始状态)			(初始状态)	



1	加R2 右移	0110 0101 0011 0010	1	减R2 算术右移	1010 0101 0 1101 0010 1
2	加0 右移	0011 0010 0001 1001	2	加R2 算术右移	0011 0010 1 0001 1001 0
3	加R2 右移	0111 1001 0011 1100	3	减R2 算术右移	1011 1001 0 1101 1100 1
4	加0 右移	0011 1100 <u>0001 1110</u> (乘积)	4	加R2 算术右移	0011 1100 1 <u>0001 1110</u> 0 (乘积)



5. 用原码一位乘法和补码一位乘法进行 $(-5) \times 3$ 运算。要求写出每一步运算过程及运算结果。

两种方法初始状态:

原码一位乘法: $R0R1=0000\ 0101$;

补码一位乘法: $R0R1=0000\ 1011$; $R2=0011$ 运算过程中 $R2$ 不变; 运算结果: $R0\ R1$ 为乘积

原码一位乘法			补码一位乘法 (BOOTH)			
循环	步 骤	R0 R1	循环	步 骤	R0 R1 P	
		0000 0101			0000 1011 0	
1	加R2 右移	0011 0101 0001 1010	1	减R2 算术右移	1101 1011 0 1110 1101 1	
2	加0 右移	0001 1010 0000 1101	2	无操作 算术右移	1110 1101 1 1111 0110 1	
3	加R2 右移	0011 1101 0001 1110	3	加R2 算术右移	0010 0110 1 0001 0011 0	
4	加0 右移	0001 1110 0000 1111 (乘积)	4	减R2 算术右移	1110 0011 0 1111 0001 1 乘积 $(-15)_{补}=F1H$	

注意: 在补码一位乘法 (BOOTH) 中补码右移时, 符号位为1, 则数值位右移后最高位补1; 符号位为0, 则数值位右移后最高位

补0; 加R2/减R2取决于最低2位: 10减, 01加, 00、11保持!