Вопросы к экзамену по курсу

" ЭВМ и периферийные устройства"

для групп  Б17-503,  Б17-505, Б17-5И3, С17-501, С17-591

Арифметические основы построения ЭВМ.

1. Способы представления чисел. Представление чисел с фиксированной точкой и фиксированной запятой. Представление чисел с плавающей запятой. Диапазон и точность представления чисел.

Системы счисления. Выбор системы счисления.  Системы счисления. Перевод чисел из одной системы счисления в другую. Перевод чисел, представленных в 2k-х системах счисления.

1. Машинные формы представления чисел с фиксированной запятой. Прямой, обратный и дополнительный коды.
2. Модифицированные коды и их прикладное значение.
3. Умножение чисел с фиксированной запятой в прямом и дополнительном кодах на .
4. Методика выполнения операций сложения-вычитания чисел с фиксированной запятой, представленных в дополнительном и модифицированном дополнительном кодах.
5. Методика выполнения операций сложения-вычитания чисел с фиксированной запятой, представленных в обратном и модифицированном обратном кодах.
6. Методика выполнения операций умножения в прямом коде чисел фиксированной запятой при представлении операндов в прямом коде со старших и младших разрядов множителя.
7. Методика выполнения операций умножения в дополнительном коде чисел фиксированной запятой со старших или младших разрядов множителя..
8. Методика выполнения операций деления в прямом коде чисел фиксированной запятой при представлении операндов в прямом коде со сдвигом и восстановлением остатка и со сдвигом делителя.
9. Методика выполнения операций деления в дополнительном коде чисел фиксированной запятой со сдвигом и восстановлением остатка или со сдвигом делителя.
10. Методика выполнения операции сложения - вычитания чисел с плавающей запятой. Особые случаи при выполнении операции.
11. Методика выполнения операции умножения чисел с плавающей запятой. Особые случаи при выполнении операции.
12. Методика выполнения операции деления чисел с плавающей запятой. Особые случаи при выполнении операции.

Логические основы построения ЭВМ.

1. Основные понятия алгебры логики: высказывание, логическая переменная, логическая функция, эквивалентность логических функций.
2. Элементарные логические функции. Таблицы истинности и эквивалентные преобразования для конъюнкции, дизъюнкции, штриха Шеффера, стрелки Пирса, сумма по модулю 2.
3. Преобразование логических функций. Элементарные эквивалентности. Правило деМоргана. Операции склеивания, неполного склеивания, поглощения, развёртывания.
4. Представление логических функций. Таблица истинности. Совершенные дизъюнктивная и конъ­юнктивная нормальные формы.
5. Совершенные дизъюнктивные нормальные формы (СДНФ). Теорема о представлении логической функции в виде СДНФ. Основные свойства СДНФ.
6. Совершенные конъюнктивные нормальные формы (СКНФ). Теорема о представлении логической функции в виде СКНФ. Основные свойства СКНФ.
7. Совершенные, сокращённые, тупиковые и минимальные нормальные формы. Этапы перехода от совершенной к минимальной нормальной форме представления логической функции.
8. Методы минимизации логических функций. Основные эквивалентности, используемые при минимизации.
9. Теорема Квайна. Минимизация логических функций по методу Квайна. Использование импликантных и имплицентных матриц для получения тупиковых и минимальной форм логической функции.
10. Минимизация логических функций по методу Квайна – Мак-Класки.
11. Минимизация логических функций с помощью диаграмм Вейча (карт Карно).
12. Неполностью определенные логические функции. Причины появления неполностью определённых функций. Минимизация неполностью определённых логических функций методом диаграмм Вейча.
13. Свойства логических функций. Теорема Поста - Яблонского о функциональной полноте набора элементарных логических функций. Примеры функционально полных наборов логических функций.
14. Теорема о функциональной полноте системы ФАЛ для случая, когда входящие в неё функции могут быть выражены через функции какой-либо функционально-полной системы ФАЛ. Примеры.
15. Базис логических функций. Теорема Яблонского о предельной мощности базиса логических функций.

Основы построения классической ЭВМ.

1. Машина Тьюринга. Структура. Порядок работы. Назначение.
2. Принципы Неймана построения ЭВМ. Элемент Неймана. Автомат Неймана.
3. Структура классической ЭВМ. Назначение и взаимосвязь ее основных устройств.
4. Команда и ее формат. Взаимосвязь формата команды и основных параметров ЭВМ.
5. Системы кодирования команд. Структура одно-, двух-, трех-, четырехадресной ЭВМ. Естественный и принудительный порядок выполнения программы.
6. Стековая память. Структура безадресной ЭВМ.
7. Основные способы адресации операндов: непосредственный, прямой (регистровый и к оперативной памяти), косвенный (через регистр и через ячейку оперативной памяти), относительный, базовый индексный. Зависимость длины поля адреса и времени выборки операнда от способа адресации.
8. Цикл выполнения команды. Взаимодействие основных узлов и устройств ЭВМ при автоматическом выполнении команды в трехадресной ЭВМ.

Основы схемотехнической реализации ЭВМ.

1. Системы логических элементов. Основные параметры логических элементов. Условно-графические обозначения основных логических элементов.
2. Этапы проектирование логических схем на элементах “И-НЕ”. Быстродействие ло­гических схем.
3. Дешифратор: назначение, таблица истинности. Условно-графи­чес­кое обозначение.
4. Мультиплексор: назначение, условно-графи­чес­кое обозначение.
5. Триггер. Назначение. Классификация триггерных схем. Двухступенчатый триггер.
6. Асинхронный двоичный счетчик. Назначение. Временная диаграмма работы. Оценка быстродействия.
7. Регистры. Назначение. Регистр хранения. Регистр сдвига. Условно-графи­чес­кое обозначение.

Структура персональной ЭВМ.

1. Структура IBM PC-совместимых компьютеров.
2. Структура микропроцессора 8086, состав и назначение его основных блоков.
3. Организация памяти в IBM PC: физическое и логическое адресное пространство. Представление логического адреса. Адрес байта, слова, двойного слова.
4. Формат двухоперандной команды IBM PC общего вида. Назначение полей команд.
5. Символическое и машинное представление команд.
6. Режимы адресации операндов в IBM PC.
7. Формирование физического адреса в IBM PC в реальном режиме работы.

Организация основных устройств ЭВМ.

1. Устройство управления: назначение, принципы построения.
2. Структурная схема устройства управления с жесткой логикой. Реализация датчика сигналов на сдвиговом регистре и на счётчике с дешифратором.
3. Структурная схема микропрограммного устройство управления.
4. Запоминающие устройства: назначение, основные параметры. Иерархическая структура запоминающих устройств современных ЭВМ.
5. Система управления памятью. Назначение. Функции. Статическое и динамическое распределение памяти. Сегментная и страничная организация памяти. Виртуальная память.
6. Система прерываний. Назначение. Последовательность действий компьютера при обработке запросов прерываний.

**Мультипрограммная ЭВМ**

1. Мультипрограммный режим работы ЭВМ. Процесс и ресурс в мультипрограммных ЭВМ.
2. Структура мультипрограммной ЭВМ и особенности ее функционирования. Основные характеристики работы ЭВМ в мультипрограммном режиме.
3. Дисциплины распределения ресурсов в мультипрограммных ЭВМ: FIFO, LIFO, круговой циклический алгоритм.
4. Многоочередная дисциплина распределения ресурсов в мультипрограммных ЭВМ и ее модификации.
5. Режимы работы мультипрограммных ЭВМ: пакетный, разделения времени, реального времени.

**Организация работы персональной ЭВМ**

1. Обработка прерываний в персональной ЭВМ. Источники прерываний. Тип прерывания. Вектор прерывания.
2. Контроллер приоритетных прерываний.
3. Таблица векторов прерываний: назначение, структура.
4. Организация памяти в персональной ЭВМ. Сегментное преобразование адреса в персональной ЭВМ. Логический адрес. Селектор. Дескриптор сегмента. Таблицы дескрипторов.
5. Защита памяти в мультипрограммных ЭВМ. Назначение. Способы защиты. Защита отдельных ячеек памяти. Метод граничных регистров. Метод ключей защиты памяти.
6. Организация защиты памяти в персональной ЭВМ. Защита при управлении памятью. Защита по привилегиям.
7. Ввод-вывод информации в ЭВМ. Проблемы организации ввода вывода и пути их решения.
8. Организация обмена информацией между оперативной памятью и внешними устройствами. Программно-управляемая передача данных Режим прямого доступа к памяти. Контроллер прямого доступа к памяти.
9. Конвейерная организация работы микропроцессора. Ступени конвейера.
10. Типы конфликтов в конвейере и методы уменьшения их влияния на снижение производительности микропроцессора.
11. Структура 32-разрядного микропроцессора

История развития вычислительной техники.

1. Основные этапы развития вычислительной техники до 40-х г.г. ХХ века. Машина Бэббиджа. Электромеханическая счетная машина Холерита. Компьютеры инженера Цузе. Вычислительная машина Mark 1.

2.История создания, и характеристики первой полностью электронной вычислительной машины ENIAC. ЭВМ UNIVAC.

3. Начало развития вычислительной техники в СССР.

4. ЭВМ "МИФИ".

5. Поколения развития ЭВМ. Основные характеристики. Современные направления развития вычислительной техники.

**В каждый экзаменационный билет включается вопрос: “Взаимодействие основных узлов и устройств ЭВМ при автоматическом выполнении команды” (тип команды указывается в билете, например, ADD AX,[SI+10h]).**