Вопросы к ЗАЧЁТУ по курсу

" ЭВМ и периферийные устройства"

Арифметические основы построения ЭВМ.

1. Способы представления чисел. Представление чисел с фиксированной точкой и фиксированной запятой. Представление чисел с плавающей запятой.
2. Системы счисления. Перевод чисел из одной системы счисления в другую. Перевод чисел, представленных в 2k-х системах счисления.
3. Машинные формы представления чисел с фиксированной запятой. Прямой, обратный и дополнительный коды.
4. Модифицированные коды и их прикладное значение.
5. Умножение чисел с фиксированной запятой в прямом и дополнительном кодах на .
6. Выполнение операций сложения-вычитания чисел с фиксированной запятой, представленных в дополнительном и модифицированном дополнительном кодах.
7. Выполнение операций сложения-вычитания чисел с фиксированной запятой, представленных в обратном и модифицированном обратном кодах.
8. Методика выполнения операций умножения в прямом коде чисел фиксированной запятой при представлении операндов в прямом коде со старших и младших разрядов множителя.
9. Методика выполнения операций деления в прямом коде чисел фиксированной запятой при представлении операндов в прямом коде со сдвигом и автоматическим восстановлением остатка и со сдвигом делителя.
10. Выполнение операций над числами с плавающей запятой. Особые случаи при выполнении операций.

Логические основы построения ЭВМ.

1. Основные понятия алгебры логики: высказывание, логическая переменная, логическая функция, эквивалентность логических функций.
2. Элементарные логические функции. Таблицы истинности и эквивалентные преобразования для конъюнкции, дизъюнкции, штриха Шеффера, стрелки Пирса, Сумма по модулю 2.
3. Преобразование логических функций. Элементарные эквивалентности. Правило деМоргана. Операции склеивания, неполного склеивания, поглощения, развёртывания.
4. Представление логических функций. Таблица истинности. Совершенные дизъюнктивная и конъ­юнктивная нормальные формы.
5. Совершенные дизъюнктивные нормальные формы (СДНФ). Теорема о представлении логической функции в виде СДНФ. Основные свойства СДНФ.
6. Совершенные конъюнктивные нормальные формы (СКНФ). Теорема о представлении логической функции в виде СКНФ. Основные свойства СКНФ.
7. Совершенные, сокращённые, тупиковые и минимальные нормальные формы. Этапы перехода от совершенной к минимальной нормальной форме представления логической функции.
8. Методы минимизации логических функций. Основные эквивалентности, используемые при минимизации.
9. Теорема Квайна. Минимизация логических функций по методу Квайна. Использование импликантных и имплицентных матриц для получения тупиковых и минимальных форм логической функции.
10. Минимизация логических функций по методу Квайна – Мак-Класки.
11. Минимизация логических функций с помощью диаграмм Вейча (карт Карно).
12. Неполностью определенные логические функции. Причины появления неполностью определённых функций. Минимизация неполностью определённых логических функций методом диаграмм Вейча (карт Карно).
13. Свойства логических функций. Теорема Поста - Яблонского о функциональной полноте набора элементарных логических функций. Примеры функционально полных наборов логических функций.
14. Теорема о функциональной полноте системы ФАЛ для случая, когда входящие в неё функции могут быть выражены через функции какой-либо функционально-полной системы ФАЛ. Примеры.
15. Базис логических функций. Теорема Яблонского о предельной мощности базиса логических функций.

Основы построения классической ЭВМ.

1. Машина Тьюринга. Структура. Порядок работы. Назначение.
2. Принципы Неймана построения ЭВМ. Элемент Неймана. Автомат Неймана.
3. Структура классической ЭВМ. Назначение и взаимосвязь ее основных устройств.
4. Команда и ее формат. Взаимосвязь формата команды и основных параметров ЭВМ.
5. Системы кодирования команд. Структура одно-, двух-, трех-, четырехадресной ЭВМ. Естественный и принудительный порядок выполнения программы.
6. Стековая память. Структура безадресной ЭВМ.
7. Основные способы адресации операндов: непосредственный, прямой (регистровый и к оперативной памяти), косвенный (через регистр и через ячейку оперативной памяти), относительный, базовый индексный. Зависимость длины поля адреса и времени выборки операнда от способа адресации.
8. Цикл выполнения команды. Взаимодействие основных узлов и устройств ЭВМ при автоматическом выполнении команды в трехадресной ЭВМ.

Основы схемотехнической реализации ЭВМ.

1. Системы логических элементов. Основные параметры логических элементов. Условно-графические обозначения основных логических элементов.
2. Дешифратор: назначение, таблица истинности. Условно-графи­чес­кое обозначение.
3. Мультиплексор: назначение, условно-графи­чес­кое обозначение.
4. Запоминающая ячейка. Построение запоминающей ячейки на элементах И-НЕ. Таблица переходов.
5. Триггер. Назначение. Синхронный RS-триггер. Таблицы переходов RS-, D- и JK-триггеров.
6. Асинхронный двоичный счетчик. Назначение. Временная диаграмма работы. Условно-графи­чес­кое обозначение.
7. Регистры. Назначение. Структура и условно-графи­чес­кое обозначение регистра хранения.

Структура персональной ЭВМ.

1. Структура IBM PC-совместимых компьютеров.
2. Структура микропроцессора I8086, состав и назначение его основных блоков.
3. Организация памяти в IBM PC: физическое и логическое адресное пространство. Представление логического адреса. Адрес байта, слова, двойного слова.
4. Формат двухоперандной команды IBM PC общего вида. Назначение полей команд.
5. Режимы адресации операндов в IBM PC.
6. Формирование физического адреса в IBM PC в реальном режиме работы.
7. Запоминающие устройства: назначение, основные параметры. Иерархическая структура запоминающих устройств современных ЭВМ.
8. Назначение и особенности работы кэш-памяти.
9. Конвейерная организация работы микропроцессора. Ступени конвейера.
10. Оценка производительности микропроцессора при конвейерной организации работы.
11. Типы конфликтов в конвейере. Структурные конфликты и методы уменьшения их влияния на снижение производительности микропроцессора.
12. Типы конфликтов в конвейере. Конфликты по управлению и методы уменьшения их влияния на снижение производительности микропроцессора.
13. Типы конфликтов в конвейере. Конфликты по данным и методы уменьшения их влияния на снижение производительности микропроцессора.

**Организация работы мультипрограммной ЭВМ**

1. Структура мультипрограммной ЭВМ и особенности ее функционирования. Основные характеристики работы ЭВМ в мультипрограммном режиме.
2. Дисциплины распределения ресурсов в мультипрограммных ЭВМ: FIFO, LIFO, круговой циклический алгоритм.
3. Многоочередная дисциплина распределения ресурсов в мультипрограммных ЭВМ и ее модификации.
4. Режимы работы мультипрограммных ЭВМ: пакетный, разделения времени, реального времени.
5. Система прерываний. Назначение. Последовательность действий компьютера при обработке запросов прерываний.
6. Обработка прерываний в персональной ЭВМ. Источники прерываний. Тип прерывания. Вектор прерывания.
7. Контроллер приоритетных прерываний.
8. Таблица векторов прерываний: назначение, структура.
9. Структура 32-разрядного микропроцессора с архитектурой IA-32.
10. Организация памяти в мультипрограммной ЭВМ. Сегментное преобразование адреса в персональной ЭВМ. Логический адрес. Селектор. Дескриптор сегмента. Таблицы дескрипторов.
11. Система управления памятью. Назначение. Функции. Статическое и динамическое распределение памяти. Сегментная и страничная организация памяти. Виртуальная память.
12. Защита памяти в мультипрограммных ЭВМ. Назначение. Способы защиты. Защита отдельных ячеек памяти. Метод граничных регистров. Метод ключей защиты памяти.
13. Организация защиты памяти в персональной ЭВМ. Защита при управлении памятью. Защита по привилегиям.
14. Организация обмена информацией между оперативной памятью и внешними устройствами. Программно-управляемая передача данных Режим прямого доступа к памяти. Контроллер прямого доступа к памяти.

**ЛИТЕРАТУРА**

**а) Основная литература**

1. 004/Г95 Гуров В.В., Чуканов В.О. Основы теории и организации ЭВМ. – М.: Интернет-университет информационных технологий; БИНОМ. Лаборатория знаний, 2006.- 272с.
2. Гуров В.В., Чуканов В.О. [Логические и арифметические основы и принципы работы ЭВМ](http://www.intuit.ru/department/hardware/archsys/). - М.: Интернет-университет информационных технологий.
3. Гуров В.В., Чуканов В.О. [Архитектура и организация ЭВМ](http://www.intuit.ru/department/hardware/archhard2/) - М.: Интернет-университет информационных технологий.
4. 004/Г95 Гуров В.В. Информационные основы вычислительной техники. – М.: Интернет-университет информационных технологий, 2018. – 156 с. <https://www.intuit.ru/studies/courses/3657/899/info>
5. 519/Л93 Любомудров А. А. Логические базисы. Теорема Поста. – М.: НИЯУ МИФИ, 2010. - 23 с.
6. 681.3/С12 [Савельев А.Я. Прикладная теория цифровых автоматов](http://www.twirpx.com/file/3897/). – М.: Высш. школа, 1987. – 272 с.
7. 52/С60 Соловьев Г. Н., Любомудров А. А. Функции алгебры логики - М.: НИЯУ МИФИ, 2010. – 20 с.
8. Жмакин А.П. Архитектура ЭВМ. – БХВ-Петербург, 2010. – 320 с.

**б) Дополнительная литература**

1. 004/А92 Атовмян И.О. Архитектура вычислительных систем. – М.: Изд. МИФИ, 2002.
2. Брайдо В.Л., Ильина О.П. Архитектура ЭВМ и систем. - СПб: Питер, 2006. - 718с.
3. Гуров В.В. Архитектура микропроцессоров: – Интернет-университет информационных технологий; БИНОМ. Лаборатория знаний, 2010. - 272с. <http://www.intuit.ru/department/hardware/microarch/>
4. 004/Ц60 Цилькер Б.Я., Орлов С.А. Организация ЭВМ и систем. - СПб: Питер, 2006, - 668 с.