

杭州电子科技大学学生考试卷 (A) 卷

考试课程	数字逻辑电路	考试日期	2015年6月21日	成绩	
课程号		教师号		任课教师姓名	潘松、陈龙、黄耀业、胡海康
考生姓名		学号(8位)		年级	12级
				专业	

一、单项选择题，将唯一正确答案的编号字母填在题中 () 内。(每题2分，共20分)

- 下列各进制数中，值最大的是 ()。
 A. $[00110101]_2$ B. $[3A]_{16}$ C. $[56]_{10}$ D. $[01010111]_{8421BCD}$
 计算: $16 \times 10 + 10 \times 6 = 160 + 60 = 220$
 $3 \times 16 + 10 \times 6 = 48 + 60 = 108$
 $16 \times 2 + 10 \times 1 = 32 + 10 = 42$
 答案: B
- 以下电路中常用于总线应用的有 ()。
 A. 三态门 B. 00门 C. CMOS反相器 D. CMOS与非门
 答案: A
- $A \oplus 1 \oplus 0 \oplus 1 \oplus 1 \oplus 0 \oplus 1 =$ ()。
 A. A B. \bar{A} C. 0 D. $1 \oplus A$
 计算: $1 \oplus 0 \oplus 1 \oplus 1 \oplus 0 \oplus 1 = 0$
 $A \oplus 0 = A$
 答案: A
- 时序电路与组合电路的本质区别在于，组合电路的输出 ()。
 A. 仅与输入有关 B. 仅与以前的状态有关
 C. 与输入和以前的状态都有关 D. 与输入和以前的状态均无关
 答案: A
- 不是最小项 ABCD 逻辑相邻的最小项是 ()。
 A. $\bar{A}BCD$ B. $A\bar{B}CD$ C. $AB\bar{C}D$ D. $AB\bar{C}\bar{D}$
 答案: D
- 用 1K×1 位的 RAM 扩展成 4K×4 位，应增加地址线 ()。
 A. 1 根 B. 2 根 C. 3 根 D. 4 根
 答案: B
- 逻辑函数 $F(ABC) = AB + BC + AC$ 的最小项之和的表达式为: ()。
 A. $F(ABC) = \sum m(0, 2, 4)$ B. $F(ABC) = \sum m(3, 5, 6, 7)$
 C. $F(ABC) = \sum m(0, 2, 3, 4)$ D. $F(ABC) = \sum m(2, 4, 6, 7)$
 答案: B
- 把 JK 触发器转化为 D 触发器，只要满足条件 ()。
 A. $J=D, K=\bar{D}$ B. $J=\bar{D}, K=D$ C. $J=1, K=D$ D. $J=\bar{D}, K=1$
 答案: A
- 用 () 可以实现任何组合逻辑电路 (必要时加上逻辑门)。
 A. 数据比较器 B. 寄存器 C. 译码器 D. 加法器
 答案: C
- 设计一位 3421BCD 码的计数器至少需要 () 个触发器。
 A. 2 B. 4 C. 5 D. 10
 答案: B

二、填空题

- 完成下列数制转换
- 周期信号
- 频率
- 相位

5. 下列各数中，属于十进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

6. 下列各数中，属于二进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

7. 下列各数中，属于八进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

8. 下列各数中，属于十六进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

9. 下列各数中，属于十进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

10. 下列各数中，属于二进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

11. 下列各数中，属于八进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

12. 下列各数中，属于十六进制的是 ()。
 A. 101 B. 101.1 C. 101.1 D. 101.1

3. 计数器的一般结构模型如图 4-5 所示, 利用此模型设计 $M=10$ 的计数器。(15 分)
- 1) 采用图 4-6 中的 D 触发器设计 $M=10$ 的计数器所需的 n 位寄存器。
 - 2) 给出 $M=10$ 的计数器的广义译码器的设计, 要求所设计的计数器能够自启动。设计在图 4.7 中完成, 并画出该时序电路的状态转移图。

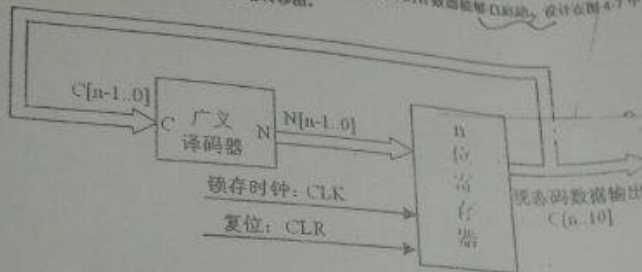


图 4-5

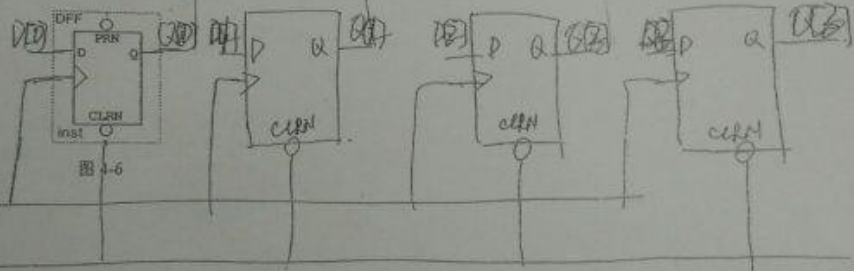


图 4-6

input $D[0..3]$

output $Q[0..3]$

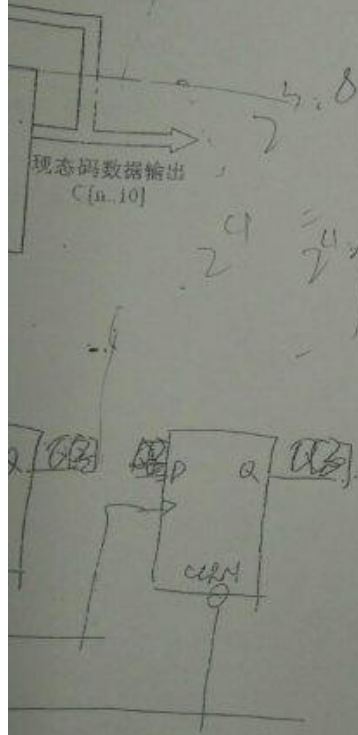
3- 100% 100% 100%

...如图 3-2 (a)、(b)、(c) 所示。

...是手工逻辑化简的重要途径之一。

数部。(15分)

能够自启动。设计在图4-7中

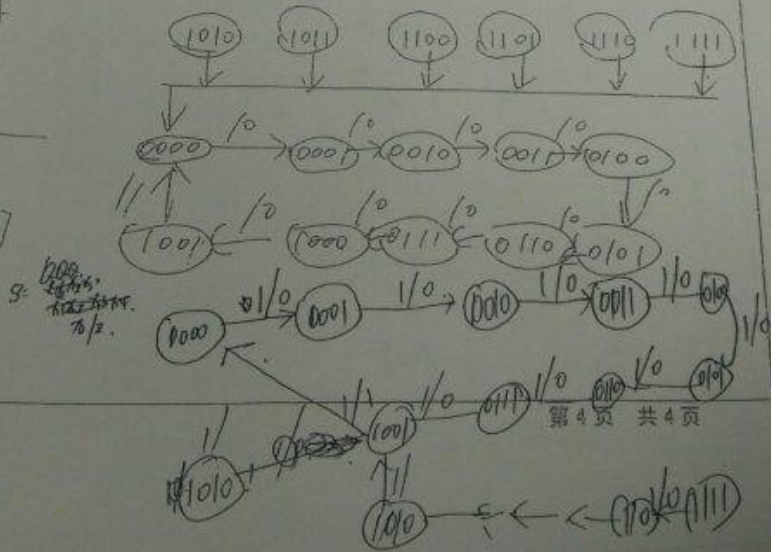


output Q[0..3]

```
module CNT10(C, N)
input [3: 0] C;
output [3: 0] N;
reg [3: 0] N;
always@(C, N)
```

```
case (C)
4'b0000: N<=4'b0001;
4'b0001: N<=4'b0010;
...
4'b0100: N<=4'b1010;
4'b0101: N<=4'b0000;
4'b1000: ...
4'b1111: N<=4'b0000;
default: N<=4'b0000;
endcase
endmodule
```

图4-7



四、分析设计题 (共3题, 40分)

- (1) 实验箱上的逻辑开关可不可以作为时序电路中的时钟脉冲? 为什么, 说明原因。(4分)
 (2) 如图 4-1 所示信号波形, 在正常信号的上升沿和下降沿处有一些随机干扰信号, 模拟了一些毛刺脉冲群, 或随机抖动脉冲, 试设计一由 4 个 D 触发器组成的电路, 在图 4-2 中画出逻辑电路, 并说明对该时序电路的时钟信号有何要求。(6分)
- 采用 74161 设计计数器
 (1) 使用反馈清零法设计
 (2) 使用反馈置数法设计
 图. $D[3..0]$
 $D[4..1]$

不可以 会产生抖动信号, 不稳定
 不可以 会产生抖动信号, 不稳定

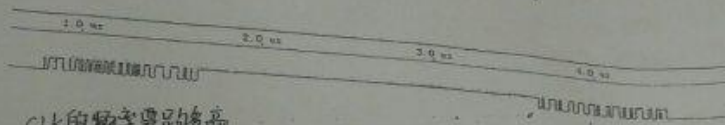


图 4-1

CLK 的频率要足够高
 即至少应该有 1 个上升沿和 1 个下降沿
 正常信号频率适中
 不能太高, 周期不能太小于干扰信号脉宽

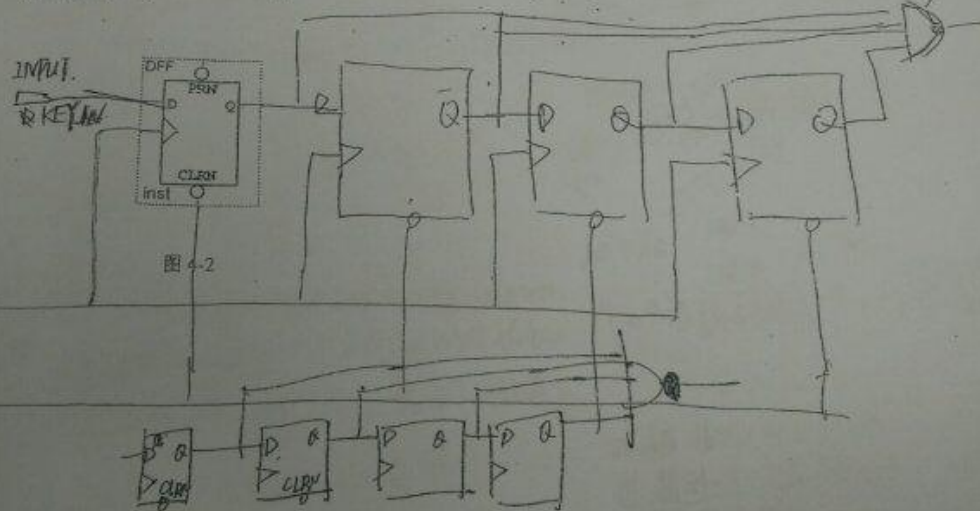


图 4-2

产生抖动信号，说明原因。(4分)
 关于抗信号，类似丁一些图，在图 4-3 中画出逻辑图。

2. 采用 74161 设计计数器，(15分)
 (1) 使用反馈清零法设计模 14 计数器，请补全图 4-3，画出仿真波形图。
 (2) 使用反馈置数法设计模 10 计数器，要求输出余 3BCD 码，画出状态图，在图 4-4 上画出电路图。

$D[3..0]$
 $D[4..1]$

最好写成 $Q[3..0]$

$Q[4..1]$

用来清零

图 4-3 反馈清零法

图 4-4 反馈置数法

$D[3..0]$
 input

output $Q[3..0]$

模 10 0-9

3-12

累加 004 用 1100 控制

四端

第 3 页 共 4 页

3. 试用译码器 74LS138 和适当门电路实现两个函数 F_1, F_2 输出, 其中 $F_1(A, B, C) = A + BC$; $F_2 = A \oplus B \oplus C$. 列出真值表, 写出设计过程, 在图 3-1 中画出逻辑图.

$$F_1 = A + BC$$

$$= A(B+C) + (A+A)BC$$

$$= ABC + ABC + ABC + ABC$$

$$F_1 BC$$

$$= m_7 + m_6 + m_5 + m_4$$

$$= Y_7 + Y_6 + Y_5 + Y_4$$

$$F_2 = (A \oplus B)C + (A \oplus B)\bar{C}$$

$$= (A\bar{B} + AB)\bar{C} + (A\bar{B} + AB)C$$

$$= A\bar{B}\bar{C} + AB\bar{C} + A\bar{B}C + ABC$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

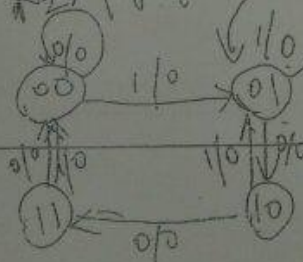
4. 画出 1001 序列检测器的状态转换图, 序列不可以重复检测.

00: 检测序列到 1 全部是 0 的状态

01: 检测序列到 1 1 或 0 1 状态

10: 检测序列到 1 0 的状态

11: 检测序列到 1 0 1 的状态



$$ABC$$

$$= A(B+C) + (A+A)BC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

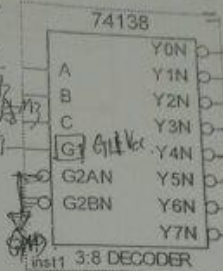
$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

$$= ABC + ABC + ABC + ABC$$

图 3-1



$$F_2 = A \oplus B \oplus C$$

$$= (A \oplus B)C + (A \oplus B)\bar{C}$$

$$= A\bar{B}\bar{C} + AB\bar{C} + A\bar{B}C + ABC$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

$$= Y_0 + Y_3 + Y_5 + Y_6$$

5. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

6. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

7. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

8. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

9. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

10. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

11. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

12. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

13. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

14. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

15. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

16. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

17. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

18. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

19. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

20. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

21. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

22. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

23. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

24. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

25. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

26. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

27. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

28. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

29. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

30. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

31. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

32. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

33. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

34. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

35. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

36. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

37. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

38. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

39. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

40. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

41. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

42. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

43. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

44. 用下列所示的八选一数据选择器实现函数 $F(A, B, C, D)$. 列出真值表.

5. 用下图中所示的八选一数据选择器 74LS151 及适当门电路设计以下逻辑电路：四人表决电路，在 A、B、C、D 四人中，D 具有否决权，要求：(1) 输入端 A、B、C 分别接地址输入端 A2、A1、A0，(2) 列出真值表，写出设计过程，在图 3-2 上画出完整电路图

其中 $F(A, B, C) = A + BC$

图. $A + BC$
 $= A(B + \bar{B})(C + \bar{C})$
 $= A(B + \bar{B})BC + A(B + \bar{B})\bar{B}\bar{C}$
 $= ABBC + A\bar{B}BC + AB\bar{B}\bar{C} + A\bar{B}\bar{B}\bar{C}$
 $= ABC + A\bar{B}C + AB\bar{C} + A\bar{B}\bar{C}$

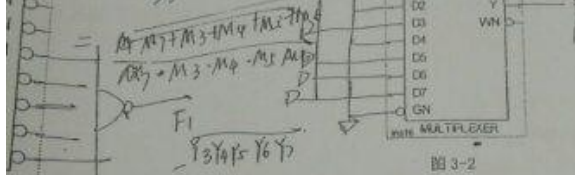


图 3-2

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

$Y = \bar{A}BCD + A\bar{B}CD + AB\bar{C}D + ABC\bar{D}$
 $\Rightarrow D_3 = D_5 = D_6 = D_7 = D$
 $D_0 = D_1 = D_2 = D_4 = 0$

$A \oplus B$

$= (A\bar{B} + \bar{A}B) \oplus C$

$\Rightarrow \bar{A}\bar{B}\bar{A}B \cdot C + \bar{A}\bar{B}A\bar{B} \cdot C$

6. 已知 CP 波形，试在图 3-4 中画出图 3-3 所示电路 Q 及 Z 端的波形（设触发器的初态为 0，且不考虑器件的传输延迟时间）。

接到 2 级以上 0。

一个 1 或 10 以上。

10 以上状态。

1/0

0/1

0/0

1/1

0/1

1/0

0/1

1/0

0/1

1/0

0/1

1/0

0/1

1/0

0/1

1/0

0/1

1/0

0/1

1/0

0/1

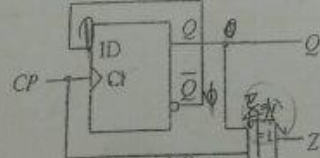


图 3-3

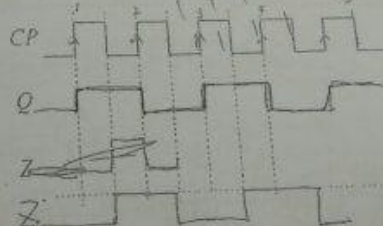


图 3-4

$Q = \bar{Q}D$

$Q^{n+1} = \bar{Q}^n D^n$

第 2 页，共 4 页

$Z = \bar{Q}^{n+1} \oplus CP$ (1 为 0 时)

ABC