



Prova 24 Abril 2015, questões e respostas

Circuitos Lógicos (Universidade Estadual de Campinas)

EA772 Circuitos Lógicos
Prof. José Mario De Martino – Prova 01A – 1º. Semestre 2015

Nome: _____ RA: _____

1. Faça as seguintes conversões de base (apresente os cálculos):
 - a) (0,5 pt) 01011010_2 para a base 10
 - b) (0,5 pt) 54712_{10} para a base 16
 - c) (0,5 pt) 108_{10} para a base 2
 - d) (0,5 pt) $AC3_{16}$ para a base 10

2. (2,0 pts) Considere o código de Hamming(7, 4). Considerando que no máximo pode ocorrer 1 erro, indique para as sequências abaixo (bit menos significativo à esquerda), se ocorreu erro, e, em caso afirmativo, em qual bit. Sendo possível, corrija a sequência. Considere codificação com paridade par:
 - a) (0,5 pt) 0010111
 - b) (0,5 pt) 1011110
 - c) (0,5 pt) 1000011
 - d) (0,5 pt) 1101010

3. (2,5 pts) Projete um circuito combinacional mínimo que implemente a função incompletamente especificada $f(x_3, x_2, x_1, x_0) = \text{conjunto-um}(0, 7, 8, 10, 15)$ e $\text{conjunto-zero}(1, 3, 4, 5, 6, 12, 13)$, com $x_i \in \{0, 1\}$ e $i = 0, 1, 2, 3$. Faça a minimização utilizando Mapas de Karnaugh. Apresente as expressões mínimas de soma de produtos e produto de somas. Indique e justifique a sua escolha. Desenhe o diagrama esquemático do circuito.

4. Considere o circuito apresentado na Figura 1:
 - a) (1,5 pt) Verifique se o circuito calcula o número de 1's em um vetor \underline{x} de três bits. Justifique.
 - b) (2,0 pt) Estime os atrasos de propagação t_{PLH} e t_{PHL} do circuito no caminho N1-A1-N2-A2-N3. Para a resolução utilize os dados do fabricante apresentados na Tabela 1.

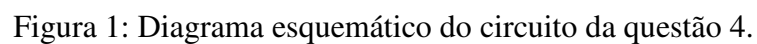


Tabela 1: Características de portas CMOS