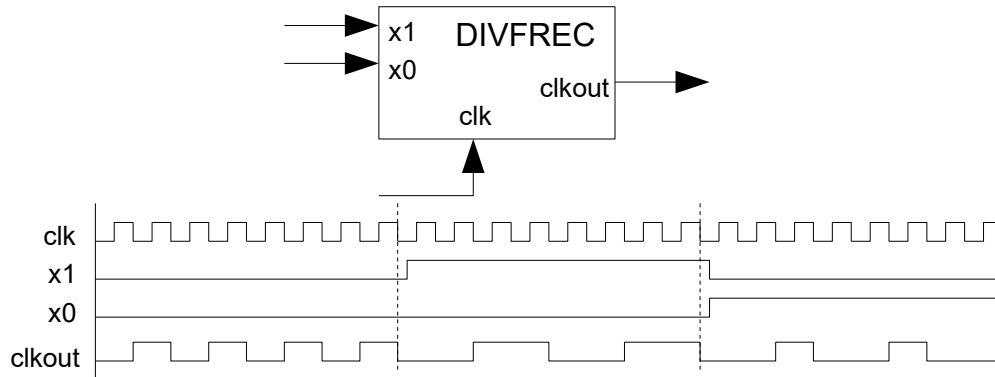


CC4301 Arquitectura de computadores

Tarea 2 - Otoño 2020 - Profesor: Luis Mateu

En esta tarea Ud. deberá diseñar, implementar y simular con *Logisim* el circuito DIVFREC que es un divisor de frecuencia variable. Las entradas y salidas se muestran en la figura adjunta. Cuando (i) la entrada $x1x0$ es 00, la salida $clkout$ tiene la mitad de la frecuencia de clk , si (ii) la entrada es 01, $clkout$ tiene un tercio de la frecuencia de clk y si (iii) la entrada es 10, su frecuencia es un cuarto de clk . No hay un comportamiento especificado cuando $x1x0$ es 11. El diagrama de tiempo demuestra el comportamiento pedido.



Entrega

Entregue por medio de U-cursos el archivo en formato de *logisim* con su solución. Su circuito será probado con el mismo ejemplo de este enunciado. Si no entrega los mismos valores para la salida $clkout$ su nota será 1.0. Se descontará medio punto por día de atraso (excluyendo sábados, domingos, festivos o vacaciones).