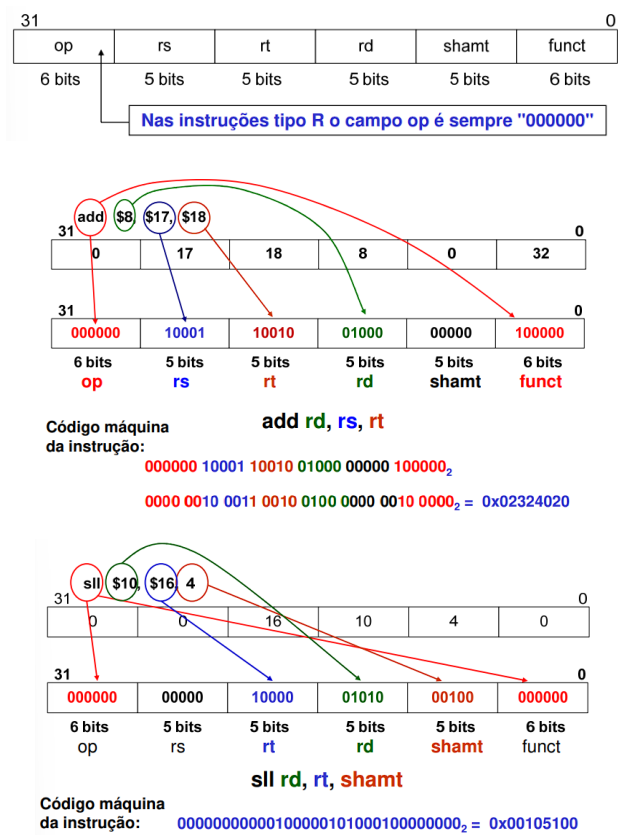


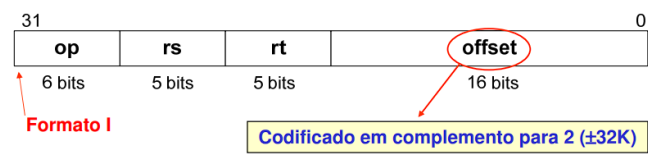
Codificação de instruções no MIPS – formato R

- O formato R é um dos três formatos de codificação de instruções no MIPS
- Campos da instrução:
 - **op**: opcode (é sempre zero nas instruções tipo R)
 - **rs**: Endereço do registo que contém o 1º operando fonte
 - **rt**: Endereço do registo que contém o 2º operando fonte
 - **rd**: Endereço do registo onde o resultado vai ser armazenado
 - **shamt**: shift amount (útil apenas em instruções de deslocamento)
 - **funct**: código da operação a realizar



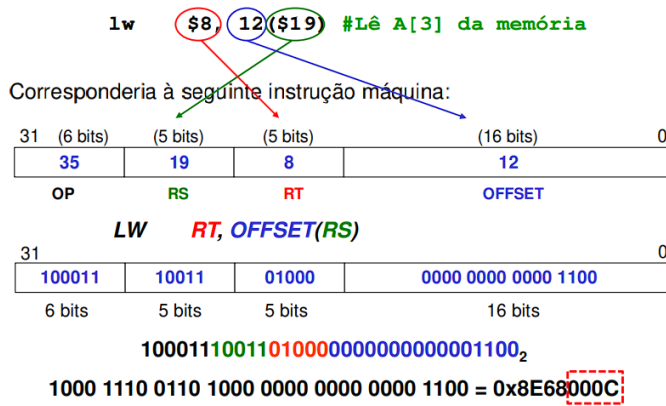
Codificação das instruções de acesso à memória no MIPS

A necessidade de codificação de uma constante de 16 bits, obriga à definição de um novo formato de codificação, o **formato I**

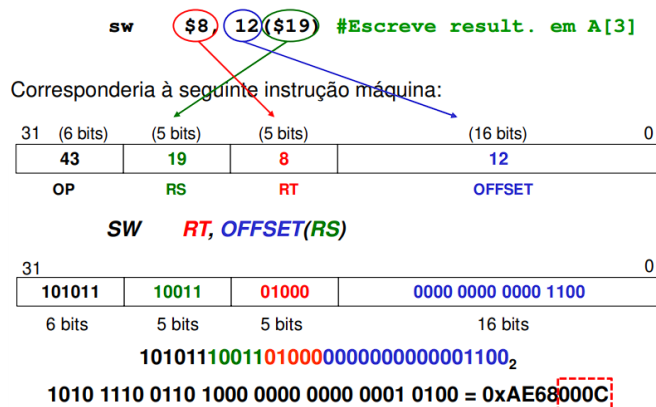


- Gama de representação da constante de 16 bits
 - [-32768, +32767]

Codificação da instrução LW (Load Word)



Codificação da instrução SW (Store Word)



Exemplo de codificação

- O seguinte trecho de código *assembly*:


```
lw $8, 12($19)      # Lê A[3] da memória
add $8, $18, $8      # Calcula novo valor
sw $8, 12($19)      # Escreve resultado em A[3]
```

 Corresponde à codificação:

31	(6 bits)	(5 bits)	(5 bits)	(16 bits)	0
	0x23	0x13	0x08	0x000C	
	0x00	0x12	0x08	0x00	0x20
	0x2B	0x13	0x08	0x000C	

 Formato I
- Resultando no código máquina:

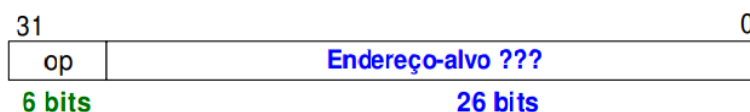

```
100011100110100000000000000011002 = 0x8E68000C
```

```
00000010010010000100000000001000002 = 0x02484020
```

```
101011100110100000000000000011002 = 0xAE68000C
```

Codificação da instrução de salto incondicional

- No caso da instrução de salto incondicional ("j"), é usado endereçamento pseudo-direto, i.e. o código máquina da instrução codifica diretamente parte do endereço alvo
- Formato J:



- Endereço alvo da instrução "j" é sempre múltiplo de 4 (2 bits menos significativos são sempre 0)



• Exemplo: `j Label # com Label = 0x001D14C8`

0x001D14C8: 0000 0000 0001 1101 0001 0100 1100 1000

↓

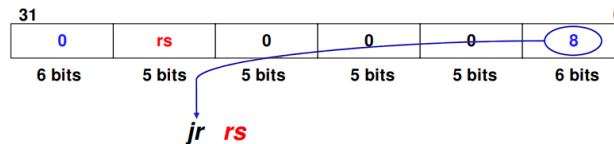
(26 bits) 00 0000 0111 0100 0101 0011 0010

• Código máquina (opcode do "j" é 0x02):

0000 1000 0000 0111 0100 0101 0011 0010 = 0x08074532

Instrução JR (jump on register)

O formato de codificação da instrução JR é o formato R:



Manipulação de constantes no MIPS

- As instruções aritméticas e lógicas que manipulam constantes (do tipo imediato) são identificadas pelo sufixo "i".

<code>addi \$3, \$5, 4</code>	# \$3 = \$5 + 0x0004
<code>andi \$17, \$18, 0x3AF5</code>	# \$17 = \$18 & 0x3AF5
<code>ori \$12, \$10, 0x0FA2</code>	# \$12 = \$10 0x0FA2
<code>slti \$2, \$12, 16</code>	# \$2 = 1 se \$12 < 16
	# (\$2 = 0 se \$12 ≥ 16)

Estas instruções são codificados usando o formato I. Logo apenas 16 bits podem ser usados para codificar a constante.

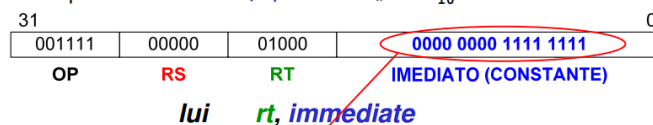
Manipulação de constantes de 32 bits – LUI

- Para permitir a manipulação de constantes com mais de 16 bits, o ISA do MIPS inclui a seguinte instrução, também codificada com o formato I:

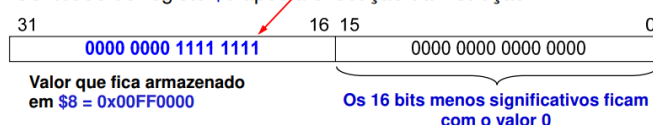
`lui $reg, immediate`

- A instrução lui ("Load Upper Immediate"), coloca a constante "immediate" nos 16 bits mais significativos do registro destino (\$reg)
- Os 16 bits menos significativos ficam com 0x0000

Exemplo: `lui $8, 255 # 25510 = 0xFF`



Conteúdo do registro **\$8** após a execução da instrução:



Instruções JAL e JALR

- A instrução "jal" é codificada do mesmo modo que a instrução "j": formato j em que os 26 bits menos significativos são obtidos dos 28 bits menos significativos do endereço-alvo, deslocados à direita dois bits