

1. Si stimi il numero di colpi di clock al di sotto del quale non è possibile scendere nell'esecuzione del codice assegnato, qualunque sia il numero di RS, CRB e stadi di Fetch e Decode disponibili, nell'ipotesi che esista una sola unità di tipo **A**, una sola di tipo **D** e una sola di tipo **M** (tre unità funzionali in tutto) e si motivi la risposta (*In questa stima non si tenga conto delle dipendenze nel codice*) ( **1 punto** )

ID	Blocco di Codice assegnato		
1	fadd.s	f1, f4, f8	
2	fdiv.s	f3, f8, f4	
3	fmul.s	f2, f1, f5	
4	fmul.s	f1, f3, f4	
5	fmul.s	f3, f2, f7	
6	fadd.s	f1, f3, f1	

**Si compilino i campi in arancione con le risposte**

<b>Nome</b>	
<b>Cognome</b>	
<b>Matricola</b>	

Descrizione unità di esecuzione				Numero di unità funzionali nel datapath	Numero di reservation stations per unità funzionale.
A:	FADD	2	T	1	2
M:	FMUL	3	T	1	2
D:	FDIV	4	T	1	2

Da completare con la soluzione dell'esercizio. Si stimi il numero di colpi di clock al di sotto del quale non è possibile scendere nell'esecuzione del codice assegnato. Si motivi la risposta nel campo "descrizione" sottostante.

Unità di Esecuzione / Tipo di istruzione	Numero di istruzioni per tipo	Numero di cicli spesi nell'unità di esecuzione	Numero di Cicli Extra	Numero di cicli totali.
A/FADD	2	2	3	7
M/FMUL	3	3	3	12
D/FDIV	1	4	3	7

Si compili il campo seguente con la descrizione (risposta e motivazione)

Nel blocco di codice assegnato non è possibile scendere sotto i 12 periodi di clock in quanto le 3 istruzioni di MUL impiegano 9 cicli di execute ai quali va aggiunto un ciclo di WB,ID e IF

2. Si disegni il grafo delle dipendenze e si deduca il numero minimo di periodi di clock necessario a eseguire il codice assegnato tenendo conto solo delle dipendenze trovate (1 punto).

ID	Blocco di Codice assegnato		Alee: (WAW, RAW, WAR) #si inseriscano le alee presenti per istruzione.	Si compilino i campi in arancione con le risposte	
1	fadd.s	f1, f4, f8		Nome	
2	fdiv.s	f3, f8, f4		Cognome	
3	fmul.s	f2, f1, f5	RAW F1	Matricola	
4	fmul.s	f1, f3, f4	RAW F2, WAR F1		
5	fmul.s	f3, f2, f7	RAW F3, WAR F2		
6	fadd.s	f1, f3, f1	RAW F1,F2		

Descrizione unità di esecuzione				Numero di unità funzionali nel datapath	Numero di reservation stations per unità funionale.
A:	FADD	2	T	1	2
M:	FMUL	3	T	1	2
D:	FDIV	4	T	1	2

Da completare con la soluzione dell'esercizio. Si riporti il grafo delle dipendenze e si deduca il numero minimo di periodi di clock necessario a eseguire il codice assegnato tenendo conto solo delle dipendenze trovate.

Si codifichi il grafo delle dipendenze come una lista con il seguente formato:

si descrivano i nodi del grafo tra parentesi tonde. Separando il numero dell'istruzione ed il numero di cicli spesi in execute dell'istruzione con una virgola all'interno di parentesi tonde. Es.: (id\_istruzione, numero\_cicli)

Dipendenze	Si completi con il numero di cicli di clock spesi nei differenti stadi della pipeline per ciascun thread di istruzioni. Ciascun thread identifica un flusso indipendente di codice.				
(A,B): A è l'id dell'istruzione e B è il numero di cicli dell'EX	IF	ID	EX	WB	Tot
(1,2)->(3,3)->(5,3)->(6,2)->	1	1	10	4	16
(2,4)->(4,3)->(6,2)->	1	1	9	3	14
(4,2)->(6,2)->	1	1	5	2	9
(3,3)->(5,3)->(6,2)->	1	1	8	3	13

Si compili il campo seguente con la <u>descrizione</u> (risposta e motivazione)
Il minimo tempo di esecuzione è a pari a 16 cicli legato alla dipendenza RAW dell'istruzione 6 rispetto alla 5 a causa del registro F2 , dell'istruzione 5 rispetto alla 3 a causa di F3 e dell'istruzione 3 rispetto alla 1 a causa di F1

3. Si mostri la dinamica dell'esecuzione nel caso della CPU considerata nel punto 1 con 1 CRB, uno stadio di IF e uno di ID, e 2 RS per ognuna delle tre unità funzionali (3 punti)

(si ipotizzi che, in caso di conflitti sul CRB, la fase di WB dell'unità D abbia la priorità sulle altre).

Descrizione unità di esecuzione				Numero di unità funzionali nel datapath	Numero di reservation stations per unità funzionale.
A:	FADD	2	T	1	2
M:	FMUL	3	T	1	2
D:	FDIV	4	T	1	2
CRB				1	

Si compilino i campi in arancione con le risposte

Nome	
Cognome	
Matricola	

Si mostri la dinamica dell'esecuzione nel caso della CPU considerata per il blocco di codice riportato. (Si ipotizzi che, in caso di conflitti sul CRB, la fase di WB dell'unità M abbia la priorità sulle altre ).																										
#Si riempiano le caselle con i seguenti simboli : [IF, ID, AO_W, AO_R, AO_E, A1_W, A1_R, A1_E, MO_W, MO_R, MO_E, M1_W, M1_R, M1_E, DO_W, DO_R, DO_E, D1_W, D1_R, D1_E, WB]																										
ID	Instr	Rd	Rs1	Rs2	T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15	T16	T17	T18	T19	T20	T21	T22
	Blocco di codice				H	L	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H	L
1	fadd.s	f1	f4	f8	IF	ID	AO_E	AO_E	WB																	
2	fdiv.s	f3	f8	f4		IF	ID	DO_E	DO_E	DO_E	DO_E	WB														
3	fmul.s	f2	f1	f5			IF	ID	MO_W	MO_E	MO_E	MO_E	WB													
4	fmul.s	f1	f3	f4				IF	ID	M1_W	M1_W	M1_W	M1_E	M1_E	M1_E	WB										
5	fmul.s	f3	f2	f7					IF	ID	ID	ID	ID	ID	MO_R	MO_E	MO_E	MO_E	WB							
6	fadd.s	f1	f3	f1						IF	IF	IF	IF	IF	ID	AO_W	AO_W	AO_W	AO_W	AO_E	AO_E	WB				

- aumento di RS da due a tre in una o più unità funzionali
- raddoppio o triplicazione del CRB per poter eseguire due o tre fasi di WB per clock
- aggiunta di una o più unità funzionali con due RS

*(In caso di raddoppio di una unità funzionale, si ipotizzi di fare lo scheduling a rotazione sulle due unità funzionali uguali)*

**Si compilino i campi in arancione con le risposte**

<b>Nome</b>	
<b>Cognome</b>	
<b>Matricola</b>	

# numero CRB complessivo.

#Si riempiano le caselle con i seguenti simboli : [IF, ID, AO\_W, AO\_R, AO\_E, A1\_W, A1\_R, A1\_E, MO\_W, MO\_R, MO\_E, M1\_W, M1\_R, M1\_E, DO\_W, DO\_R, DO\_E, D1\_W, D1\_R, D1\_E, WB]

5. Per due punti si disegni il film del registro F3 nel caso della dinamica di esecuzione di cui al punto 4. (Si riempino i campi tag valore di F3)

[illegible]