

Studente	
Nome	
Cognome	
Matricola	

a.i) Si completi la mappa della memoria con i due vettori A e B. (2 punti)		
Dato	Indirizzo	
	LSB	MSB
A[0]	0x8000_1000	0x8000_1003
A[767]	0x8000_1BFC	0x8000_1BFF
B[0]	0x8000_3000	0x8000_3003
B[767]	0x8000_3BFC	0x8000_3BFF

a.ii) Specificare il numero e il valore dei bit di TAG e Set ID del primo ed ultimo elemento di ognuno dei vettori A e B. (2 punti)		
Proprieta	Vettore	
	A	B
# Bit TAG	21	21
# Bit SetID	7	7
TAG [0]	0x10_0002	0x10_0006
SetID [0]	0x00	0x00
Tag [767]	0x10_0003	0x10_0007
SetID [767]	0x3F	0x3F

a.iii) Quanta memoria occupano complessivamente i vettori A e B? È possibile che tutti e due i vettori si trovino contemporaneamente ed interamente in cache nello stesso momento? (1 punto)		
Proprieta	Vettore	
	A	B
# Bytes	3072	3072
RISPOSTA: I due vettori occupano complessivamente una memoria pari a 3072 Bytes. La cache dati ha dimensione 4096 Bytes, quindi i vettori A e B non possono risiedere contemporaneamente in cache.		

Studente	
Nome	
Cognome	
Matricola	

b.i) Si mostri il contenuto della cache, lo stato MESI e il valore del bit LRU al termine della sequenza di esecuzione T0 (i=0), T1 (i=1), T0(i=2), T1 (i=3). (7 punti)													
CORE 0						EXEC	CORE 1						NOTE
Istruzione: flw fa5,0(x11)							Istruzione: -						
SetID	Via0		Via1		LRU	SetID	Via0		Via1		LRU		
	TAG	Data	MESI				TAG	Data	MESI				
0x00	0x10_0006	8[0:3]	E	1	-	-	-	-	-	-	-	-	
-	-	-	I	0	-	-	-	I	0	-	-	-	
Istruzione: flw fa4,0(x10)						Task = T0 i = 0	Istruzione: -						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0006	8[0:3]	E	0	0x10_0002		A[0:3]	E	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: fsw fa5,-8(x11)						Task = T1 i = 1	Istruzione: -						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0006	8[0:3]	M	1	0x10_0002		A[0:3]	E	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: -						Task = T0 i = 2	Istruzione: flw fa5,0(x11)						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0006	8[0:3]	S	1	0x10_0002		A[0:3]	E	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: -						Task = T1 i = 3	Istruzione: flw fa4,0(x10)						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0006	8[0:3]	S	1	0x10_0002		A[0:3]	S	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: flw fa5,0(x11)						Task = T0 i = 2	Istruzione: -						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0006	8[0:3]	I	0	0x10_0002		A[0:3]	S	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: flw fa4,0(x10)						Task = T1 i = 1	Istruzione: -						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0002	A[0:3]	S	1	0x10_0006		8[0:3]	S	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: fsw fa5,-8(x11)						Task = T0 i = 2	Istruzione: -						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0002	A[0:3]	S	0	0x10_0006		8[0:3]	M	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: -						Task = T1 i = 3	Istruzione: flw fa5,0(x11)						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0002	A[0:3]	S	0	0x10_0006		8[0:3]	S	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: -						Task = T0 i = 2	Istruzione: flw fa4,0(x10)						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0002	A[0:3]	S	0	0x10_0006		8[0:3]	S	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: -						Task = T1 i = 3	Istruzione: fsw fa5,-8(x11)						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0002	A[0:3]	S	0	0x10_0006		8[0:3]	I	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: -						Task = T0 i = 2	Istruzione: -						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0002	A[0:3]	S	0	0x10_0006		8[0:3]	S	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-
Istruzione: -						Task = T1 i = 3	Istruzione: flw fa5,0(x11)						
SetID	Via0		Via1		LRU		SetID	Via0		Via1		LRU	
	TAG	Data	MESI					TAG	Data	MESI			
0x00	0x10_0002	A[0:3]	S	0	0x10_0006		8[0:3]	M	-	-	-	-	-
-	-	-	I	0	-		-	-	I	0	-	-	-

NOTE

MISS in lettura di B.

MISS in lettura di A.

HIT in scrittura di B.

MISS in lettura di B. Core 0
esegue Write-Back.

MISS in lettura di A.

HIT in scrittura di B.

MISS in lettura di B. Core 1
esegue Write-Back.

MISS in lettura di A.

HIT in scrittura di B.

MISS in lettura di B. Core 0
esegue Write-Back.

MISS in lettura di A.

HIT in scrittura di B.

Studente	
Nome	
Cognome	
Matricola	

b.ii) Calcolare il numero di accessi, HIT, MISS, HIT rate, MISS rate e cicli di WB al termine dell'esecuzione dei due tasks. (5 punti)		
Dato	Task	
	T0	T1
# Accessi	1152	1152
# HIT	384	384
# MISS	768	768
# HITrate [%]	33.3%	33.3%
# MISS rate [%]	66.7%	66.7%
# WB	384	383
NOTE : - Ogni task esegue 384 iterazioni, che generano ciascuna 2 letture in memoria e una scrittura, da cui segue il numero di accessi indicati in tabella. - Le letture degli elementi di A generano soltanto MISS (384 MISS / 384 Accessi). Le letture degli elementi di B generano soltanto MISS (384 MISS / 384 Accessi). Le scritture degli elementi di B generano soltanto HIT (384 HIT / 384 Accessi), da cui seguono i valori di HIT e MISS rate indicati in tabella. - Ogni iterazione di ciascun task genera un ciclo di Write-Back, quando lo stato MESI dell'i-esimo elemento di B passa da M a S, con l'eccezione dell'ultima iterazione di T1, da cui segue il numero di Write-Back indicato in tabella.		