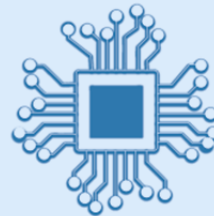


**Curso:** 2025

## TRABAJO PRÁCTICO N°4

### Manejo de memoria. Memoria Virtual. Segmentación en x86.

1. Definir las funciones principales de un sistema operativo multitarea.
  
2. Considerar un sistema con particiones variables, en el que la memoria posee en un determinado momento particiones libres de tamaños: 1000Kb, 400Kb, 1800Kb, 700Kb, 900Kb, 1200Kb y 1500Kb. Estos huecos están dispuestos en el orden dado. Se tienen tres procesos de tamaños 1200Kb, 1000Kb y 900Kb. Para los algoritmos:
  - Primero en ajustarse
  - Mejor en ajustarse
  - Siguiente en ajustarse
  - a) ¿Qué huecos serán asignados?
  - b) ¿Cómo queda la fragmentación en cada caso?
  
3. Manejo de memoria
  - a) ¿Cuál es la necesidad de implementar una memoria virtual?
  - b) Explicar los conceptos de swapping, paginado y segmentación y las ventajas de su utilización por sistemas operativos.
  - c) Explicar la utilización de un *buffer* de traducción anticipada [*Translation Lookaside Buffer*(TLB)]
  
4. Dado un sistema con direcciones de memoria virtual de 32 bits con un campo de desplazamiento en página de 12 bits y una memoria física de 1GB:
  - a) ¿Cuál es el tamaño de páginas?
  - b) ¿Cuántas páginas físicas (memoria principal) habrá en el sistema?
  - c) ¿Cuál es el tamaño total de la memoria virtual?
  
5. Supongamos que tenemos una computadora con las siguientes características:  
 El sistema de memoria virtual utiliza páginas de tamaño 4K.  
 El *buffer* de traducción anticipada (TLB) tiene 16 conjuntos.  
 Tiene un primer nivel de caché de 32K, de tipo asociativa por conjuntos de 8 vías con líneas de 16 bytes.  
 Si se intenta acceder a la dirección 0xabcd1234:
  - a) ¿Cuál campo de esta dirección contiene el offset de página?
  - b) ¿A qué conjunto del TLB señala esta dirección?
  - c) ¿Qué número de etiqueta debe estar en el TLB para conseguir un acierto de página?
  - d) ¿Qué contiene el campo de offset de la dirección de la caché?
  - e) ¿A qué conjunto de la caché mapeará esta dirección?
  - f) ¿Es posible para el hardware resolver a) y c) en paralelo y b) y d) en paralelo?



## Taller de Sistemas Digitales (E1225) - Arquitectura de Computadores I ( E0225)

6. Sea un sistema de memoria virtual por paginación, en el que:

- Una dirección lógica consta de 12 bits, de los cuales 3 son para el número de página.
- Una dirección física contiene 11 bits
- Existen dos procesos (A y B), y toda la memoria física se reparte entre estos dos procesos por igual.
- Se utiliza un algoritmo de reemplazo local de páginas LRU.

Dar, para la siguiente secuencia de direcciones lógicas, el correspondiente mapa de memoria resaltando donde se han producido reemplazos: (A, 1035) (B, 312) (A, 530) (B, 780) (A, 600) (A, 2000) (B, 1400) (B, 927) (A, 1030) (A, 1720) Nota: el par (a,x) indica (proceso, dir. lógica en decimal)

7. Segmentación x86 (8086) a) Siendo (CS) = 0213 e (IP) = 01FE,

- determinar la Dirección Física.
- Explicar para cada Segmento qué Registros generan la Dirección Efectiva por defecto.
- Indique la estructura interna para efectuar la administración de memoria segmentada (cálculo de la dirección física).

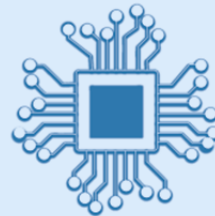
8. Dado el siguiente programa en Assembler de 8086, dibujar 2 mapas de la memoria de datos indicando los contenidos antes y después de la ejecución del mismo. Suponiendo que el programa se carga en memoria a partir de la dirección 25560H indicar los valores iniciales de los registros SS, CS y los valores iniciales con que el programa carga los registros DS y ES. Indicar las direcciones efectivas y físicas de cada una de las variables en los segmentos de datos y extra.

```
DATOS SEGMENT
DATO1 DB 5,10,32H,17H
TABLA DB 30 DUP(?)
DATO2 DW ?
DATOS ENDS
```

```
EXTRA SEGMENT
DATO3 DB 44,18H
EXTRA ENDS
```

```
PILA SEGMENT STACK
DB 256 DUP(?)
PILA ENDS
```

```
PROG SEGMENT
// ASSUME CS:PROG,DS:DATOS,ES:EXTRA
INICIO:  MOV AX,DATOS
         MOV DS,AX
         MOV AX,EXTRA
         MOV ES,AX
         LEA SI,DATO1
```



## Taller de Sistemas Digitales (E1225) - Arquitectura de Computadores I ( E0225)

```
MOV DI,SI
ADD DI,4
VUELTA: MOV AL,[SI]
MOV [DI],AL
INC SI
INC DI
CMP DI,OFFSET DATO2
JE SEGUIR
LOOP VUELTA
SUB SI, 4
JMP OTRO
SEGUIR: SUB SI,2
PROG ENDS
```

9. ¿Cómo cambia la estructura de segmentación de un Pentium II con respecto al 8086?

10. Analizar el manejo de memoria del Pentium II y el ARM. Realizar un esquema de cada uno y sus mecanismos de traducción de memoria virtual a memoria física.

### Referencias:

- Mostafa Abd-El-Barr- Fundamentals of Computer Organization and Architecture (Willey 2005) (Capítulos 6 y 7)
- Hennessy-Patterson - Computer Architecture: A Quantitative Approach (4th Ed Elsevier 2007) (Apéndice C)
- William Stallings-Computer Organization and Architectura, Designing for Perfomance – 8th Edition