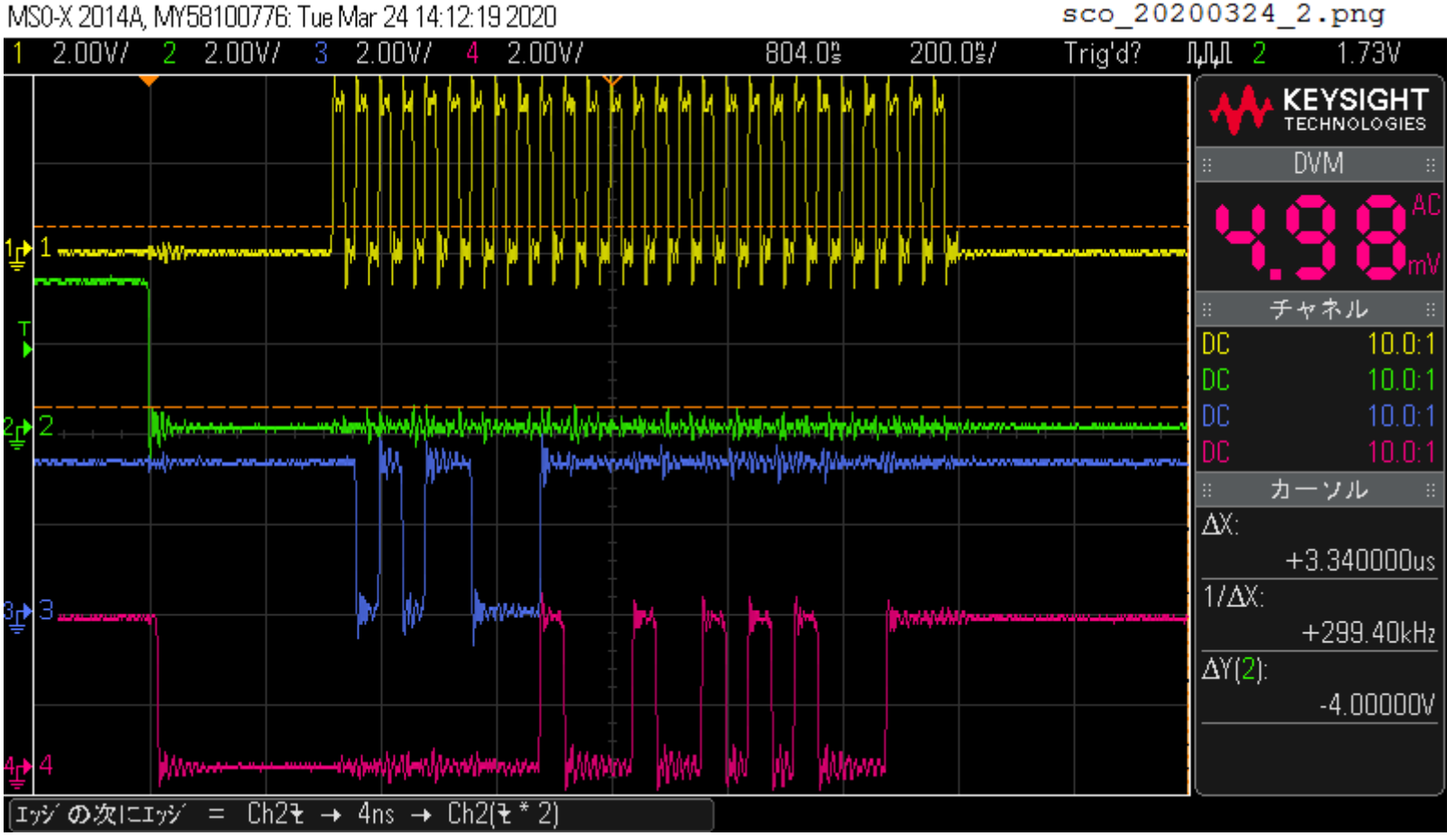
オリジナルMADC（TopLevel_20200317.bit）によるテスト　@2020年3月24日

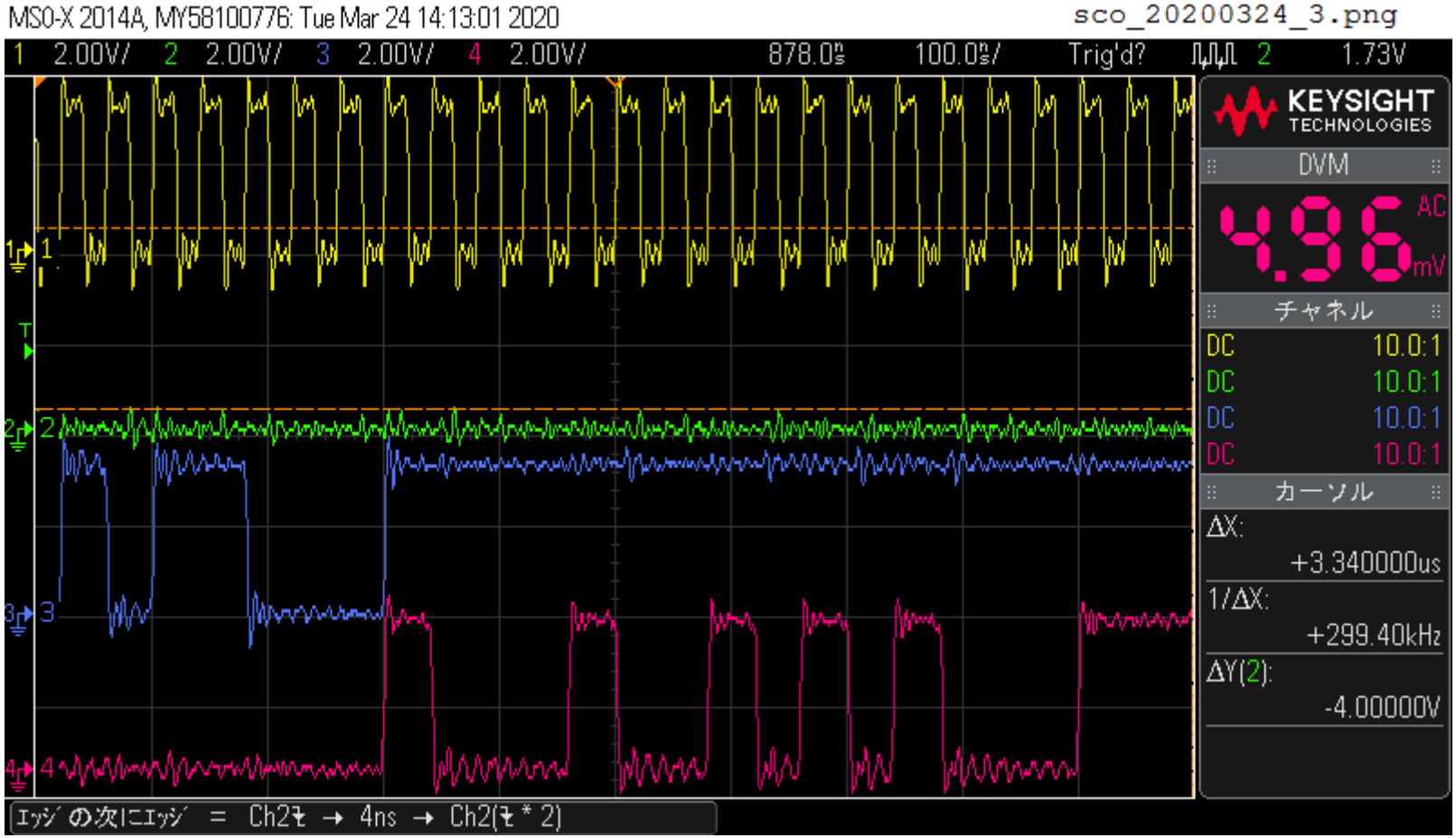
MADC修正前（TopLevel_20200317.bit)　read動作

extHV=10.0V　statusHV=> readDAC=39923(=0x9BF3)
BiasVoltage>>83.08V



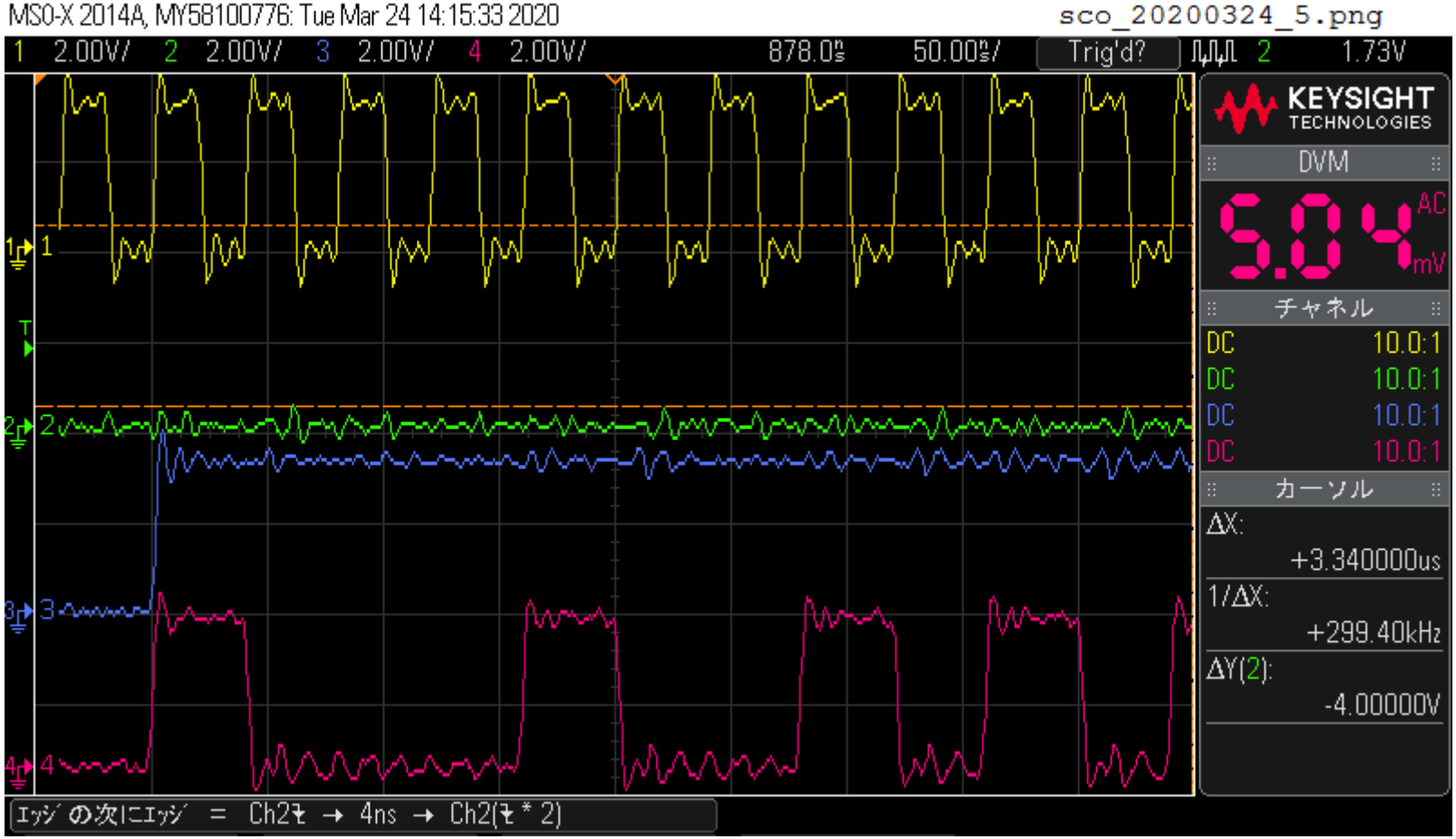
MADC修正前（TopLevel_20200317.bit)

前頁の時間軸拡大



MADC修正前（TopLevel_20200317.bit)

時間軸拡大した別ショット



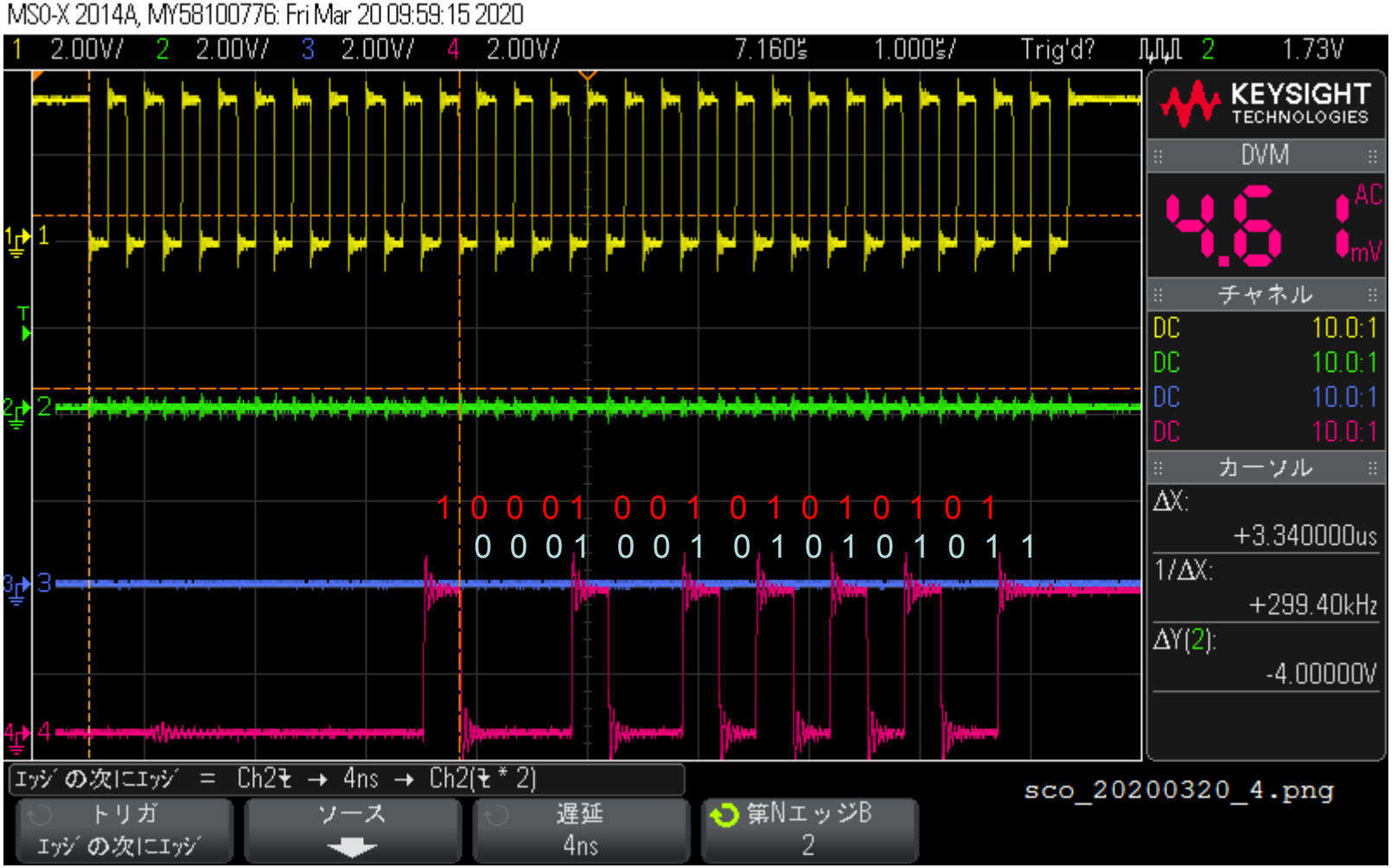
TopLevel_20200319.bit によるテスト　　@2020年3月20日

MADC修正したが、このファームにはまだバグがある:

■read動作でのデータの受信タイミングが1クロック早すぎる

read operation in the statusHV command, extHV=10.0V

readDAC=35157.0 Bias Voltage >> 73.16V 35157=0x8955 : failed to read



SCK_
MADC

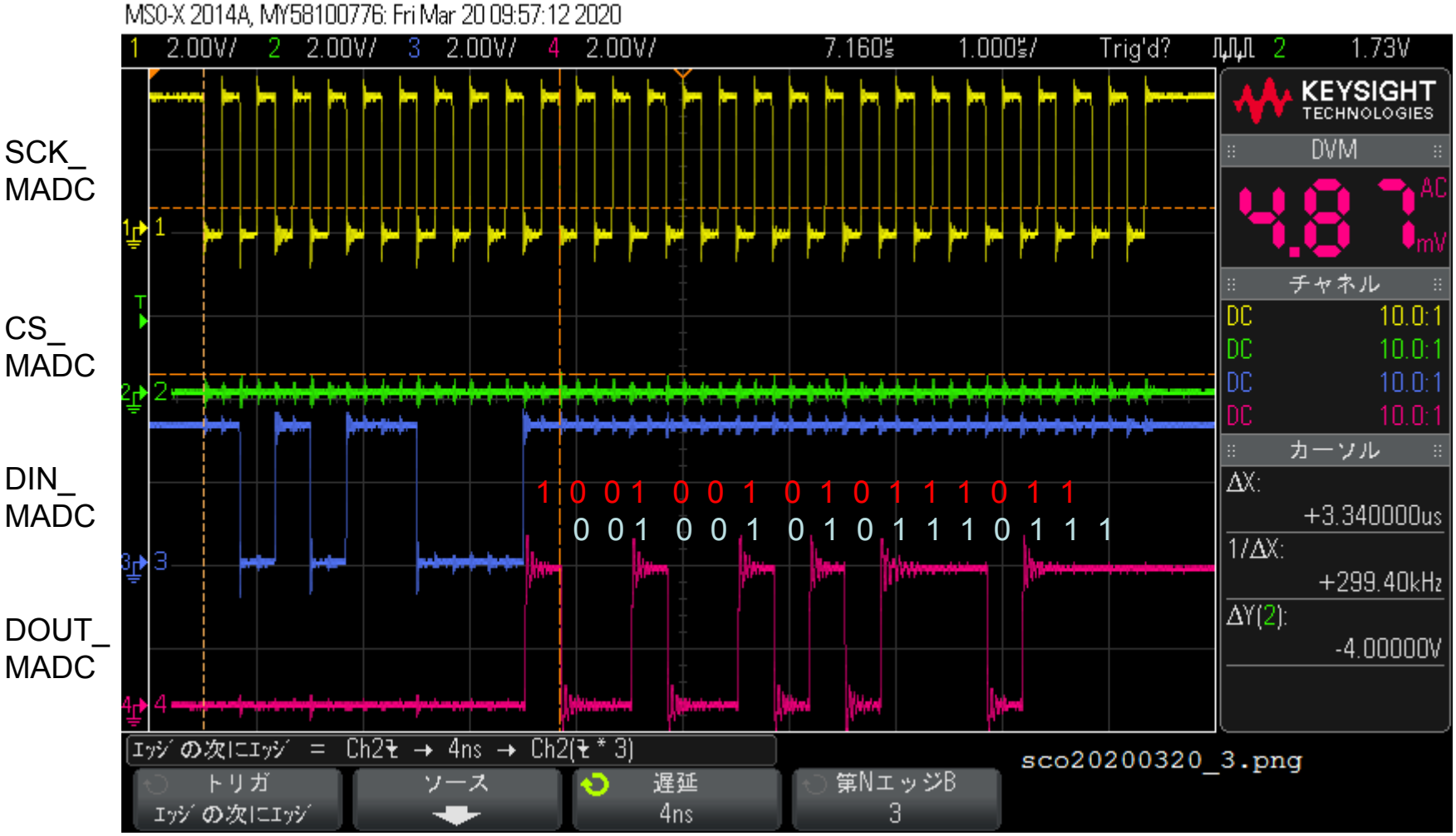
CS_
MADC

DOUT_
MADC

10.0V → 2^16 X (10.0 X 0.033)/4.5 = 4,806 expected, 0x12Ab = 4779

read operation in the statusHV command, extHV=20.0V

readDAC=37563.0 Bias Voltage >> 78.17V 37563=0x92BB



20.0V → 2^16 X (20.0 X 0.033)/4.5 = 9,612 expected, 0x2577 = 9591

TopLevel_20200321.bit によるテスト　　@2020年3月21日

MADC.vhd, MADC_Core.vhd を修正した

MADC.vhdの修正箇所：　1）MADC_Coreのクロックを CLK_ADC（3MHz）に変更。2）MADC_RSTの範囲。3）rst_swの範囲。

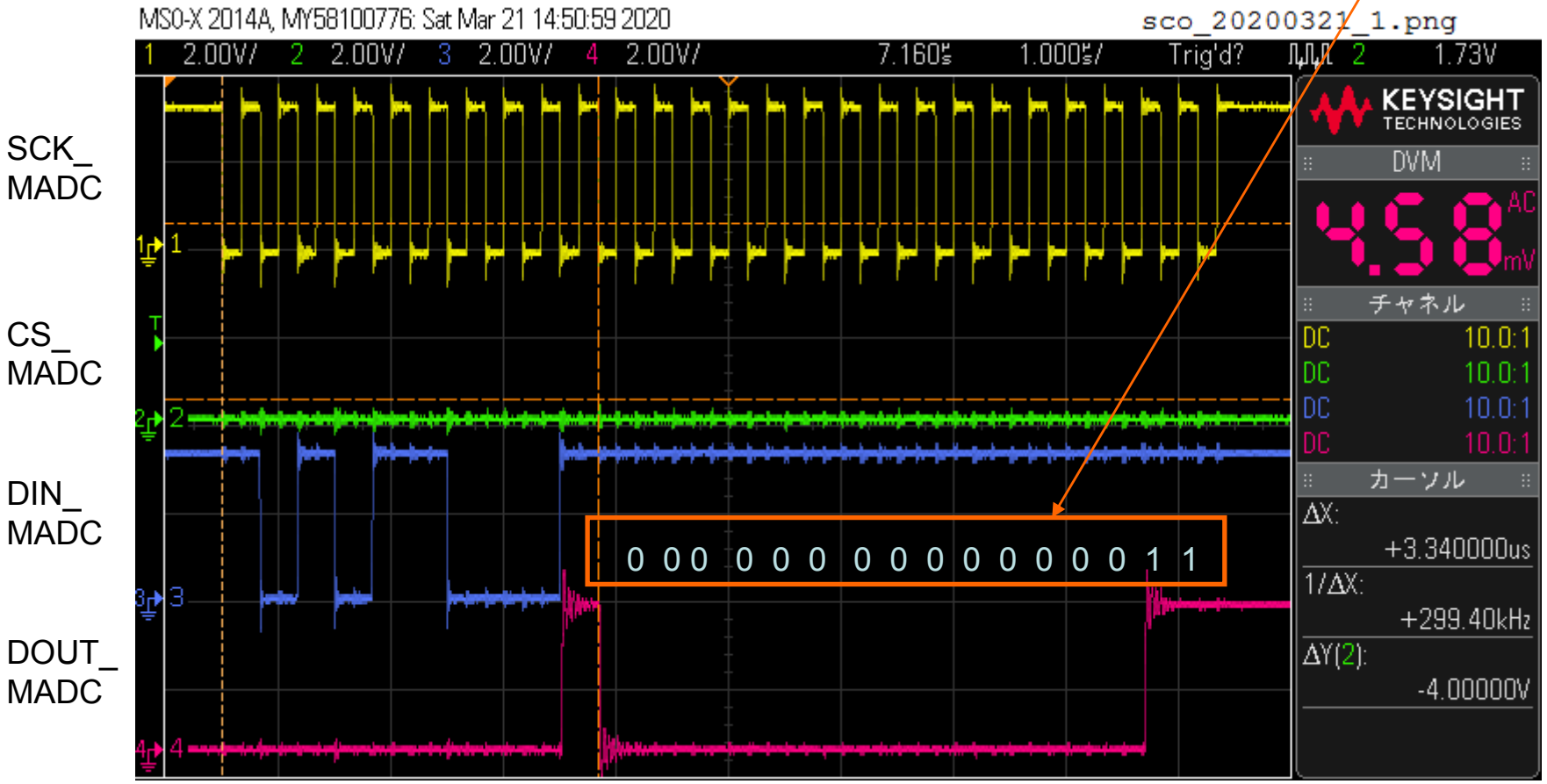
MADC_Core.vhdの修正箇所：　4）wr_en_rのタイミング。5）clk_swをCLKの立下りエッジで変化させる。（SCK_MADCのグリッチの予防のため）

XceliumによるRTLシミュレーション

read operation in the statusHV command, extHV=0.0V

readDAC=3.0 Bias Voltage >> 0.04V (3=0x0003)

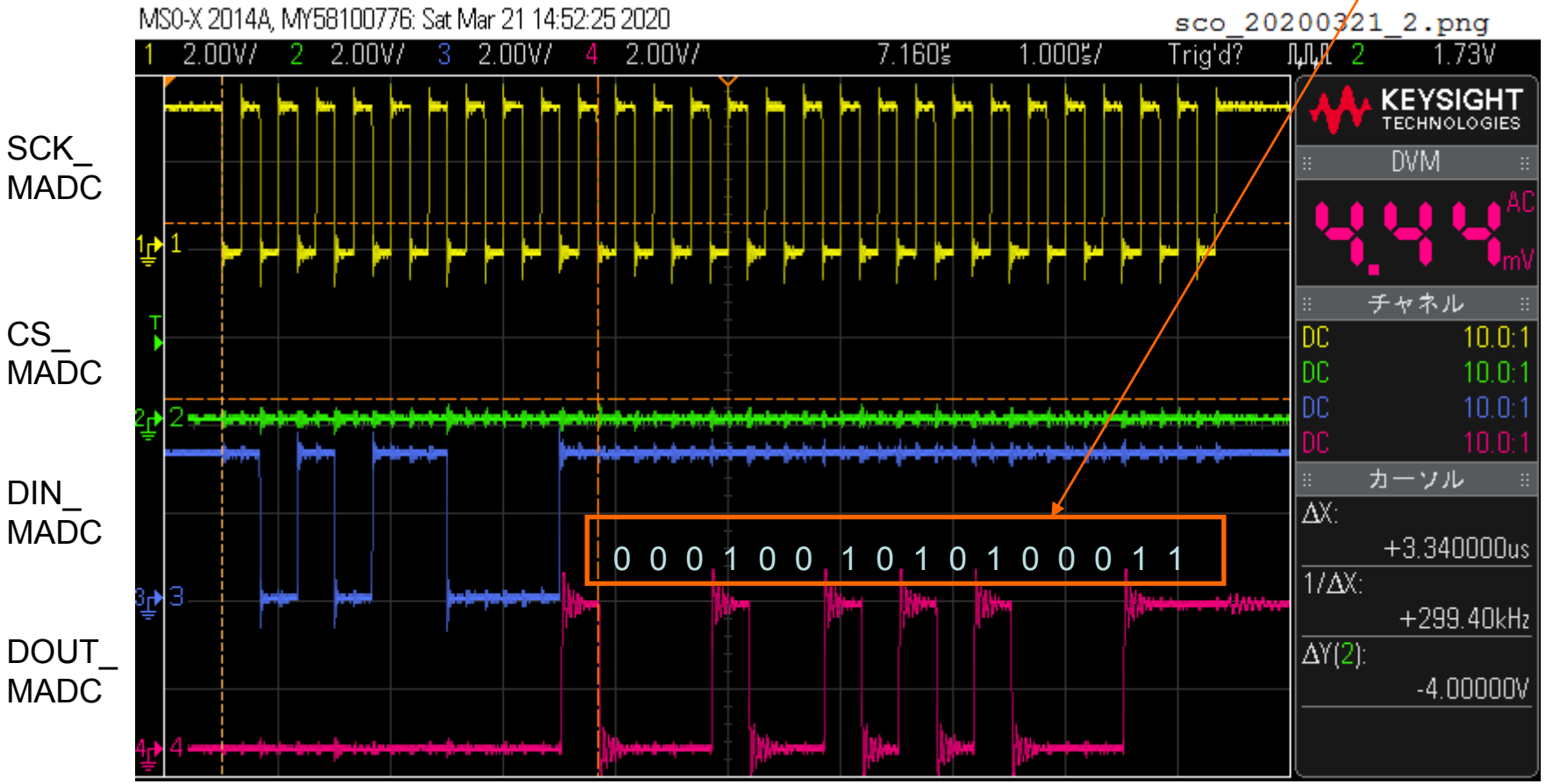
一致



read operation in the statusHV command, extHV=10.0V

readDAC=4771.0 Bias Voltage >> 9.96V (4771=0x12A3)

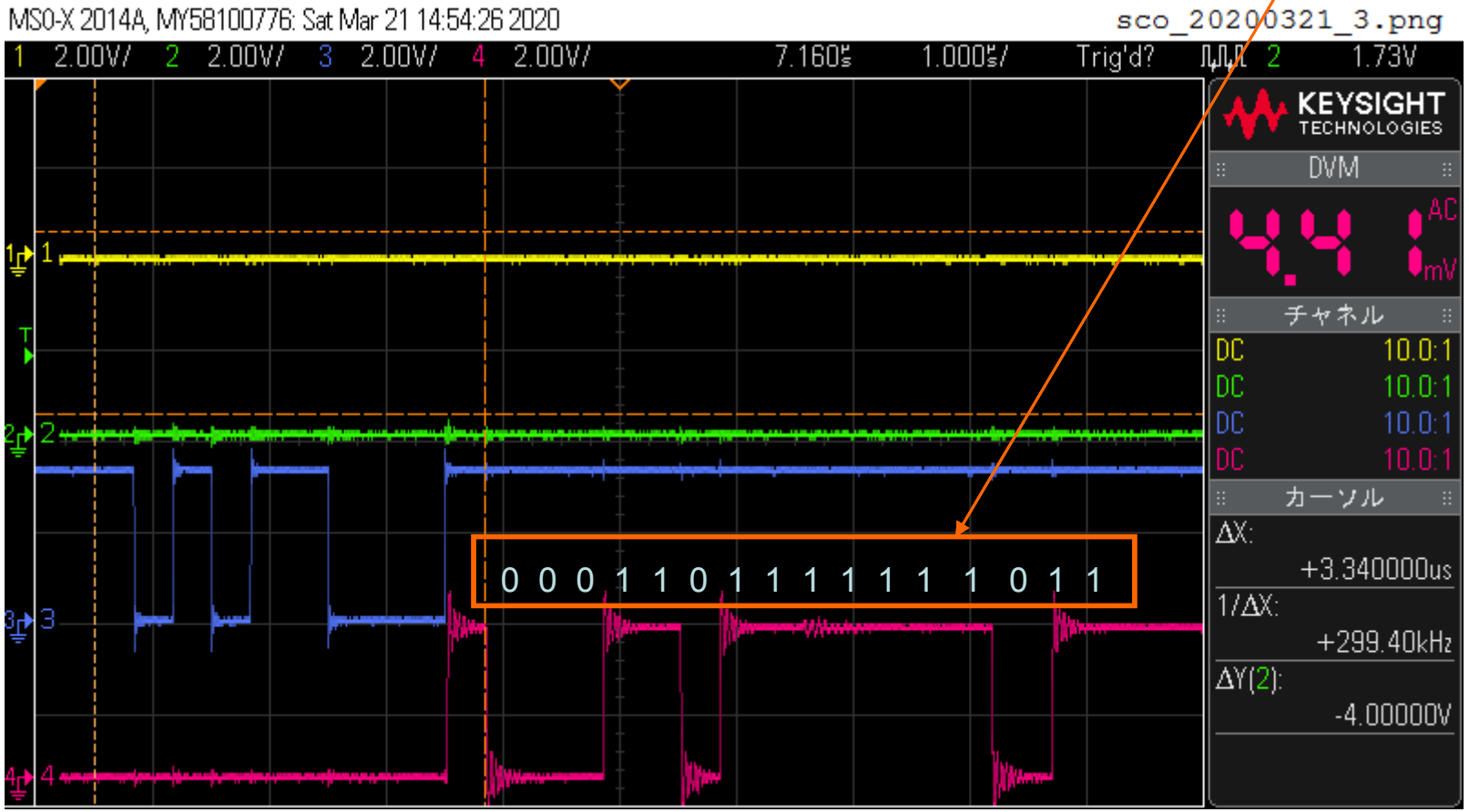
一致



read operation in the statusHV command, extHV=15.0V

readDAC=7163.0 Bias Voltage >> 14.93V (7163=0x1BFB)

一致



CS_
MADC

DIN_
MADC

DOUT_
MADC