

Práctica de Organización del Computador II

Paginación

Primer Cuatrimestre 2024

Organización del Computador II
DC - UBA

Introducción

En la clase de hoy vamos a ver:

En la clase de hoy vamos a ver:

- **Repaso sobre direcciones y memoria**

En la clase de hoy vamos a ver:

- **Repaso sobre direcciones y memoria**
- **Cosas que se pueden hacer con paginación**

En la clase de hoy vamos a ver:

- **Repaso sobre direcciones y memoria**
- **Cosas que se pueden hacer con paginación**
- **Ideas básicas de los mecanismos de paginación**

En la clase de hoy vamos a ver:

- Repaso sobre direcciones y memoria
- Cosas que se pueden hacer con paginación
- Ideas básicas de los mecanismos de paginación
- Proceso de traducción y estructuras involucradas (CR3, page directory, page table)

En la clase de hoy vamos a ver:

- Repaso sobre direcciones y memoria
- Cosas que se pueden hacer con paginación
- Ideas básicas de los mecanismos de paginación
- Proceso de traducción y estructuras involucradas (CR3, page directory, page table)

La idea es presentar la información necesaria para ayudarles a completar el taller.

Direcciones y memoria

Veamos las siguientes *direcciones* ¿Qué interpretaciones son posibles?

- Córdoba
- **Mi** casa
- Rivadavia al 2000

Veamos las siguientes *direcciones* ¿Qué interpretaciones son posibles?

- Córdoba (*Ciudad en Argentina, España y México. Provincia en Argentina, España y Colombia*)
- **Mi** casa
- Rivadavia al 2000

Veamos las siguientes *direcciones* ¿Qué interpretaciones son posibles?

- Córdoba (*Ciudad en Argentina, España y México. Provincia en Argentina, España y Colombia*)
- **Mi** casa (*Depende de quién sea yo*)
- Rivadavia al 2000

Veamos las siguientes *direcciones* ¿Qué interpretaciones son posibles?

- Córdoba (*Ciudad en Argentina, España y México. Provincia en Argentina, España y Colombia*)
- **Mi** casa (*Depende de quién sea yo*)
- Rivadavia al 2000 (*¿Capital? ¿Valentín Alsina? ¿Béccar? ¿San Fernando?*)

Veamos las siguientes *direcciones* ¿Qué interpretaciones son posibles?

- Córdoba (*Ciudad en Argentina, España y México. Provincia en Argentina, España y Colombia*)
- **Mi** casa (*Depende de quién sea yo*)
- Rivadavia al 2000 (*¿Capital? ¿Valentín Alsina? ¿Béccar? ¿San Fernando?*)

Una dirección es **la información necesaria para, dado un contexto, identificar un recurso.**

¿Qué es una dirección (de memoria)?

En esta materia vamos a usar *dirección* para *dirección de memoria*.

Busquemos una definición más específica entonces:

- ¿Cuál es el recurso?
- ¿Cuál es el contexto de una dirección física?
- ¿Y en una virtual?

¿Qué es una dirección (de memoria)?

En esta materia vamos a usar *dirección* para *dirección de memoria*.

Busquemos una definición más específica entonces:

- ¿Cuál es el recurso? Una *porción* de la memoria
- ¿Cuál es el contexto de una dirección física?
- ¿Y en una virtual?

¿Qué es una dirección (de memoria)?

En esta materia vamos a usar *dirección* para *dirección de memoria*.

Busquemos una definición más específica entonces:

- ¿Cuál es el recurso? Una *porción* de la memoria
- ¿Cuál es el contexto de una dirección física? La *computadora*
- ¿Y en una virtual?

¿Qué es una dirección (de memoria)?

En esta materia vamos a usar *dirección* para *dirección de memoria*.

Busquemos una definición más específica entonces:

- ¿Cuál es el recurso? Una *porción* de la memoria
- ¿Cuál es el contexto de una dirección física? La *computadora*
- ¿Y en una virtual? *computadora + esquema de paginación*

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**
- **Distinta dirección, distinto recurso:**
- **Misma dirección, mismo recurso:**
- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**
Mi casa significa distintas cosas para distintas personas
- **Distinta dirección, distinto recurso:**
- **Misma dirección, mismo recurso:**
- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**
Mi casa significa distintas cosas para distintas personas
- **Distinta dirección, distinto recurso:**
No hay ninguna sorpresa acá ¿No?
- **Misma dirección, mismo recurso:**
- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**

Mi casa significa distintas cosas para distintas personas

- **Distinta dirección, distinto recurso:**

No hay ninguna sorpresa acá ¿No?

- **Misma dirección, mismo recurso:**

Esto es lo que se llama un **recurso compartido**:

Mi facultad significa lo mismo para todos acá

- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**

Mi casa significa distintas cosas para distintas personas

- **Distinta dirección, distinto recurso:**

No hay ninguna sorpresa acá ¿No?

- **Misma dirección, mismo recurso:**

Esto es lo que se llama un **recurso compartido**:

Mi facultad significa lo mismo para todos acá

- **Distinta dirección, mismo recurso:**

Lo que yo le digo “*mi casa*” otros le dicen “*la casa del profe*”

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**
- **Distinta dirección, distinto recurso:**
- **Misma dirección, mismo recurso:**
- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**

Dos programas imprimen a *“la pantalla”* pero cada uno tiene su propia pantalla

- **Distinta dirección, distinto recurso:**

- **Misma dirección, mismo recurso:**

- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**

Dos programas imprimen a *“la pantalla”* pero cada uno tiene su propia pantalla

- **Distinta dirección, distinto recurso:**

Sigue sin haber sorpresas ¿No?

- **Misma dirección, mismo recurso:**

- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**

Dos programas imprimen a *“la pantalla”* pero cada uno tiene su propia pantalla

- **Distinta dirección, distinto recurso:**

Sigue sin haber sorpresas ¿No?

- **Misma dirección, mismo recurso:**

Procesos teniendo recursos “básicos” siempre en el mismo lugar (ejemplo: página compartida del taller, vDSO de linux)

- **Distinta dirección, mismo recurso:**

Hay cuatro casos posibles que pueden ocurrir al pensar de direcciones y recursos de esta manera:

- **Misma dirección, distinto recurso:**

Dos programas imprimen a *“la pantalla”* pero cada uno tiene su propia pantalla

- **Distinta dirección, distinto recurso:**

Sigue sin haber sorpresas ¿No?

- **Misma dirección, mismo recurso:**

Procesos teniendo recursos “básicos” siempre en el mismo lugar (ejemplo: página compartida del taller, vDSO de linux)

- **Distinta dirección, mismo recurso:**

Dos procesos pueden compartir memoria sin que esté mapeada en la misma ubicación (ejemplo: `shm_open(3) + mmap(3)`)

Casos de uso

Antes de entrar en detalle veamos un par de ejemplos de cosas que se pueden hacer con paginación.

Antes de entrar en detalle veamos un par de ejemplos de cosas que se pueden hacer con paginación.

Varios de estos ejemplos se implementan manejando los *page faults* de forma especial. Es un buen momento de recordar que recibir una *excepción* del procesador no siempre significa *explotó todo*.

La memoria no es infinita: ¡Si intento correr demasiados procesos en simultáneo podría quedarme sin memoria!

La memoria no es infinita: ¡Si intento correr demasiados procesos en simultáneo podría quedarme sin memoria!

El disco es bastante más grande que la memoria: podemos *pausar* un programa y *bajarlo* a disco.

La memoria no es infinita: ¡Si intento correr demasiados procesos en simultáneo podría quedarme sin memoria!

El disco es bastante más grande que la memoria: podemos *pausar* un programa y *bajarlo* a disco.

Cuando quiera *despausarlo*: ¿Necesito cargarlo en el mismo lugar de la memoria física?

La memoria no es infinita: ¡Si intento correr demasiados procesos en simultáneo podría quedarme sin memoria!

El disco es bastante más grande que la memoria: podemos *pausar* un programa y *bajarlo* a disco.

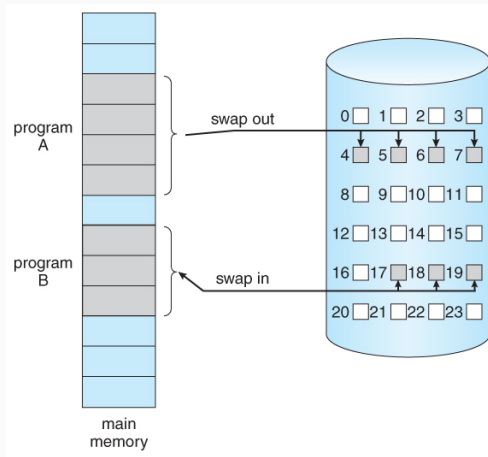
Cuando quiera *despausarlo*: ¿Necesito cargarlo en el mismo lugar de la memoria física? ¡No!

La memoria no es infinita: ¡Si intento correr demasiados procesos en simultáneo podría quedarme sin memoria!

El disco es bastante más grande que la memoria: podemos *pausar* un programa y *bajarlo* a disco.

Cuando quiera *despausarlo*: ¿Necesito cargarlo en el mismo lugar de la memoria física? ¡No!

Dato extra: No necesito *pausar* el programa, puedo *bajar* a disco sólo la memoria que no usa hace mucho.



Intercambio de procesos en memoria principal.

Supongamos que tenemos un programa **muy grande** (varios MBs). Queremos empezar a ejecutarlo.

Supongamos que tenemos un programa **muy grande** (varios MBs). Queremos empezar a ejecutarlo.

Es decir, queremos correr su `main()` (bah, su `_start`)

¿Tenemos que cargar todo el binario y sus dependencias?

Supongamos que tenemos un programa **muy grande** (varios MBs). Queremos empezar a ejecutarlo.

Es decir, queremos correr su `main()` (bah, su `_start`)

¿Tenemos que cargar todo el binario y sus dependencias?

Alcanza con cargar el `main()` y las globales.

Supongamos que tenemos un programa **muy grande** (varios MBs). Queremos empezar a ejecutarlo.

Es decir, queremos correr su `main()` (bah, su `_start`)

¿Tenemos que cargar todo el binario y sus dependencias?

Alcanza con cargar el `main()` y las globales. El resto vamos viendo.

Supongamos que tenemos un programa **muy grande** (varios MBs). Queremos empezar a ejecutarlo.

Es decir, queremos correr su `main()` (bah, su `_start`)

¿Tenemos que cargar todo el binario y sus dependencias?

Alcanza con cargar el `main()` y las globales. El resto vamos viendo.

Resultado: ¡El programa *arranca* más rápido y sólo ocupa la memoria que usa!

Supongamos que tenemos un programa **muy grande** (varios MBs). Queremos empezar a ejecutarlo.

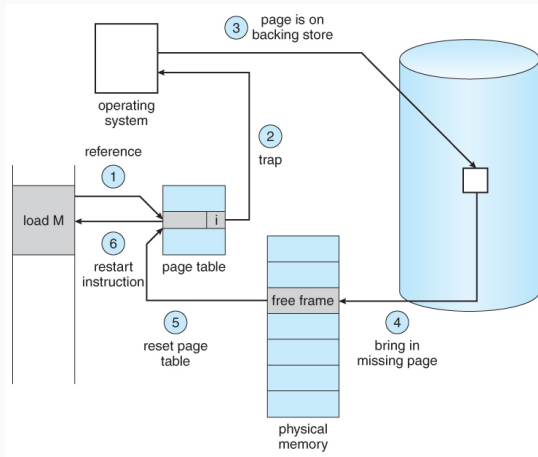
Es decir, queremos correr su `main()` (bah, su `_start`)

¿Tenemos que cargar todo el binario y sus dependencias?

Alcanza con cargar el `main()` y las globales. El resto vamos viendo.

Resultado: ¡El programa *arranca* más rápido y sólo ocupa la memoria que usa!

El SO marca lo no cargado como *no presente*. La ISR de #PF lee la página del disco y la agrega al esquema de paginación.



Un **page fault** no siempre es malo.

Hablamos anteriormente de **bibliotecas compartidas** (.dll en Windows, .so en Linux y .dylib en MacOS). Con ellas podemos compartir código entre varios programas.

Si múltiples programas quieren usar la misma biblioteca
¿Necesitamos una copia por cada programa?

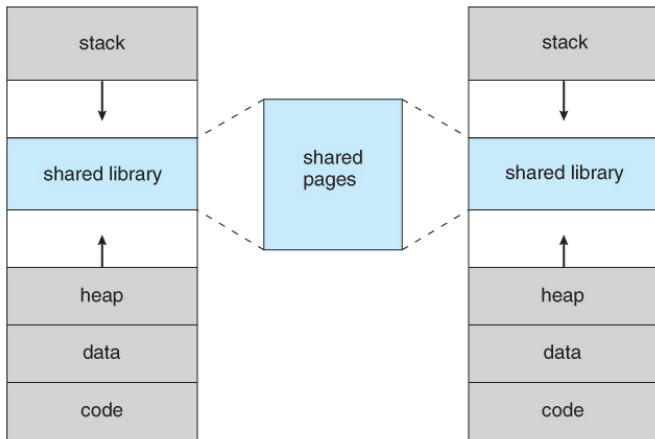
Hablamos anteriormente de **bibliotecas compartidas** (.dll en Windows, .so en Linux y .dylib en MacOS). Con ellas podemos compartir código entre varios programas.

Si múltiples programas quieren usar la misma biblioteca
¿Necesitamos una copia por cada programa? No

Hablamos anteriormente de **bibliotecas compartidas** (.dll en Windows, .so en Linux y .dylib en MacOS). Con ellas podemos compartir código entre varios programas.

Si múltiples programas quieren usar la misma biblioteca
¿Necesitamos una copia por cada programa? No

Podemos cargar la biblioteca a algún lugar en la memoria física y compartir esa memoria entre todos los procesos que la requieran.



Un mismo rango físico mapeado en distintos rangos virtuales.

Hay un mecanismo de creación de procesos *clásico* llamado `fork(3)`. Éste *bifurca* un proceso creando dos copias de él.

Hay un mecanismo de creación de procesos *clásico* llamado (`fork(3)`). Éste *bifurca* un proceso creando dos copias de él.

Una forma ingenua de implementar `fork(3)` es literalmente hacer una copia de todos los recursos en el momento.

Hay un mecanismo de creación de procesos *clásico* llamado (`fork(3)`). Éste *bifurca* un proceso creando dos copias de él.

Una forma ingenua de implementar `fork(3)` es literalmente hacer una copia de todos los recursos en el momento.

No es común que un proceso sobrescriba toda su memoria, deberíamos poder reusar lo que no modifiquen.

Hay un mecanismo de creación de procesos *clásico* llamado (`fork(3)`). Éste *bifurca* un proceso creando dos copias de él.

Una forma ingenua de implementar `fork(3)` es literalmente hacer una copia de todos los recursos en el momento.

No es común que un proceso sobrescriba toda su memoria, deberíamos poder reusar lo que no modifiquen.

Pero el proceso *tiene derecho* a escribir en (casi) cualquier lado.

¿Y si compartimos **todo** como sólo lectura?

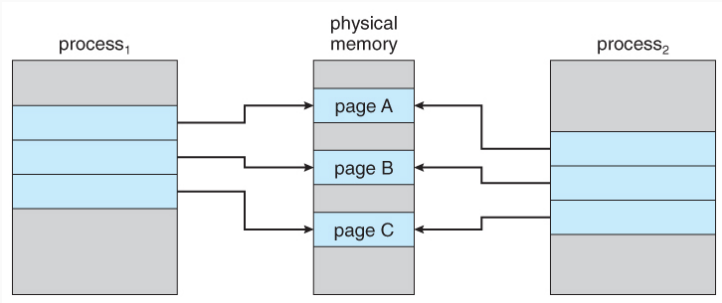
¿Y si compartimos **todo** como sólo lectura?

Cuando uno de los procesos quiera escribir nos va a llegar un #PF.

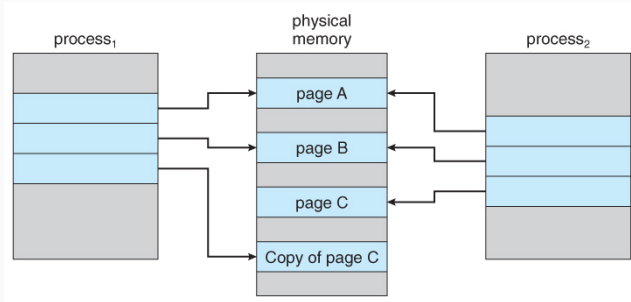
¿Y si compartimos **todo** como sólo lectura?

Cuando uno de los procesos quiera escribir nos va a llegar un #PF.

Ese es el momento perfecto para hacer la copia.



Varios procesos resultantes de un **fork** pueden compartir páginas físicas siempre y cuando no escriban en ellas.



Cuando un proceso escribe en una página compartida es necesario copiarla y modificar las estructuras de paginación acorde a esto.

Mecanismos de paginación

Nos interesa tener una noción de *dirección de memoria* que podamos manejar *por proceso*, evaluemos un par de opciones.

¡Armemos una tablita!

¡Armemos una tablita!

Por cada dirección virtual guardamos la dirección física que le corresponde. Son:

¡Armemos una tablita!

Por cada dirección virtual guardamos la dirección física que le corresponde. Son:

- 2^{32} direcciones virtuales

¡Armemos una tablita!

Por cada dirección virtual guardamos la dirección física que le corresponde. Son:

- 2^{32} direcciones virtuales
- 32 bits (4 bytes) que guardamos por c/u

¡Armemos una tablita!

Por cada dirección virtual guardamos la dirección física que le corresponde. Son:

- 2^{32} direcciones virtuales
- 32 bits (4 bytes) que guardamos por c/u
- La tablita ocupa 4×2^{32} bytes (16GB)

¡Armemos una tablita!

Por cada dirección virtual guardamos la dirección física que le corresponde. Son:

- 2^{32} direcciones virtuales
- 32 bits (4 bytes) que guardamos por c/u
- La tablita ocupa 4×2^{32} bytes (16GB)
- **Demasiado grande :(**

El problema es que estamos traduciendo de a byte, tomemos bloques un poco más grandes. Me dijeron que 4KB (4096 bytes, 2^{12} bytes) es un lindo número.

El problema es que estamos traduciendo de a byte, tomemos bloques un poco más grandes. Me dijeron que 4KB (4096 bytes, 2^{12} bytes) es un lindo número.

Por cada bloque de direcciones virtuales (página virtual) guardamos el bloque de direcciones físicas (página física) que le corresponde. Son:

El problema es que estamos traduciendo de a byte, tomemos bloques un poco más grandes. Me dijeron que 4KB (4096 bytes, 2^{12} bytes) es un lindo número.

Por cada bloque de direcciones virtuales (página virtual) guardamos el bloque de direcciones físicas (página física) que le corresponde. Son:

- 2^{32} direcciones virtuales

El problema es que estamos traduciendo de a byte, tomemos bloques un poco más grandes. Me dijeron que 4KB (4096 bytes, 2^{12} bytes) es un lindo número.

Por cada bloque de direcciones virtuales (página virtual) guardamos el bloque de direcciones físicas (página física) que le corresponde. Son:

- 2^{32} direcciones virtuales
- 2^{12} direcciones por página, osea 2^{20} páginas
- 20 bits (2,5 bytes) que guardamos por cada página

El problema es que estamos traduciendo de a byte, tomemos bloques un poco más grandes. Me dijeron que 4KB (4096 bytes, 2^{12} bytes) es un lindo número.

Por cada bloque de direcciones virtuales (página virtual) guardamos el bloque de direcciones físicas (página física) que le corresponde. Son:

- 2^{32} direcciones virtuales
- 2^{12} direcciones por página, osea 2^{20} páginas
- 20 bits (2,5 bytes) que guardamos por cada página
- La tablita ocupa $2,5 \times 2^{20}$ bytes (5MB)

El problema es que estamos traduciendo de a byte, tomemos bloques un poco más grandes. Me dijeron que 4KB (4096 bytes, 2^{12} bytes) es un lindo número.

Por cada bloque de direcciones virtuales (página virtual) guardamos el bloque de direcciones físicas (página física) que le corresponde. Son:

- 2^{32} direcciones virtuales
- 2^{12} direcciones por página, osea 2^{20} páginas
- 20 bits (2,5 bytes) que guardamos por cada página
- La tablita ocupa $2,5 \times 2^{20}$ bytes (5MB)
- **Bastante mejor, pero sigue siendo una tabla un poco grande**

Forzarnos a escribir todas las traducciones suena razonable hoy
(5MB por proceso) pero miremos con más detenimiento:

Forzarnos a escribir todas las traducciones suena razonable hoy (5MB por proceso) pero miremos con más detenimiento:

- Intel agregó paginación en 1985 con el i386

Forzarnos a escribir todas las traducciones suena razonable hoy (5MB por proceso) pero miremos con más detenimiento:

- Intel agregó paginación en 1985 con el i386
- 5MB es un costo prohibitivo en esa época (para ser sinceros, también lo sería hoy)

Forzarnos a escribir todas las traducciones suena razonable hoy (5MB por proceso) pero miremos con más detenimiento:

- Intel agregó paginación en 1985 con el i386
- 5MB es un costo prohibitivo en esa época (para ser sinceros, también lo sería hoy)
- La mayoría de los procesos usan poca memoria, muchas traducciones son innecesarias

Forzarnos a escribir todas las traducciones suena razonable hoy (5MB por proceso) pero miremos con más detenimiento:

- Intel agregó paginación en 1985 con el i386
- 5MB es un costo prohibitivo en esa época (para ser sinceros, también lo sería hoy)
- La mayoría de los procesos usan poca memoria, muchas traducciones son innecesarias
- Estaría bueno poder marcar memoria como Read-Only/Read-Write ó System/User

Solo traducir se queda corto

Forzarnos a escribir todas las traducciones suena razonable hoy (5MB por proceso) pero miremos con más detenimiento:

- Intel agregó paginación en 1985 con el i386
- 5MB es un costo prohibitivo en esa época (para ser sinceros, también lo sería hoy)
- La mayoría de los procesos usan poca memoria, muchas traducciones son innecesarias
- Estaría bueno poder marcar memoria como Read-Only/Read-Write ó System/User

Solo traducir se queda corto

Queremos poder marcar rangos grandes de memoria como *no traducidos* y traducir en más detalle otros.



El problema es que queremos traducir todas las páginas: hagamos una traducción *gruesa* la cual mejoramos con otra traducción *fin*:



El problema es que queremos traducir todas las páginas: hagamos una traducción *gruesa* la cual mejoramos con otra traducción *fina*:

- Tenemos 4GB de memoria direccionable



El problema es que queremos traducir todas las páginas: hagamos una traducción *gruesa* la cual mejoramos con otra traducción *fin*:

- Tenemos 4GB de memoria direccionable
- Eso son 1024 bloques de 4MB



El problema es que queremos traducir todas las páginas: hagamos una traducción *gruesa* la cual mejoramos con otra traducción *fin*:

- Tenemos 4GB de memoria direccionable
- Eso son 1024 bloques de 4MB
- Cada bloque son 1024 bloques de 4KB



El problema es que queremos traducir todas las páginas: hagamos una traducción *gruesa* la cual mejoramos con otra traducción *fina*:

- Tenemos 4GB de memoria direccionable
- Eso son 1024 bloques de 4MB
- Cada bloque son 1024 bloques de 4KB

Suena bastante redondo ¿No?



Tomemos una tabla de 1024 entradas, cada una traduce los 4MB
que le tocan:



Tomemos una tabla de 1024 entradas, cada una traduce los 4MB *que le tocan*:

- Si hacemos entradas de 4 bytes este *directorio de páginas* ocuparía 4KB (¡Una página!)



Tomemos una tabla de 1024 entradas, cada una traduce los 4MB *que le tocan*:

- Si hacemos entradas de 4 bytes este *directorio de páginas* ocuparía 4KB (¡Una página!)
- Si una entrada dice “sin traducción” entonces los 4MB correspondientes no tienen direcciones físicas asociadas



Tomemos una tabla de 1024 entradas, cada una traduce los 4MB *que le tocan*:

- Si hacemos entradas de 4 bytes este *directorio de páginas* ocuparía 4KB (¡Una página!)
- Si una entrada dice “sin traducción” entonces los 4MB correspondientes no tienen direcciones físicas asociadas
- Sino, la entrada indica dónde ir a buscar la tabla que hace la “traducción fina” (la *tabla de páginas*)



Tomemos una tabla de 1024 entradas, cada una traduce los 4MB *que le tocan*:

- Si hacemos entradas de 4 bytes este *directorio de páginas* ocuparía 4KB (¡Una página!)
- Si una entrada dice “sin traducción” entonces los 4MB correspondientes no tienen direcciones físicas asociadas
- Sino, la entrada indica dónde ir a buscar la tabla que hace la “traducción fina” (la *tabla de páginas*)
- Si hacemos entradas de 4 bytes esta *tabla de páginas* ocuparía 4KB también



Veamos entonces las partes de nuestro esquema:



Veamos entonces las partes de nuestro esquema:

- **La dirección del directorio de páginas:** Necesita 20 bits (es una dirección de página física) pero podríamos usar más para configurar cosas extra. Se escribirá en algún registro del procesador.



Veamos entonces las partes de nuestro esquema:

- **La dirección del directorio de páginas:** Necesita 20 bits (es una dirección de página física) pero podríamos usar más para configurar cosas extra. Se escribirá en algún registro del procesador.
- **El directorio de páginas:** Necesita 4KB (es una página física). Es un array de 1024 entradas. Cada entrada traduce los 4MB que le corresponden.



Veamos entonces las partes de nuestro esquema:

- **La dirección del directorio de páginas:** Necesita 20 bits (es una dirección de página física) pero podríamos usar más para configurar cosas extra. Se escribirá en algún registro del procesador.
- **El directorio de páginas:** Necesita 4KB (es una página física). Es un array de 1024 entradas. Cada entrada traduce los 4MB que le corresponden.
- **Las tablas de páginas:** Cada una necesita 4KB (es una página física). Un array de 1024 entradas. Cada entrada traduce los 4KB que le corresponden (dentro del bloque de 4MB dónde la tabla fué referenciada).



Veamos entonces las partes de nuestro esquema:

- **Las entradas del directorio de páginas:** Cada una necesita 32 bits (4 bytes). 20 bits son la dirección de la tabla de páginas asociada, el resto son atributos.



Veamos entonces las partes de nuestro esquema:

- **Las entradas del directorio de páginas:** Cada una necesita 32 bits (4 bytes). 20 bits son la dirección de la tabla de páginas asociada, el resto son atributos.
- **Las entradas de las tablas de páginas:** Cada una necesita 32 bits (4 bytes). 20 bits son la dirección de la página física asociada, el resto son atributos.



Veamos entonces las partes de nuestro esquema:

- **Las entradas del directorio de páginas:** Cada una necesita 32 bits (4 bytes). 20 bits son la dirección de la tabla de páginas asociada, el resto son atributos.
- **Las entradas de las tablas de páginas:** Cada una necesita 32 bits (4 bytes). 20 bits son la dirección de la página física asociada, el resto son atributos.

A esto lo llamamos el *esquema de paginación* o la *estructura de paginación*

Traduciendo direcciones

Para traducir una dirección necesitamos dos datos:

Para traducir una dirección necesitamos dos datos:

- **La dirección virtual** a traducir

Para traducir una dirección necesitamos dos datos:

- **La dirección virtual** a traducir
- **La estructura de paginación** a utilizar.

Alcanza con la dirección del *directorio de páginas*, ésta se guarda en el registro CR3

Hagamos entonces el paso a paso mirando la estructuras reales con las que vamos a trabajar durante el taller.

Hagamos entonces el paso a paso mirando la estructuras reales con las que vamos a trabajar durante el taller.

Primero dividimos la dirección virtual en tres partes:

Hagamos entonces el paso a paso mirando la estructuras reales con las que vamos a trabajar durante el taller.

Primero dividimos la dirección virtual en tres partes:

- **Los 10 bits más altos:** qué entrada del directorio de páginas usamos para buscar la tabla de páginas (*pd_index*).

Hagamos entonces el paso a paso mirando la estructuras reales con las que vamos a trabajar durante el taller.

Primero dividimos la dirección virtual en tres partes:

- **Los 10 bits más altos:** qué entrada del directorio de páginas usamos para buscar la tabla de páginas (*pd_index*).
- **Los 10 bits siguientes** qué entrada de la tabla de páginas usamos para buscar la página física (*pt_index*).

Hagamos entonces el paso a paso mirando la estructuras reales con las que vamos a trabajar durante el taller.

Primero dividimos la dirección virtual en tres partes:

- **Los 10 bits más altos:** qué entrada del directorio de páginas usamos para buscar la tabla de páginas (*pd_index*).
- **Los 10 bits siguientes** qué entrada de la tabla de páginas usamos para buscar la página física (*pt_index*).
- **Los 12 bits más bajos** el desplazamiento dentro de la página física encontrada (*page_offset*).

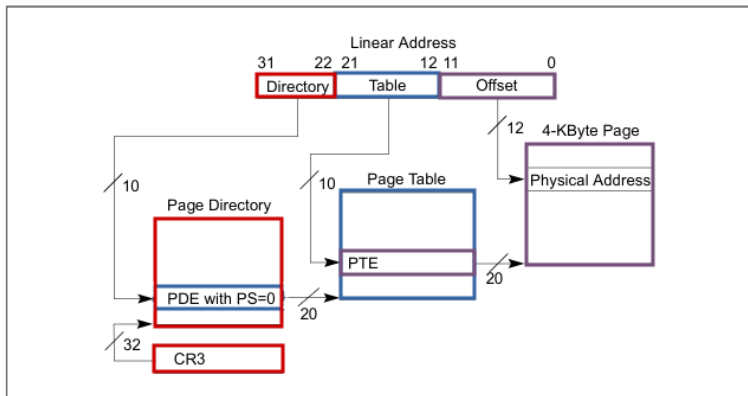


Figure 4-2. Linear-Address Translation to a 4-KByte Page using 32-Bit Paging

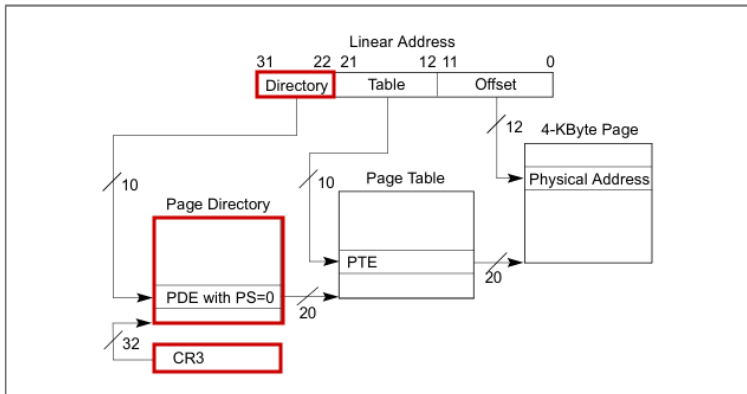


Figure 4-2. Linear-Address Translation to a 4-KByte Page using 32-Bit Paging

Veamos primero el CR3.



31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page directory ¹																				Ignored					P C D	PW T	Ignored			CR3		

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
Address of page directory ¹																				Ignored					P C D	P W T	Ignored			CR3				

- **20 bits más altos del CR3:** Número de la página física donde está el directorio actual

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page directory ¹																				Ignored					PCD	PWT	Ignored			CR3		

- **20 bits más altos del CR3:** Número de la página física donde está el directorio actual
- **PCD (Page Cache Disable):** Deshabilita cachear entradas del *page directory*

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page directory ¹																				Ignored					P C D	P W T	Ignored			CR3		

- **20 bits más altos del CR3:** Número de la página física donde está el directorio actual
- **PCD (Page Cache Disable):** Deshabilita cachear entradas del *page directory*
- **PWT (Page Write-Through):** Deshabilita hacer write-back cuando el procesador modifica el *page directory*

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page directory ¹																				Ignored				P C D	PW T	Ignored			CR3			

- **20 bits más altos del CR3:** Número de la página física donde está el directorio actual
- **PCD (Page Cache Disable):** Deshabilita cachear entradas del *page directory*
- **PWT (Page Write-Through):** Deshabilita hacer write-back cuando el procesador modifica el *page directory*

Dirección del directorio: CR3 & 0xFFFFF000

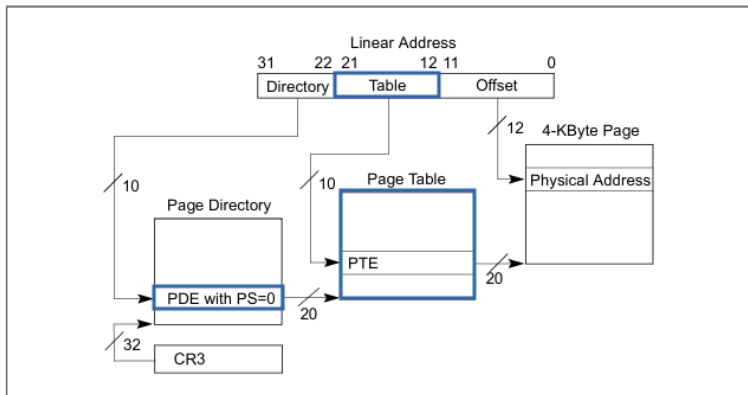


Figure 4-2. Linear-Address Translation to a 4-KByte Page using 32-Bit Paging

Ahora veamos las entradas (PDE, *page directory entry*) del directorio de páginas (PD, *page directory*).

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																					Ignored			<u>0</u>	I g n	A	P C D	P ^W T	U / S	R / W	<u>1</u>	PDE: page table

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																				Ignored			<u>0</u>	I g n	A	P C D	P ^W T	U / S	R / W	<u>1</u>	PDE: page table	

- **20 bits más altos del PDE:** Número de la página física donde está la tabla de páginas asociada

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																					Ignored		<u>0</u>	I g n	A	P C D	P ^W T	U / S	R / W	<u>1</u>	PDE: page table	

- **20 bits más altos del PDE:** Número de la página física donde está la tabla de páginas asociada
- **A (Accessed):** Indica si se accedió a memoria controlada por esta PDE. Lo escribe el procesador al traducir

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																				Ignored			<u>0</u>	I g n	A	P C D	P ^W T	U / S	R / W	<u>1</u>	PDE: page table	

- **20 bits más altos del PDE:** Número de la página física donde está la tabla de páginas asociada
- **A (Accessed):** Indica si se accedió a memoria controlada por esta PDE. Lo escribe el procesador al traducir
- **PCD (Page Cache Disable):** Deshabilita cachear entradas de la *page table* asociada

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																				Ignored			<u>0</u>	I g n	A	P C D	P ^W T	U / S	R / W	<u>1</u>	PDE: page table	

- **20 bits más altos del PDE:** Número de la página física donde está la tabla de páginas asociada
- **A (Accessed):** Indica si se accedió a memoria controlada por esta PDE. Lo escribe el procesador al traducir
- **PCD (Page Cache Disable):** Deshabilita cachear entradas de la *page table* asociada
- **PWT (Page Write-Through):** Deshabilita hacer write-back cuando el procesador modifica la *page table* asociada

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																				Ignored			<u>0</u>	I g n	A	P C D	P W T	U / S	R / W	<u>1</u>	PDE: page table	

- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PDE

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																				Ignored		<u>0</u>	I g n	A	P C D	PW T	U / S	R / W	<u>1</u>	PDE: page table		

- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PDE
- **R/W (Read/Write):** Determina si un proceso puede escribir a la memoria controlada por esta PDE

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																				Ignored		<u>0</u>	I g n	A	P C D	PW T	U / S	R / W	<u>1</u>	PDE: page table		

- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PDE
- **R/W (Read/Write):** Determina si un proceso puede escribir a la memoria controlada por esta PDE
- **P (Present):** Es el bit 0 (siempre en uno), indica que ésta traducción es válida

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of page table																					Ignored		<u>0</u>	I g n	A	P C D	PW T	U / S	R / W	<u>1</u>	PDE: page table	

- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PDE
- **R/W (Read/Write):** Determina si un proceso puede escribir a la memoria controlada por esta PDE
- **P (Present):** Es el bit 0 (siempre en uno), indica que ésta traducción es válida

Dirección de la i -ésima tabla: `pd[i] & 0xFFFF000`

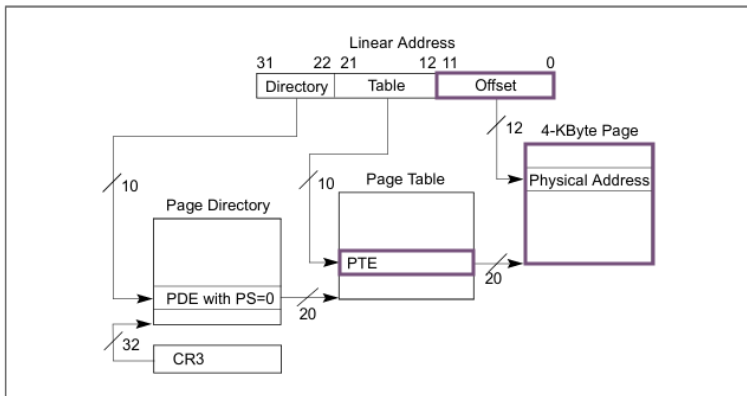


Figure 4-2. Linear-Address Translation to a 4-KByte Page using 32-Bit Paging

Finalmente veamos la tabla de páginas (PT, *page table*) y sus entradas (PTE, *page table entry*).

Tabla de páginas

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page	

- **20 bits más altos del PDE:** Número de la página física a la que corresponde esta traducción

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page	

- **20 bits más altos del PDE:** Número de la página física a la que corresponde esta traducción
- **G (Global):** Marca la traducción como global. Las traducciones globales no se invalidan al cambiar el CR3.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page	

- **20 bits más altos del PDE:** Número de la página física a la que corresponde esta traducción
- **G (Global):** Marca la traducción como global. Las traducciones globales no se invalidan al cambiar el CR3.
- **PAT (Page Attribute Table):** Un feature del procesador que no vamos a usar. Permite un control más granular del mecanismo de caché.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	<u>1</u>	PTE: 4KB page		

- **20 bits más altos del PDE:** Número de la página física a la que corresponde esta traducción
- **G (Global):** Marca la traducción como global. Las traducciones globales no se invalidan al cambiar el CR3.
- **PAT (Page Attribute Table):** Un feature del procesador que no vamos a usar. Permite un control más granular del mecanismo de caché.
- **D (Dirty):** Indica si escribió accedió a memoria controlada por esta PTE. Lo escribe el procesador al traducir

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	<u>1</u>	PTE: 4KB page		

- **20 bits más altos del PDE:** Número de la página física a la que corresponde esta traducción
- **G (Global):** Marca la traducción como global. Las traducciones globales no se invalidan al cambiar el CR3.
- **PAT (Page Attribute Table):** Un feature del procesador que no vamos a usar. Permite un control más granular del mecanismo de caché.
- **D (Dirty):** Indica si escribió accedió a memoria controlada por esta PTE. Lo escribe el procesador al traducir
- **A (Accessed):** Indica si se accedió a memoria controlada por esta PTE. Lo escribe el procesador al traducir

Tabla de páginas

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page	

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																					Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page

- **PCD (Page Cache Disable):** Deshabilita cachear los datos de página asociada

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page	

- **PCD (Page Cache Disable):** Deshabilita cachear los datos de página asociada
- **PWT (Page Write-Through):** Deshabilita hacer write-back al escribir en la página asociada

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored		G	P A T	D	A	P C D	P ^W T	U / S	R / W	1	PTE: 4KB page	

- **PCD (Page Cache Disable):** Deshabilita cachear los datos de página asociada
- **PWT (Page Write-Through):** Deshabilita hacer write-back al escribir en la página asociada
- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PTE

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																					Ignored	G	P A T	D	A	P C D	P W T	U / S	R / W	1		PTE: 4KB page

- **PCD (Page Cache Disable):** Deshabilita cachear los datos de página asociada
- **PWT (Page Write-Through):** Deshabilita hacer write-back al escribir en la página asociada
- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PTE
- **R/W (Read/Write):** Determina si un proceso puede escribir a la memoria controlada por esta PTE

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	<u>1</u>	PTE: 4KB page		

- **PCD (Page Cache Disable):** Deshabilita cachear los datos de página asociada
- **PWT (Page Write-Through):** Deshabilita hacer write-back al escribir en la página asociada
- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PTE
- **R/W (Read/Write):** Determina si un proceso puede escribir a la memoria controlada por esta PTE
- **P (Present):** Es el bit 0 (siempre en uno), indica que ésta traducción es válida

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Address of 4KB page frame																				Ignored	G	P A T	D	A	P C D	PW T	U / S	R / W	1		PTE: 4KB page	

- **PCD (Page Cache Disable):** Deshabilita cachear los datos de página asociada
- **PWT (Page Write-Through):** Deshabilita hacer write-back al escribir en la página asociada
- **U/S (User/Supervisor):** Determina si un proceso en modo usuario puede acceder a la memoria controlada por esta PTE
- **R/W (Read/Write):** Determina si un proceso puede escribir a la memoria controlada por esta PTE
- **P (Present):** Es el bit 0 (siempre en uno), indica que ésta traducción es válida

Dirección de la i -ésima página: $\boxed{\text{pt}[i] \ \& \ 0\text{FFFFFF}000}$

Queremos traducir la dirección

```
virt = dir(10 bits)|table(10 bits)|offset(12 bits)
```

Queremos traducir la dirección

```
virt = dir(10 bits)|table(10 bits)|offset(12 bits)
```

- Dirección de PD (limpiamos CR3):

```
pd := CR3 & 0xFFFFF000
```


Queremos traducir la dirección

```
virt = dir(10 bits)|table(10 bits)|offset(12 bits)
```

- Dirección de PD (limpiamos CR3):

```
pd := CR3 & 0xFFFFF000
```

- Índice de PD (los 10 bits más altos de *virt*)

```
pd_index := (virt >> 22) & 0x3FF
```

Queremos traducir la dirección

```
virt = dir(10 bits)|table(10 bits)|offset(12 bits)
```

- Dirección de PD (limpiamos CR3):

```
pd := CR3 & 0xFFFFF000
```

- Índice de PD (los 10 bits más altos de *virt*)

```
pd_index := (virt >> 22) & 0x3FF
```

- Dirección de PT (limpiamos la PDE):

```
pt := pd[pd_index] & 0xFFFFF000
```

Queremos traducir la dirección

```
virt = dir(10 bits)|table(10 bits)|offset(12 bits)
```

- Dirección de PD (limpiamos CR3):

```
pd := CR3 & 0xFFFFF000
```

- Índice de PD (los 10 bits más altos de *virt*):

```
pd_index := (virt >> 22) & 0x3FF
```

- Dirección de PT (limpiamos la PDE):

```
pt := pd[pd_index] & 0xFFFFF000
```

- Índice de PT (los 10 bits del medio de *virt*):

```
pt_index := (virt >> 12) & 0x3FF
```

Queremos traducir la dirección

```
virt = dir(10 bits)|table(10 bits)|offset(12 bits)
```

- Dirección de PD (limpiamos CR3):

```
pd := CR3 & 0xFFFFF000
```

- Índice de PD (los 10 bits más altos de *virt*):

```
pd_index := (virt >> 22) & 0x3FF
```

- Dirección de PT (limpiamos la PDE):

```
pt := pd[pd_index] & 0xFFFFF000
```

- Índice de PT (los 10 bits del medio de *virt*):

```
pt_index := (virt >> 12) & 0x3FF
```

- Dirección de la página (limpiamos la PTE):

```
page_addr := pt[pt_index] & 0xFFFFF000
```

Queremos traducir la dirección

```
virt = dir(10 bits)|table(10 bits)|offset(12 bits)
```

- Dirección de PD (limpiamos CR3):

```
pd := CR3 & 0xFFFFF000
```

- Índice de PD (los 10 bits más altos de *virt*):

```
pd_index := (virt >> 22) & 0x3FF
```

- Dirección de PT (limpiamos la PDE):

```
pt := pd[pd_index] & 0xFFFFF000
```

- Índice de PT (los 10 bits del medio de *virt*):

```
pt_index := (virt >> 12) & 0x3FF
```

- Dirección de la página (limpiamos la PTE):

```
page_addr := pt[pt_index] & 0xFFFFF000
```

- Offset desde el inicio de la página (los 12 bits más bajos de *virt*):

```
offset := virt & 0xFFF
```

Queremos traducir la dirección

```
virt = dir(10 bits) | table(10 bits) | offset(12 bits)
```

- Dirección de PD (limpiamos CR3):

```
pd := CR3 & 0xFFFFF000
```

- Índice de PD (los 10 bits más altos de *virt*):

```
pd_index := (virt >> 22) & 0x3FF
```

- Dirección de PT (limpiamos la PDE):

```
pt := pd[pd_index] & 0xFFFFF000
```

- Índice de PT (los 10 bits del medio de *virt*):

```
pt_index := (virt >> 12) & 0x3FF
```

- Dirección de la página (limpiamos la PTE):

```
page_addr := pt[pt_index] & 0xFFFFF000
```

- Offset desde el inicio de la página (los 12 bits más bajos de *virt*):

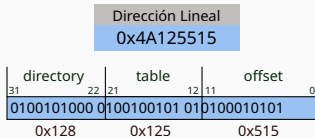
```
offset := virt & 0xFFF
```

- Dirección física (sumamos la base de la página y el offset de *virt*):

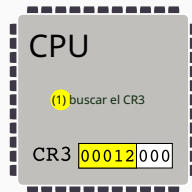
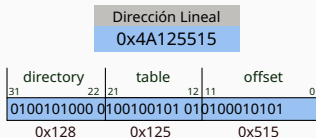
```
phys := page_addr | offset
```

Dirección Lineal

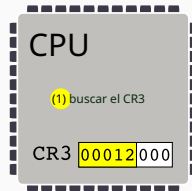
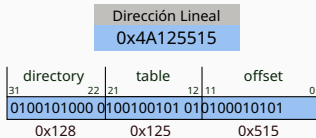
0x4A125515



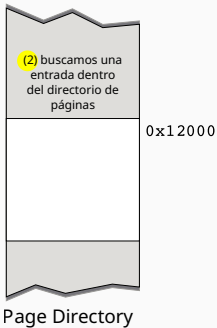
Ejemplo concreto



Ejemplo concreto

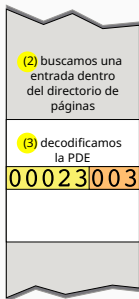
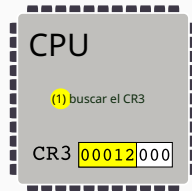


Dirección Lineal 0x4A125515		
directory	table	offset
31 22	21 12	11 0
0100101000	0100100101	010100010101
0x128	0x125	0x515



Dirección Lineal
0x4A125515

directory	table	offset
31 22	21 12	11 0
0100101000	0100100101	010100010101
0x128	0x125	0x515



directory	table	offset
31 22	21 12	11 0
0100101000	0100100101	010100010101
0x128	0x125	0x515

0x12000

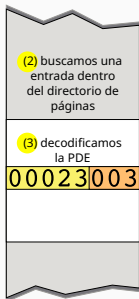
0x12000 + 0x128 * 4

Page Directory

Ejemplo concreto

Dirección Lineal
0x4A125515

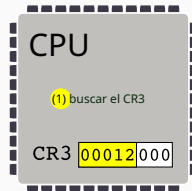
directory								table				offset			
31	22	21	12	11	0	31	22	21	12	11	0	31	22	21	0
0	1	0	0	1	0	1	0	0	0	0	1	0	1	0	0
0x128								0x125				0x515			



directory								table				offset			
31	22	21	12	11	0	31	22	21	12	11	0	31	22	21	0
0	1	0	0	1	0	0	0	0	1	0	0	1	0	0	0
0x128								0x125				0x515			

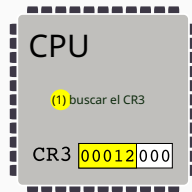
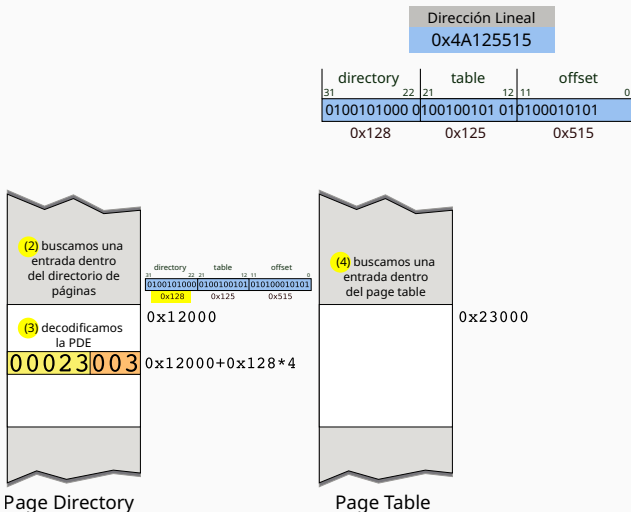
0x12000

0x12000+0x128*4



Page Directory

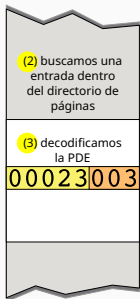
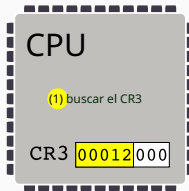
Ejemplo concreto



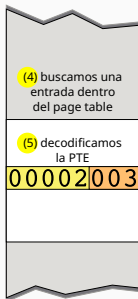
Ejemplo concreto

Dirección Lineal
0x4A125515

directory	table	offset
31 22	21 12	11 0
0100101000	0100100101	010100010101
0x128	0x125	0x515



0x12000
0x12000+0x128*4

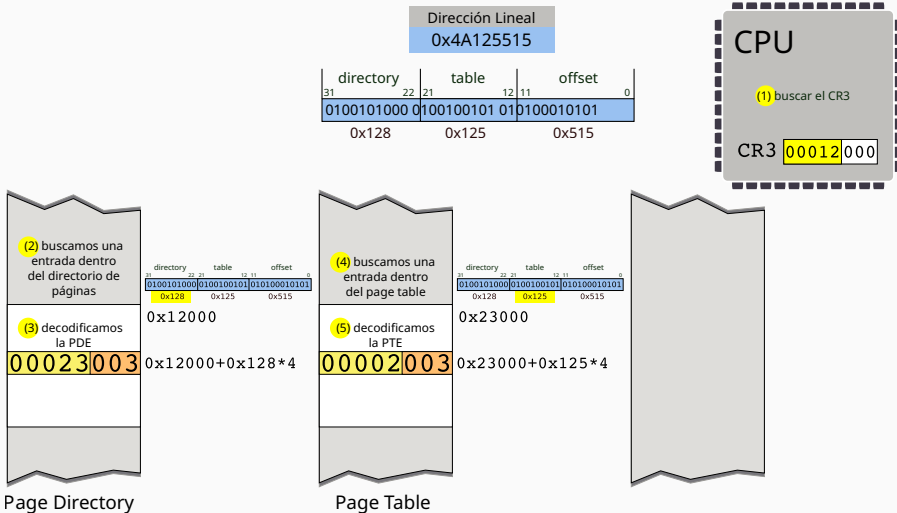


0x23000
0x23000+0x125*4

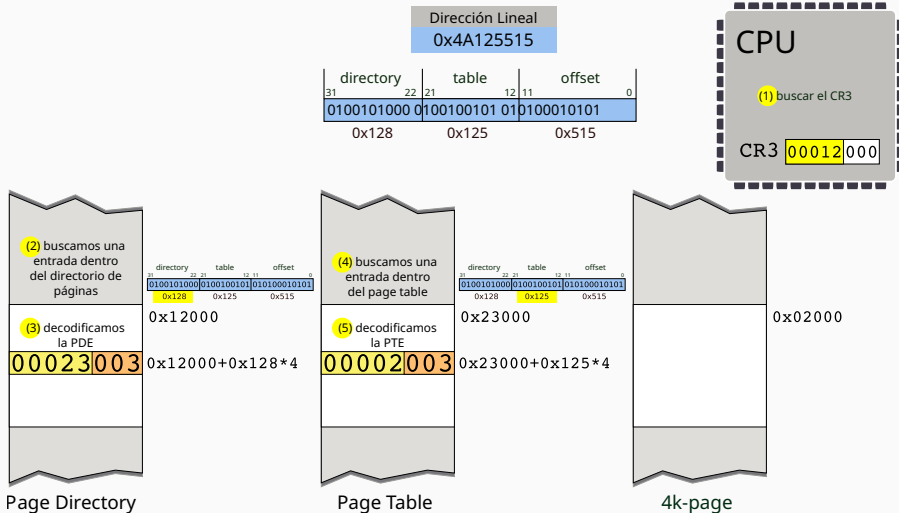
Page Directory

Page Table

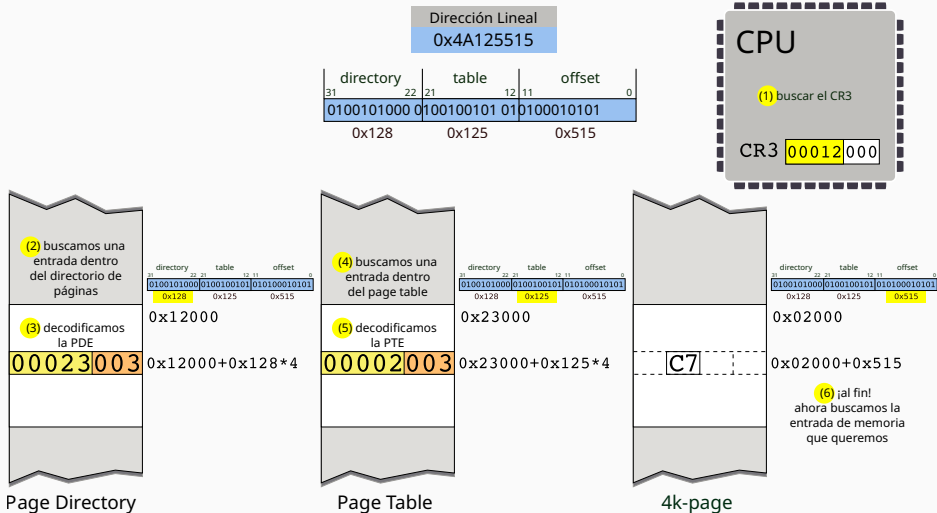
Ejemplo concreto



Ejemplo concreto



Ejemplo concreto



Para acelerar el proceso de traducción el procesador cuenta con una caché de traducciones tabla de traducciones comúnmente llamada *translation lookaside buffer*.

Para acelerar el proceso de traducción el procesador cuenta con una caché de traducciones tabla de traducciones comúnmente llamada *translation lookaside buffer*.

Cuando modifiquemos las estructuras de paginación es importante invalidar esta caché, de lo contrario podríamos seguir observando traducciones inválidas. Una forma de hacerlo es escribiendo en el registro CR3.

Para acelerar el proceso de traducción el procesador cuenta con una caché de traducciones tabla de traducciones comúnmente llamada *translation lookaside buffer*.

Cuando modifiquemos las estructuras de paginación es importante invalidar esta caché, de lo contrario podríamos seguir observando traducciones inválidas. Una forma de hacerlo es escribiendo en el registro CR3.

Hay formas más sofisticadas (miren `invlpg`) pero `mov eax, cr3` seguido de `mov cr3, eax` es suficiente para nosotros.

Para acelerar el proceso de traducción el procesador cuenta con una caché de traducciones tabla de traducciones comúnmente llamada *translation lookaside buffer*.

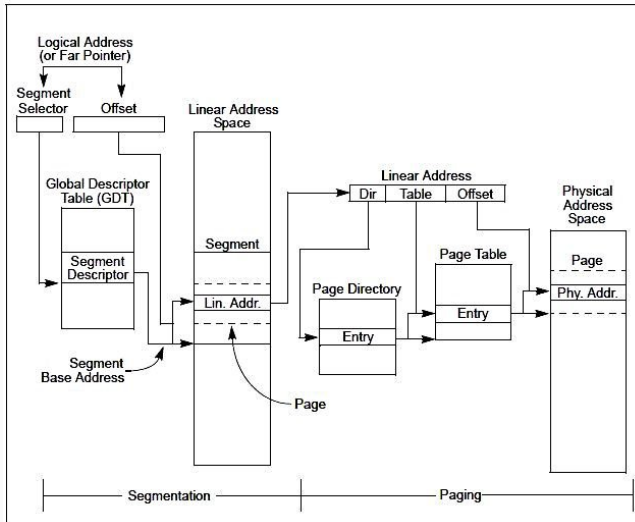
Cuando modifiquemos las estructuras de paginación es importante invalidar esta caché, de lo contrario podríamos seguir observando traducciones inválidas. Una forma de hacerlo es escribiendo en el registro CR3.

Hay formas más sofisticadas (miren `invlpg`) pero `mov eax, cr3` seguido de `mov cr3, eax` es suficiente para nosotros. En el taller la rutina de invalidación ya está escrita y se llama `tlbflush`.

Sólo para entender la interacción de las dos unidades, veamos como funciona la traducción al involucrar la unidad de segmentación.

Sólo para entender la interacción de las dos unidades, veamos como funciona la traducción al involucrar la unidad de segmentación.

El usar segmentación flat nos permite olvidarnos de la unidad de segmentación en el taller.



Taller

En el taller van a tener que implementar algunas funciones relacionadas con la paginación y la unidad de manejo de memoria.

```
paddr_t mmu_next_free_kernel_page(void);  
paddr_t mmu_next_free_user_page(void);
```

- Devuelve la dirección física de la próxima página de kernel/user disponible
- Las páginas de kernel y de usuario se encuentran en rangos de direcciones distintos, por lo que es necesario llevar un contador para cada uno

```
paddr_t mmu_init_kernel_dir(void);
```

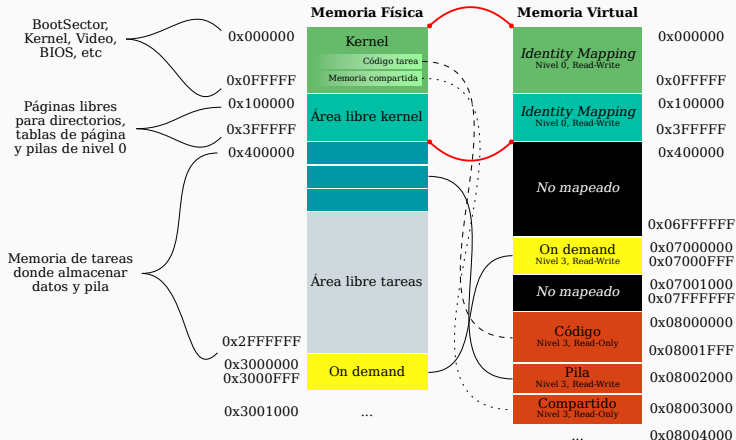
- Genera el identity mapping de las primeras 4MB de memoria
- Recuerden setear correctamente los atributos de las páginas (W, S, P)
- ¿Cuántas páginas necesito para armar las tablas?

```
void mmu_map_page(uint32_t cr3, vaddr_t virt, paddr_t phy,  
↪ uint32_t attrs);
```

- Genera un mapeo de una página virtual a una página física
- ¿En qué directorio? ¿Y si ya existe la page table?
- ¿Los atributos van para la PDE o la PTE?
- Recuerden llamar a `tlbflush`

```
paddr_t mmu_unmap_page(uint32_t cr3, vaddr_t virt);
```

- Desmapea una página virtual y devuelve la dirección de la página física desmapeada
- Pueden preguntar por Present y actuar en consecuencia
- Recuerden llamar a `tlbflush`




```
paddr_t mmu_init_task_dir(paddr_t phy_start);
```

- Genera el mapeo estático de una tarea del sistema
- Mapea 2 páginas de código, una de pila y una shared
- Recuerden mapear al kernel en los primeros 4MB

Cierre

En la introducción de hoy vimos:

En la introducción de hoy vimos:

- **Repaso sobre direcciones y memoria**

En la introducción de hoy vimos:

- **Repaso sobre direcciones y memoria**
- **Cosas que se pueden hacer con paginación**

En la introducción de hoy vimos:

- **Repaso sobre direcciones y memoria**
- **Cosas que se pueden hacer con paginación**
- **Ideas básicas de los mecanismos de paginación**

En la introducción de hoy vimos:

- Repaso sobre direcciones y memoria
- Cosas que se pueden hacer con paginación
- Ideas básicas de los mecanismos de paginación
- Proceso de traducción y estructuras involucradas (CR3, page directory, page table)

¿Consultas?
