

Unidad de control

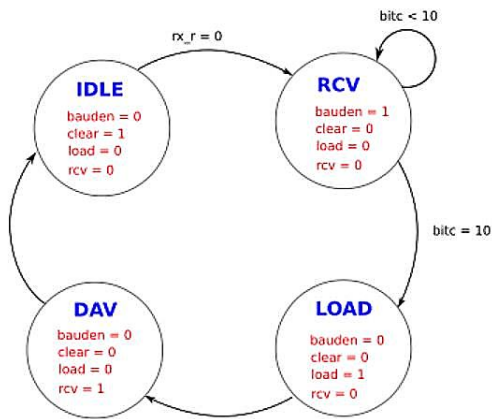


Figura 4. unidad de control uart-rx

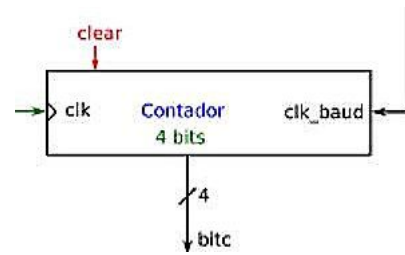


Figura 8. Contador

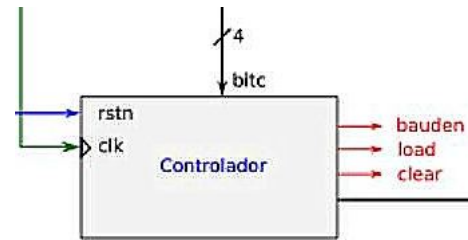


Figura 9. Controlador

IV-C. Señales de control

- bauden: Cuando esta señal se activa, permite el funcionamiento del generador de bauds.
- clear: Esta señal se encarga de poner en 4'b0000 el contador de 4 bits.
- load: Controla que el dato recibido se almacene en el registro de datos de 8bits.

Módulos necesarios

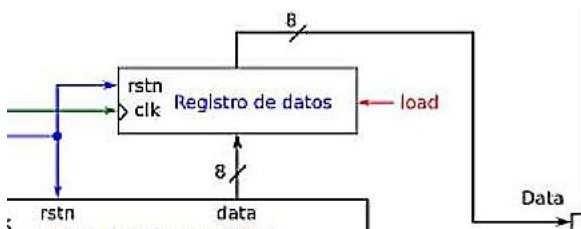


Figura 5. Registro de datos



Figura 6. Registro de desplazamiento

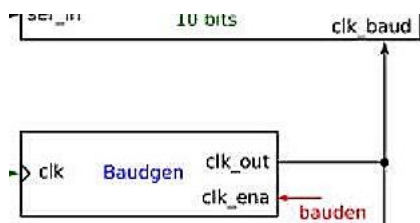


Figura 7. Baudgen

V. TRANSMISIÓN

Caja negra



Figura 10. uart-tx.v

V-A. Entradas

- clk: Reloj del sistema (100Mhz)
- rstn: Reset negado. Cuando está en cero, se hace un reset de la unidad de transmisión.
- start: Comienzo de la transmisión. Cuando está en 1, se captura el carácter que entra por data y empieza a transmitir.
- data: Dato a enviar (8bits)

V-B. Salidas

- tx: Salida serial del dato.
- ready: Estado de la transmisión. Cuando ready es 1, la unidad está lista para transmitir. Y empezará en cuando start esté en 1. Si ready es 0, la unidad está enviando un carácter.

Unidad de control

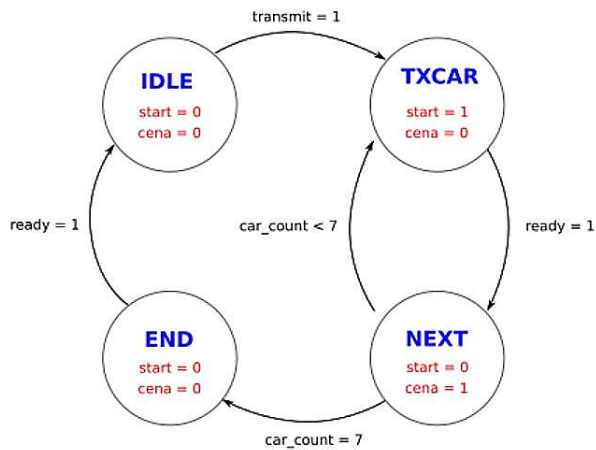


Figura 11. unidad de control uart-tx

V-C. Señales de control

- bauden: Activa el temporizador de bits.
- load: Activa la carga en el registro de desplazamiento, también se usa para poner a 0 el contador de bits.

Módulos necesarios

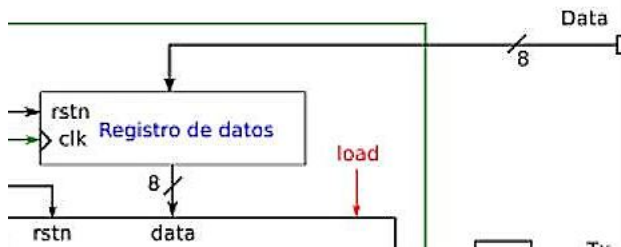


Figura 12. Registro de datos



Figura 13. Registro de desplazamiento

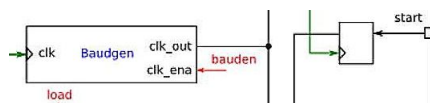


Figura 14. Baudgen

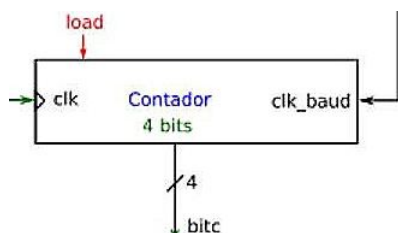


Figura 15. Contador

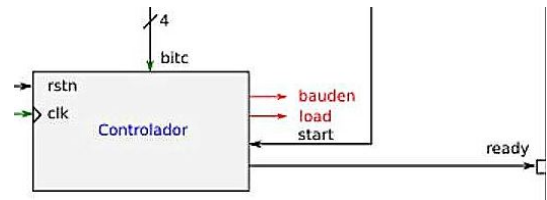


Figura 16. Controlador

VI. UART

El funcionamiento general del módulo UART, explicado minuciosamente en las secciones anteriores, se muestra a continuación.

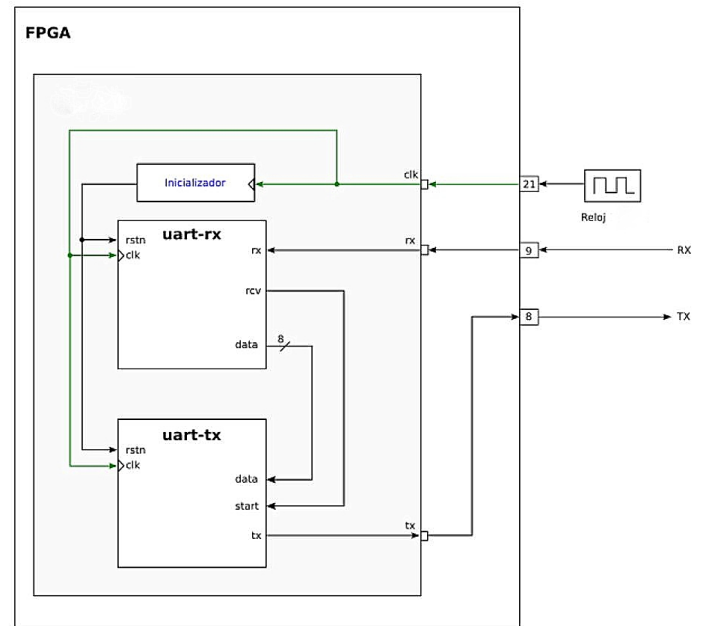


Figura 17. UART

VII. CONCLUSIONES

Se lograron los objetivos propuestos al inicio, para poder hacer un módulo de comunicación serial asíncrona UART, realizado bajo las especificaciones puestas previamente.

VIII. REFERENCIAS

- 1 "Universal Asynchronous Receiver-Transmitter", Es.wikipedia.org, 2019. [Online]. Available: <https://es.wikipedia.org/wiki/UniversalAsynchronousReceiver-Transmitter>. [Accessed: 25- Jul- 2019].
- 2 G. Theory, "Puertos y Buses 1: I2C y UART", Geeky Theory, 2019. [Online]. Available: <https://geekytheory.com/puertos-y-buses-1-i2c-y-uart>. [Accessed: 25- Jul- 2019].
- 3 E. Gómez, "Cómo funciona el Puerto Serie y la UART - Rincón Ingenieril", Rincón Ingenieril, 2019. [Online]. Available: <https://www.rinconingenieril.es/funciona-puerto-serie-la-uart/>. [Accessed: 25- Jul- 2019].

- 4 .ºbijuan/open-fpga-verilog-tutorial", GitHub, 2019. [Online]. Available: <https://github.com/Obijuan/open-fpga-verilog-tutorial/wiki/Capítulo-0A-you-are-leaving-the-privative-sector>. [Accessed: 25- Jul- 2019].