

实验 2： 组合逻辑电路设计实验

一、实验目的

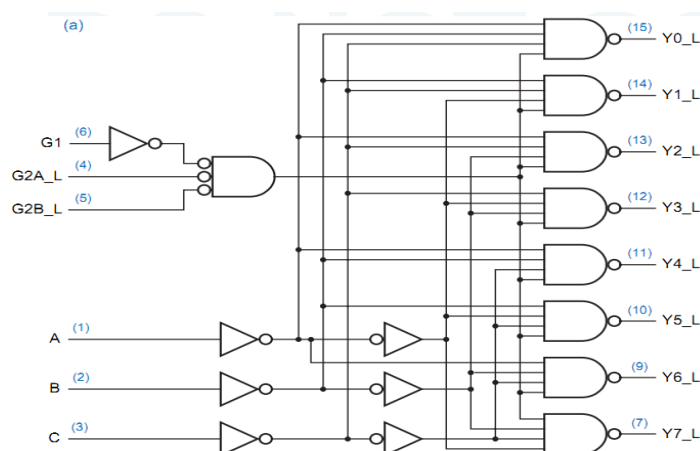
1. 掌握组合逻辑电路的设计方法和步骤，实现译码器、编码器、ALU 等基本组合逻辑电路。
2. 掌握全加器的设计方法和原理，在全加器基础上实现一个 4 位串行进位加法器。
3. 掌握 Logisim 输入和输出组件的使用。

二、实验环境

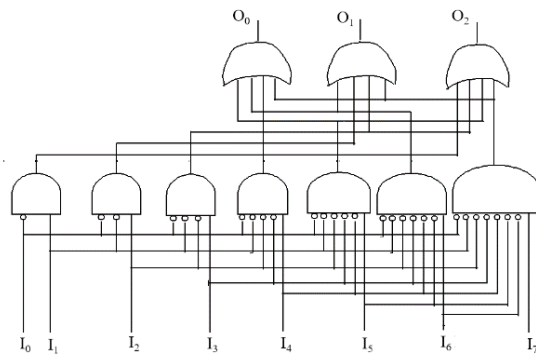
实验室计算机启动时，进入 Digital Design 平台，该平台下已经安装了 Logisim 软件，或者下载安装 Logisim-ITA V2.16.1.0: <https://sourceforge.net/p/logisimit>。

三、实验内容

1. 根据以下 3-8 译码器芯片 74X138 的电路原理图，设计一个由逻辑门电路构成的 3-8 译码器，并对电路进行仿真测试，以验证电路的功能。



2. 根据以下给出的 8-3 优先级编码器原理图，设计一个由逻辑门电路构成的 8-3 优先级编码器，并将编码器输出连接到一个十六进制数码管，通过数码管的输出显示来验证和测试电路。测试电路中可引入探针、分线器等，并增加电源和接地来连接数码管。

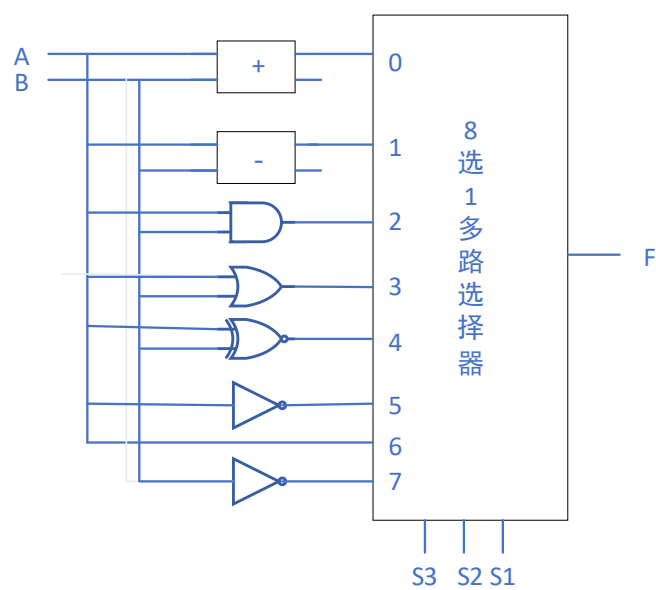


3. 设计一个全加器 (FA)，并在此基础上将 4 个全加器串联成一个 4 位串行进位加法器。将输入、输出分别连接到 16 进制数码显示管 (Hex Digital Display) 进行验证。

4. 设计一个如下图所示的由逻辑门电路、1 位加法器、1 位减法器 and 8 选 1 多路选择器构成的一位 ALU 电路 (不考虑来自低位的进位或借位)，并对电路进行仿真测试，以验证电路的功能。

ALU 功能表

S3	S2	S1	功能
0	0	0	A 加 B
0	0	1	A 减 B
0	1	0	$A \cdot B$
0	1	1	$A + B$
1	0	0	A 异或非 B
1	0	1	A 非
1	1	0	A
1	1	1	B 非



四、思考题

- 1、组合逻辑电路的一般设计步骤是什么？
- 2、测试电路功能有哪几种方式？
- 3、如何利用 logisim 提供的 LED 矩阵显示 “NJUCS” 五个字符。
- 4、简要说明 4 位二进制补码加法器溢出检测电路的设计思路。

五、实验报告

- 1、 根据本次实验内容的要求，给出实验操作步骤，包括电路原理图、真值表、仿真检测图、错误现象及原因分析、思考题等内容，以 word 或 PDF 格式保存。
- 2、 将实验报告和电路图.circ 文件以常用的压缩格式（ZIP、RAR 等）打包上传到教学支撑平台的网站中。