

# 計算機科学実験3HW 中間レポート

下田康世、橘大佑

1029-31-6231,6811

2019 年度入学

2021/05/05

## 1 分担状況

簡単なプロセッサを設計した段階では ALU, プログラムカウンタ、フェーズカウンタ、レジスタ、符号拡張、LED への出力のためのデコーダ、ピン割り当てを橘が設計し、プロセッサ全体の概要設計や、1 から 5 のフェーズ、制御部、トップレベルモジュール、メモリの作成を下田が設計した。以下に各構成員のこれからのプロセッサの改良の分担予定表 1 を記載する。

表 1: プロセッサの改良予定とその分担

| 改良の内容                                   | 分担   |
|---|------|
| 即値オペランドの強化                              | 下田   |
| 入出力命令の強化                                | 橘    |
| Branch Register と Branch And Link 命令の追加 | 橘    |
| 条件分岐の 1 命令化                             | 下田   |
| ボードからの入力による割り込みのサポート                    | 下田   |
| 複合演算命令の追加                               | 橘    |
| 条件付き演算命令の追加                             | 下田   |
| フェーズの並列実行                               | 橘    |
| 1 サイクルのパイプライン化                          | 下田、橘 |

## 2 最終目標に対する現在の進捗状況

現在の進捗はまだ SIMPLE/B の構造が完成した段階であり、独自の改良や拡張を施し、その有効性を評価して考察する段階ではない。最終目標は 1 サイクルのパイプライン化である。

## 3 今後の進捗計画

現在考えている改良としては命令セットアーキテクチャの改良、即値オペランドの強化を考えている。それが実装できればその後に入出力命令の強化、Branch Register と Branch And Link 命令の追加、条件分岐の 1 命令化、ボードからの入力による割り込みのサポート、複合命令の追加、条件付き演算命令の追加、フェーズの並列実行であり、それらを実装し終わって余力があれば 1 サイクルのパイプライン化を行う予定である。