MỤC LỤC

Mục lục 1
1. Phân bố câu hỏi 2
2. Bảng cân đối các kỹ năng 3
3. Danh mục câu hỏi 19
Chương 1: Những khái niệm và công nghệ máy tính 19
Chương 2: Kiến trúc bộ lệnh 40
Chương 3: Phép toán số học trong máy tính 87
Chương 4: Hiệu suất 109
Chương 5: Bộ xử lý 120
Chương 6: Bộ vi xử lý Pipeline 148
Chương 7: Bộ nhớ 162
Phụ lục 165

Danh mục câu hỏi

Chương 1: Những khái niệm và công nghệ máy tính

Câu 1

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			
Một megabyte bằng bao nhiêu byte? A. 2^10 byte. B. 2^20 byte. C. 2^30 byte. D. 2^40 byte.			

Đáp án: B

Câu 2

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			
Điện thoại được xếp vào loại máy tính nào trong các dạng máy tính sau: A. Máy để bàn B. Máy chủ. C. Máy tính nhúng. D. Máy thông minh.			

Đáp án: C

Câu 3

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			
1 bit có thể có bao nhiêu giá trị ? A. 2 B. 8 C. 10 D. 16			

Đáp án: A

Câu 4

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			
Trong các chức năng sau. Chức năng nào không phải là chức năng của phần cứng một máy tính? A. Nhập dữ liệu. B. Xuất dữ liệu. C. Tính toán dữ liệu. D. Lưu trữ dữ liệu.			

Đáp án: C

Câu 5

Cấp độ	R	Thời gian	1
CĐR: 3.3.2.1			
Trong các thiết bị sau. Thiết bị nào là thiết bị thuộc về thành phần ngõ nhập?			

A. Máy scan.
B. Máy in.
C. Màn hình. D. Projector.

Đáp án: A

Câu 6

Cấp độ	R	Thời gian	1
CĐR: 3.3.2.1			
Trong các thiết bị sau. Thiết bị nào là thiết bị thuộc về thành phần ngõ xuất? A. Chuột. B. Webcam. C. Bàn phím. D. Projector.			

Đáp án: D

Câu 7

Cấp độ	R	Thời gian	1
CĐR: 3.3.2.1			
Trong các loại bộ nhớ sau thì bộ nhớ nào chỉ lưu dữ liệu khi có nguồn điện A. Bộ nhớ khả biến. B. Bộ nhớ bất biến. C. Bộ nhớ thứ cấp. D. Đĩa quang.			

Đáp án: A

Câu 8

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.1			
Trong các loại bộ nhớ sau, bộ nhớ nào có tốc độ nhanh nhất A. RAM B. Đĩa từ C. Đĩa Quang D. Bộ nhớ Flash.			

Đáp án: A

Câu 9

Cấp độ	2R	Thời gian	1

CĐR: 3.3.2.1
Trình biên dịch thuộc về lớp nào trong các lớp bên dưới A. Ứng dụng. B. Phần mềm hệ thống. C. Phần cứng. D. Firmware.

Đáp án: B

Câu 10

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.1			
Trong các chương trình sau, chương trình nào thuộc về lớp ứng dụng: A. Linux.			
B. Assembler. C. RAM. D. Web Bowser.			

Đáp án: D

Câu 11

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Trong các phát biểu sau, phát biểu nào đúng về tốc độ của bộ nhớ A. RAM > Đĩa quang > bộ nhớ Flash B. Cache > RAM > bộ nhớ Flash C. RAM > Register > Đĩa Quang. D. Rigister > Bộ nhớ Flash > RAM			

Đáp án: B

Câu 12

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			
Cho 1 màn hình có độ phân giải 1024 x 768, biết màn hình sử dụng hệ màu RGB (Red, Green, Blue), mỗi màu cần 8 bit để biểu diễn, và màn hình không biểu diễn độ sâu. Hỏi 1 frame cần lưu trữ bao nhiêu byte? A. 2359296 byte. B. 786432 byte. C. 18874368 byte. D. 2359296 bit.			

Đáp án: A

Câu 13

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			

Trong các loại máy tính sau, máy tính nào dùng dùng cho các công việc tính toán kĩ thuật và khoa học phức tạp và cao cấp, ví dụ như dự báo thời tiết, khai phá dầu mỏ, tìm ra cấu trúc của protein v.v… với hiệu năng cao nhất: A. Máy tính để bàn. B. Low end-server. C. Supercomputer. D. Máy tính nhúng.

Đáp án: C

Câu 14

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			
Biết 1 frame phải tốn 10MB để lưu trữ trong bộ nhớ. Với bộ nhớ 2GB thì có thể lưu trữ bao nhiêu frame? (làm tròn xuống số gần nhất ví dụ: 10.8 thì làm tròn thành 10) A. 102 frame B. 204 frame. C. 1024 frame. D. 2048 frame.			

Đáp án: B

Câu 15

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			
CPU (Bộ xử lý trung tâm) là viết tắt của chữ nào trong các chữ sau: A. Central processor unit B. Control processor unit C. Control parallel unit D. Central processing unit			

Đáp án: D

Câu 16

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			
Cache được xây dựng dựa trên công nghệ nào? A. SRAM B. DRAM C. Flash D. DIMM			

Đáp án: A

Câu 17

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			

Cho 1 file có kích thước là 256KB nếu sử dụng bộ nhớ cache để đọc file này thì tốn 5ns, nếu sử dụng bộ nhớ Flash để đọc file này thì tốn 7µs. Nếu 1 file có kích thước là 1MB nếu sử dụng bộ nhớ cache thì tốn 30ns hỏi nếu dùng bộ nhớ flash để đọc file này thì tốn bao nhiêu thời gian? A. 42 µs B. 42 ns C. 42 ms D. 42 s

Đáp án: A

Câu 18

Cấp độ	2R	Thời gian	2
CĐR: 3.3.2.1			
Trong các hình thức mạng bên dưới. Hình thức mạng nào theo chuẩn IEEE 802.11, cho phép tốc độ truyền dữ liệu trong khoảng 1 – 100 triệu bit trên giây A. Ethernet B. LAN C. WAN D. Wireless technology			

Đáp án: D

Câu 19

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			
Cho 1 file có kích thước là 2MB, sử dụng công nghệ mạng Ethernet có tốc độ 100Mbit/s để truyền dữ liệu. Hỏi sau bao lâu thì truyền hết file này? A. 0.17 s B. 17 ms C. 21 ms D. 0.21 s			

Đáp án: A

Câu 20

Cấp độ	3U	Thời gian	2
CĐR: 1.2.1.1			
Hình ảnh lưu trữ vào trong máy tính dưới thì ngôn ngữ phần cứng máy tính hiểu hình ảnh này dưới dạng (Chọn đáp án đúng nhất): A. 1 chuỗi các pixel B. 1 chuỗi nhị phân 0 & 1 C. 1 ma trận các pixel D. 1 bitmap			

Đáp án: B

Câu 21

Cấp độ	1R	Thời gian		1
CĐR: 1.2.1.1				

	Những yếu tố nào làm nên thương hiệu cạnh tranh giữa các hãng sản xuất máy tính? A. Tốc độ. B. Công suất tiêu thụ. C. Giá thành. D. Cả 3 yếu tố trên.

Đáp án: D

Câu 22

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.1			
Giá trị thập phân của số thập lục phân ABCD là: A. 34981 B. 98341 C. 89431 D. 43981			

Đáp án: D

Câu 23

Cấp độ	1AP	Thời gian	1
CĐR: 1.2.1.1			
Cho giá trị logic của 3 ngõ vào như sau $I_1 = 1$, $I_2 = 0$, $I_3 = 1$. Cho biết giá trị logic ngõ vào I_4 là bao nhiêu để giá trị ngõ ra O = 1, với O được thể hiện dưới biểu thức như sau: $O = [I_4 + I_1 I_4 + I_2 I'_4 + (I_3 I_4)']$: A. $I_4 = 0$ B. $I_4 = 1$ C. $I_4 = X$ D. Cả 3 giá trị trên đều sai			

Đáp án: C

Câu 24

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Trong hệ thống máy tính Intel Core i7 64 bits, độ dài của mỗi word là:			
A. 16 bytes B. 32 bytes C. 8 bytes D. 64 bytes			

Đáp án: C

Câu 25

Cấp độ	1AN	Thời gian	1
CĐR: 1.2.1.4			
Một Multiplexer 256-ra-1, với mỗi ngõ vào có 8 đường bit dữ liệu. Hỏi có tổng cộng bao nhiêu đường tín hiệu ngõ vào, bao nhiêu đường tín hiệu ngõ ra và bao nhiêu đường tín hiệu điều khiển? A. 8 tín hiêu ngõ vào, 1 tín hiệu ngõ ra, 3 tín hiệu điều khiển B. 256 tín hiêu ngõ vào, 8 tín hiệu ngõ ra, 8 tín hiệu điều khiển C. 2048 tín hiêu ngõ vào, 8 tín hiệu ngõ ra, 8 tín hiệu điều khiển D. 2048 tín hiêu ngõ vào, 1 tín hiệu ngõ ra, 8 tín hiệu điều khiển			

Đáp án: C

Câu 26

Cấp độ	1E	Thời gian	1
CĐR: 1.2.1.1			
Trong các thiết bị máy tính ngày nay, loại máy tính nào phổ được sử dụng nhiều nhất trong cuộc sống chúng ta? A. Máy tính xách tay B. Máy tính để bàn C. Máy tính nhúng D. Máy tính chủ			

Đáp án: C

Câu 27

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.4			
Chức năng của trình biên dịch: A. Dịch chương trình từ ngôn ngữ lập trình này sang ngôn ngữ lập trình khác B. Dịch chương trình từ phần mềm ứng dụng sang chương trình phần mềm hệ thống C. Dịch chương trình từ ngôn ngữ cấp cao sang ngôn ngữ phần cứng D. Dịch chương trình từ phần mềm ứng dụng sang hệ điều hành			

Đáp án: C

Câu 28

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.4			
5 thành phần chính trong cấu trúc của một máy tính là Bộ điều khiển trung tâm (Processor), Đường dữ liệu (Data path), Bộ nhớ (Memory), Ngõ nhập (Input), Ngõ xuất (Output). Phát biểu trên đúng hay sai? A. Đúng B. Sai			

Đáp án: A

Câu 29

Cấp độ	1R	Thời gian	1
CĐR: 1.3.2.13			

CPU không thực thi chức năng nào trong các chức năng sau đây: A. Truyền dữ liệu B. Thực hiện các phép toán luận lí C. Thực hiện các phép toán số học D. Tất cả các chức năng trên

Đáp án: A

Câu 30

Cấp độ	1AN	Thời gian	1
CĐR: 1.2.1.1			
Một bức ảnh có độ phân giải 4K có kích thước 3840x2160 pixels. Mỗi pixel chứa thông tin 3 màu cơ bản đỏ, xanh lá cây, xanh lam. Mỗi màu cơ bản được thể hiện bởi 8 bits. Để lưu trữ bức ảnh đó trên bộ nhớ thì dung lượng tối thiểu của bộ nhớ là bao nhiêu Mbytes? A. 22 B. 23 C. 24 D. 25			

Đáp án: C

Câu 31

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.4			
Loại dữ liệu nào được lưu trữ trong các thanh ghi? A. Dữ liệu sẽ được sử dụng ngay tức thì B. Dữ liệu hay được sử dụng thường xuyên hoặc vừa mới được sử dụng C. Dữ liệu đang được sử dụng bởi một chương trình hiện tại đang chạy D. Dữ liệu cần được lưu trữ lại ngay cả khi máy tính tắt nguồn			

Đáp án: A

Câu 32

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.4			
Loại dữ liệu nào được lưu trữ trong bộ nhớ cache? A. Dữ liệu sẽ được sử dụng ngay tức thì B. Dữ liệu hay được sử dụng thường xuyên hoặc vừa mới được sử dụng C. Dữ liệu đang được sử dụng bởi một chương trình hiện tại đang chạy D. Dữ liệu cần được lưu trữ lại ngay cả khi máy tính tắt nguồn			

Đáp án: B

Câu 33

Cấp độ	1U	Thời gian	1

CĐR: 1.2.1.4
Loại dữ liệu nào được lưu trữ trong bộ nhớ RAM? A. Dữ liệu sẽ được sử dụng ngay tức thì
B. Dữ liệu hay được sử dụng thường xuyên hoặc vừa mới được sử dụng C. Dữ liệu đang được sử dụng bởi một chương trình hiện tại đang chạy D. Dữ liệu cần được lưu trữ lại ngay cả khi máy tính tắt nguồn

Đáp án: C

Câu 34

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.4			
Loại dữ liệu nào được lưu trữ trong bộ nhớ Hard disk? A. Dữ liệu sẽ được sử dụng ngay tức thì B. Dữ liệu hay được sử dụng thường xuyên hoặc vừa mới được sử dụng C. Dữ liệu đang được sử dụng bởi một chương trình hiện tại đang chạy D. Dữ liệu cần được lưu trữ lại ngay cả khi máy tính tắt nguồn			

Đáp án: D

Câu 35

Cấp độ	1AP	Thời gian	1
CĐR: 1.2.1.1			
Để truyền 1 khung dữ liệu có kích thước 1024 Kbytes qua mạng Wifi có tốc độ 1 Mbps thì thời gian truyền mất bao lâu? A. 2 giây B. 4 giây C. 8 giây D. 16 giây			

Đáp án: C

Câu 36

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			

Một máy tính có bộ nhớ chính 4GB có thể lưu tối đa bao nhiêu frame ảnh (giả sử bộ nhớ ko chứa gì khác), cho biết độ phân giải màn hình hiển thị là 1280x800 pixel, màa sắc mỗi pixel được định nghĩa bởi 20 bit. A. 650 B. 1600 C. 800 D. 2100

Đáp án: B

Câu 37

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Thành phần dùng để quản lý các nguồn tài nguyên của máy tính nhằm hỗ trợ các chương trình chạy trên máy tính đó là : A. Phần mềm hệ thống. B. Phần cứng. C. Hệ điều hành. D. Trình biên dịch.			

Đáp án: C

Câu 38

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Một bảng mạch bằng plastic chứa các khối mạch hay chip gồm có bộ xử lý, cache, bộ nhớ và kết nối các thiết bị I/O gọi là : A. Mạch tích hợp. B. Mạch tuần tự. C. Mạch chủ. D. Mạch tổng hợp.			

Đáp án: C

Câu 39

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.4			

Thành phần điều khiển đường dữ liệu, bộ nhớ và các thiết bị I /O tùy theo lệnh nào được thực thi của chương trình là : A. Datapath. B. Control. C. CPU. D. Memory.

Đáp án: B

Câu 40

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.4			
Một dạng bộ nhớ nhỏ bên trong bộ xử lý được xây dựng trên một công nghệ thiết kế bộ nhớ khác biệt, dựa trên static random access memory là: A. Flash memory. B. Secondary memory. C. Cache memory.			
D. Main memory.			

Đáp án: C

Câu 41

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.4			
Tổng thời gian để máy tính hoàn thành một tác vụ bao gồm thao tác truy cập đĩa, truy cập bộ nhớ, hoạt động I/O, thời gian thực thi của hệ điều hành là : A. Thời gian chờ. B. Thời gian đáp ứng. C. Thời gian hoàn thành. D. Chu kỳ đồng hồ.			

Đáp án: B

Câu 42

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.4			
Chức năng của khối ALU là : A. Giải mã lệnh. B. Tìm nạp lệnh. C. Thực thi các phép tính logic và toán học. D. Dịch câu lệnh.			

Đáp án: C

Câu 43

Cấp độ	2U	Thời gian	1
CĐR: 2.1.1.4			
Hiệu suất của máy tính **KHÔNG** được xác định bởi yếu tố : A. Tổng số câu lệnh. B. Chu kỳ xung clock. C. Số chu kỳ xung clock trên một lệnh. D. Tập lệnh.			

Đáp án: D

Câu 44

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Thành phần nào **KHÔNG** phải là thành phần căn bản của máy tính : A. Bộ nhớ. B. Datapath.			
C. Khối điều khiển. D. Màn hình.			

Đáp án: D

Câu 45

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.4			
Một vùng nhớ có địa chỉ tối đa là 32 bit thì có dung lượng tối đa là : A. 1 GB. B. 2 GB. C. 4 GB. D. 5 GB.			

Đáp án: C

Câu 46

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			

CPU sẽ làm việc trao đổi dữ liệu trực tiếp với bộ nhớ nào ? A. RAM. B. ROM. C. Thanh ghi. D. Cache.

Đáp án: D

Câu 47

Cấp độ	3A	Thời gian	2
CĐR: 1.2.1.1, 1.2.1.4			
Cho một màn hình màu sử dụng 8 bit để hiển thị một màu cơ bản (đỏ (Red), xanh lá (Green), xanh đậm (Blue)) trong mỗi pixel với độ phân giải 800x600 pixel. Hãy cho biết độ lớn nhỏ nhất của bộ đệm để có thể chứa một khung ảnh ? A. 3840000 byte. B. 1440000 byte. C. 11520000 byte. D. 480000 byte.			

Đáp án: B

Câu 48

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1, 1.2.1.4			
Một máy tính đã kết nối với một mạng Ethernet với tốc độ 2Gb cần gửi tệp (file) có dung lượng 512 KB. Hãy cho biết cần bao nhiêu thời gian để hoàn thành ? A. 0.512 ms. B. 1.024 ms. C. 2.048 ms. D. 4.069 ms.			

Đáp án: C

Câu 49

Cấp độ	2A	Thời gian	3
CĐR: 1.2.1.1, 1.2.1.4			
Cho thời gian truy cập DRAM là 100ns, thời gian truy cập đĩa từ là 5ms, thời gian truy cập cache là 10ns. Tìm thời gian cần đọc một file từ DRAM nếu thời gian cần để đọc cùng 1 file đó trên cache là 2µs ? A. 25 µs. B. 50 µs. C. 10 µs.			

D. 20 µs.

Đáp án: D

Câu 50

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Loại bộ nhớ nào có tốc độ truy xuất nhanh nhất ? A. RAM. B. Cache. C. ROM. D. Thanh ghi.			

Đáp án: D

Câu 51

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Stack poiter là gì ? A. Là một giá trị biểu thị địa chỉ được cấp gần đây nhất trong ngăn xếp. B. Là một giá trị biểu thị địa chỉ bắt đầu ngăn xếp. C. Là một cấu trúc dữ liệu cho việc nạp những thanh ghi được tổ chức theo hàng đợi dạng vào-sau ra-trước. D. Là thanh ghi chứa địa chỉ của lệnh đang được thực thi.			

Đáp án: A

Câu 52

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			

Máy tính bên trong một thiết bị nào đó, được dùng để chạy một ứng dụng hay một tập hợp các phần mềm cho trước ; là lớp máy tính phổ biến nhất và trải rộng nhất về mặt ứng dụng và hiệu năng A. Máy tính cá nhân. B. Máy tính nhúng. C. Máy chủ. D. Máy desktop.

Đáp án: B

Câu 53

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.1			
Phát biểu nào SAI nhiệm vụ của hệ điều hành trong một máy tính ? A. Xử lý các hoạt động đầu vào và đầu ra B. Cấp phát bộ nhớ và lưu trữ C. Xử lý và chạy các thuật toán của chương trình D. Quản lý và chia sẻ tài nguyên máy tính trong nhiều ứng dụng chạy cùng lúc			

Đáp án D

Câu 54

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.1			
Chức năng của trình biên dịch (Compiler) là gì? A. Biên dịch từ các ngôn ngữ cấp cao sang ngôn ngữ máy. B. Là 1 công cụ hỗ trợ lập trình phần cứng. C. Là chương trình hỗ trợ lập trình viên tương đương với ngôn ngữ lập trình như Asembly hoặc C D. Biên dịch từ ngôn ngữ lập trình cấp cao sang ngôn Asembly			

Đáp án D

Câu 55

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.1			
Mã máy là các chương trình Asembly đúng hay sai? A. Đúng B. Sai			

Đáp án B

Câu 56

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.4			

Cho một màn hình màu sử dụng 8 bit để hiển thị một màu cơ bản (đỏ (Red), xanh lá (Green), xanh lơ (Blue)) trong mỗi pixel với độ phân giải 1920×1080 pixel. Nếu một máy tính có bộ nhớ chính là 1048 Mbyte. Hỏi nó có thể chứa tối đa bao nhiêu khung ảnh, giả sử bộ nhớ không chứa gì khác (làm tròn đến hàng đơn vị của phần nguyên)? A. 518
B. 22
C. 173
D. 0

Đáp án: C

Câu 57

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.4			

Trình biên dịch (compiler) là?
A. Chương trình dịch các câu lệnh ở ngôn ngữ cấp cao sang hợp ngữ B.
Chương trình dịch các câu lệnh của ngôn ngữ assembly sang C/C++ C.
Chương trình nạp firmware cho các vi điều khiển.
D. Chương trình quản lý các tài nguyên trên máy tính nhằm hỗ trợ các chương trình khác.

Đáp án: A

Câu 58

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.4			

Ngôn ngữ nào sau đây **KHÔNG** phải là ngôn ngữ cấp cao?
A. C/C++
B. Assembly
C. Fortran
D. Java

Đáp án: B

Câu 59

Cấp độ	1U	Thời gian	1
CĐR: 3.3.2.1			

Màn hình HD có độ phân giải 1366 x 768, số pixcel trên màn hình là:
A. 1.049.088
B. 1.049.080
C. 1.059.088
D. 1.048.088

Đáp án: A

Câu 60

Cấp độ	1A	Thời gian	1
CĐR: 1.2.1.1			

Chu kỳ xung clock là $2x10^{-6}$ thì tần số của xung clock là:
A. 500 Mhz
B. 500 Khz
C. 500.000 Khz
D. 0.05 Ghz

Đáp án: B

Câu 61

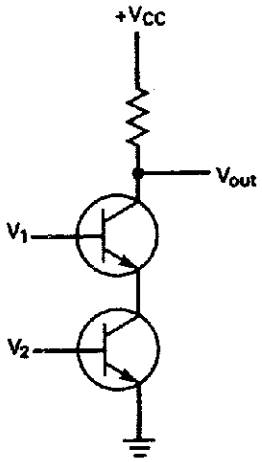
Cấp độ	2AN	Thời gian	1
CĐR: 2.1.1.4			
Sắp xếp các bộ nhớ tăng dần theo tốc độ truy xuất : SRAM, flash, đĩa từ, DRAM A. Đĩa từ → DRAM → Flash → SRAM B. Đĩa từ → SRAM → Flash → DRAM C. Đĩa từ → Flash → SRAM → DRAM			
D. Đĩa từ → Flash → DRAM → SRAM			

Đáp án: D

Câu 62

Cấp độ	2R	Thời gian	1
CĐR: 3.3.2.1			

Hình dưới là cấu trúc của cổng logic nào?



A. NOT
B. AND
C. NAND
D. OR

Đáp án: C

Câu 63

Cấp độ	1R	Thời gian	1
CĐR: 1.3.2.13			

Trình tự các bước chuyển đổi một chương trình C trong một tập tin trên đĩa vào một chương trình đang chạy trên đĩa?

A. Compiler –> Linker –> Assembler –> Loader
B. Compiler –> Assembler –> Linker –> Loader
C. Compiler –> Assembler –> Loader –> Linker
D. Compiler –> Linker –> Loader –> Assembler

Đáp án: B

Câu 64

Cấp độ	2A	Thời gian	1
CĐR: 2.1.1.4			

Cho bảng tốc độ của mỗi loại bộ nhớ:

Cache	DRAM	Flash Memory	Magnetic Disk
5ns	50 ns	5 µs	5 ms

Giả sử có một file nào đó lưu trong bộ nhớ cache và tốn tổng cộng 1µs để đọc. Hỏi nếu file đó lưu trong *magnetic disk* thì tốt bao nhiêu thời gian để đọc?

A. $1x10^{-3}$ s

B. $1x10^{-6}$ s

C. 0.01 s

D. $1x10^{-9}$ s

Đáp án: A

Câu 65

Cấp độ	2A	Thời gian	1
CĐR: 2.1.1.4			

Cho bảng dưới:

Processor Rate	Clock	No. Instructions	Time
P1	2 GHz	20.10^9	7s

Tìm IPC (số lệnh được thực hiện trong một chu kì – instruction per cycle) cho bộ xử lý trên?

A. 10

B. 1428.5

C. 14.2

D. 1.42

Đáp án: D

Câu 66

Cấp độ	1AN	Thời gian	1
CĐR: 1.3.2.13			

Một máy tính đã kết nối với một mạng Ethernet với tốc độ 100Mbps cần gửi tệp (file) có dung lượng 256 KB. Hãy cho biết cần bao nhiêu thời gian để hoàn thành?

A. 0.02s

B. 0.002s

C. 200 ms

D. 0.2s

Đáp án: A

Câu 67

Cấp độ	1R	Thời gian	1
CĐR: 2.1.1.4			

Hiệu suất của một máy tính được xác định bởi yếu tố nào?

A. Tổng số câu lệnh

B. Chu kỳ xung clock

C. Số chu kỳ xung clock trên một lệnh *D.* Cả 3 đều đúng

Đáp án: D

Câu 68

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.4, 3.3.1.1			
Theo luật Moore, số lượng transistor trên mỗi đơn vị inch vuông sẽ tăng gấp đôi sau mỗi: A. 22 tháng B. 20 tháng C. 18 tháng D. 24 tháng			

Đáp án: C

Câu 69

Cấp độ	1A	Thời gian	1
CĐR:			
Dung lượng tối thiểu của bộ nhớ để lưu 1 tấm ảnh 640x480, RGB, mỗi kênh màu 8bit: A. 307200 bit B. 307200 byte C. 921600 bit D. 921600 byte			

Đáp án: D

Câu 70

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.4			
Điện thoại thông minh (smart phone) thuộc nhóm máy tính nào? A. Máy tính cá nhân B. Máy tính nhúng C. Máy tính chủ D. Siêu máy tính			

Đáp án: B

Câu 71

Cấp độ	1R	Thời gian	1
CĐR: 2.1.1.1			
Để nâng hiệu suất của máy tính, người thiết kế hệ thống cần? a. Tăng clock cycle time b. Giảm clock cycle time c. Không có câu nào đúng d. Cả ba câu trả lời trên là sai			

Đáp án: B

Câu 72

Cấp độ	2U	Thời gian	1
CĐR: 2.1.1.2			

Giả sử trong một chương trình A gồm 1000 lệnh thì có đến 200 lệnh tính toán số học. Người thiết kế giảm đi 50% số lượng chu kì cần thiết cho lệnh tính toán số học này. Chương trình này đã được tăng tốc như thế nào? a. 11.11% b. 12.12% c. 13.13% d. 14.14%

Đáp án: A

Câu 73

Cấp độ	1R	Thời gian	1
CĐR: 1.2.4.1			
Máy tính để bàn được sử dụng cho? a. ứng dụng (thực thi chương trình) phục vụ cho tính toán cá nhân b. ứng dụng (thực thi chương trình) phục vụ tính toán nhiều người c. ứng dụng tính toán hiệu suất cao d. không có câu trả lời đúng			

Đáp án: A

Câu 74

Cấp độ	1R	Thời gian	1
CĐR: 1.2.4.1			
Đơn vị sử dụng cho kích thước của bộ nhớ là? A. Second B. Hezt C. Byte D. Bit			

Đáp án: C

Câu 75

Cấp độ	2R	Thời gian	1
CĐR: 2.1.1.1			
Ý nghĩa của do lường hiệu suất trong hệ thống máy tính nhằm? A. Đánh giá và so sánh phần cứng máy tính khác nhau B. Đánh giá và so sánh phần mềm máy tính khác nhau. C. Cả hai đáp án A và B ở trên sai. D. Cả hai đáp án A và B ở trên đúng.			

Đáp án D

Câu 76

Cấp độ	2U	Thời gian	1
CĐR: 2.1.1.2			

Bảng dưới đây cho thấy 2 cách hiện thực trên 2 máy tính M1 và M2 với cùng một tập lệnh, trong đó tập lệnh này gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X được thể hiện ở cột cuối cùng.

Lớp	CPI cho M1	CPI cho M2	Tần số của lệnh
A	1	2	40%
B	3	2	30%
C	4	3	30%

Thông số CPI trung bình của đoạn chương trình X trên máy tính M1? a.
2.1
b. 2.3
c. 2.5
d. 3

Đáp án: C

Câu 77

Cấp độ	2U	Thời gian	1
CĐR: 2.1.1.2			

Bảng dưới đây cho thấy 2 cách hiện thực trên 2 máy tính M1 và M2 với cùng một tập lệnh, trong đó tập lệnh này gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X được thể hiện ở cột cuối cùng.

Lớp	CPI cho M1	CPI cho M2	Tần số của lệnh
A	1	2	40%
B	3	2	30%
C	4	3	30%

Thông số CPI trung bình của đoạn chương trình X trên máy tính M2? a.
2.1
b. 2.3
c. 2.5
d. 3

Đáp án: B

Câu 78

Cấp độ	2A	Thời gian	2
CĐR: 2.1.1.2			

Bảng dưới đây cho thấy 2 cách hiện thực trên 2 máy tính M1 và M2 với cùng một tập lệnh, trong đó tập lệnh này gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X được thể hiện ở cột cuối cùng.

Lớp	CPI cho M1	CPI cho M2	Tần số của lệnh
A	1	2	40%
B	3	2	30%
C	4	3	30%

Với cùng đoạn chư ình X thì máy tính nào có hiệu suất tốt hơn nếu xét trên khía cạ h thông số CPI trung tr bình?

a. Máy 1
b. Máy 2
c. 5 máy 1 nhanh hơn máy 2
d. áy chạy như nhau

Đáp án: B

Câu 79

Cấp độ	2A	Thời gian	2
CĐR: 2.1.1.2			

Bảng dưới đây cho thấy 2 cách hiện thực trên 2 máy tính M1 và M2 với cùng một tập lệnh, trong đó tập lệnh này gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X được thể hiện ở cột cuối cùng.

Lớp	CPI cho M1	CPI cho M2	Tần số của lệnh
A	1	2	40%
B	3	2	30%
C	4	3	30%

Hiệu suất của máy 2 so với máy 1 như thế nào?

a. Nhanh hơn 1.2 lần
b. Nhanh hơn 13%
c. Chậm hơn 13%
d. Chậm hơn 1.2 lần

Đáp án: B

Câu 80

Cấp độ	2A	Thời gian	2
CĐR: 2.1.1.2			

Một thuật toán tìm kiếm giá trị trong mãng được hiện thực bởi hai kỹ sư lập trình. Kỹ sư 1 và 2 hiện thực thuật toán tương ứng cho mỗi chương trình là 100 lệnh và 120 lệnh. Để so sánh dưới đây cho thấy 2 cách hiện thực trên 1 máy tính M có một tập lệnh bao gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X và Y tương ứng cho mỗi kỹ sư được thể hiện ở cột cuối cùng.

Lớp	CPI cho M	Tần số của lệnh X	Tần số của lệnh Y
A	1	30%	50%
B	3	40%	40%
C	4	30%	10%

Thông số CPI trung bình của đoạn chương trình X trên máy tính M?

a. 2.1
b. 2.3
c. 2.5
d. 2.7

Đáp án: D

Câu 81

Cấp độ	2U	Thời gian	1
CĐR: 2.1.1.2			

Một thuật toán tìm kiếm giá trị trong mãng được hiện thực bởi hai kỹ sư lập trình. Kỹ sư 1 và 2 hiện thực thuật toán tương ứng cho mỗi chương trình là 100 lệnh và 120 lệnh. Để so sánh dưới đây cho thấy 2 cách hiện thực trên 1 máy tính M có một tập lệnh bao gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X và Y tương ứng cho mỗi kỹ sư được thể hiện ở cột cuối cùng.

Thông số CPI trung
b

a.
b.

Lớp	CPI cho M	Tần số của lệnh X	Tần số của lệnh Y
A	1	30%	50%
B	3	40%	40%
C	4	30%	10%

c. ình của đoạn chương trình Y trên máy tính M?
d. .1
.3
.5
.7

Đáp án: A

Câu 82

Cấp độ	2A	Thời gian	2
CĐR: 2.1.1.2			

Một thuật toán tìm kiếm giá trị trong mãng được hiện thực bởi hai kỹ sư lập trình. Kỹ sư 1 và 2 hiện thực thuật toán tương ứng cho mỗi chương trình là 100 lệnh và 120 lệnh. Để so sánh dưới đây cho thấy 2 cách hiện thực trên 1 máy tính M có một tập lệnh bao gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X và Y tương ứng cho mỗi kỹ sư được thể hiện ở cột cuối cùng.

Lớp	CPI cho M	Tần số của lệnh X	Tần số của lệnh Y
A	1	30%	50%
B	3	40%	40%
C	4	30%	10%

Với cùng máy tính M thì chương trình nào có hiệu suất tốt hơn nếu xét trên khía cạnh thông số CPI trung bình? a. Chuong trình X
b. Chuong trình Y
c. Hiệu suất bằng nhau
d. Hiệu suất

Đáp án: B

Câu 83

Cấp độ	2AN	Thời gian	2
CĐR: 2.1.1.2			

Một thuật toán tìm kiếm giá trị trong mãng được hiện thực bởi hai kỹ sư lập trình. Kỹ sư 1 và 2 hiện thực thuật toán tương ứng cho mỗi chương trình là 100 lệnh và 120 lệnh. Để so sánh dưới đây cho thấy 2 cách hiện thực trên 1 máy tính M có một tập lệnh bao gồm 3 lớp lệnh (instruction class) A, B và C. Số lượng lệnh được thực thi trong một đoạn chương trình X và Y tương ứng cho mỗi kỹ sư được thể hiện ở cột cuối cùng.

Lớp	CPI cho M	Tần số của lệnh X	Tần số của lệnh Y
A	1	30%	50%
B	3	40%	40%
C	4	30%	10%

Hiệu suất của chương trình X so với chương trình Y cùng chạy trên máy M như thế nào?
a. Nhanh hơn 1.3 lần
b. Nhanh hơn 3.3%
c. Chậm hơn 3.3%
d. Chậm hơn 1.3 lần

Đáp án: C

Chương 2: Kiến trúc bộ lệnh

Câu 1

Cấp độ	2AN	Thời gian	1
CĐR: 1.2.1.1			
Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào chuyển đúng cho câu lệnh cấp cao a = b - 10, biết biến a, b lưu trữ trong thanh ghi $s1, $s2 A. addi $s1, $s2, -10 B. add $s1, $s2, -10 C. sub $s1, $s2, 10. D. subi $s1, $s2, 10			

Đáp án: A

Câu 2

Cấp độ	2U	Thời gian	2
CĐR: 1.2.1.1			
Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào nhảy đến nhãn KTMT, biết thanh ghi $s1 = $s0: A. bq $s1, $s0, KTMT. B. beq $s1, $s0, KTMT. C. bne $s1, $s0, KTMT. D. blt $s1, $s0, KTMT.			

Đáp án: B

Câu 3

Cấp độ	2U	Thời gian	2
CĐR: 1.2.1.1			
Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào dùng để **đọc** dữ liệu từ ô nhớ A[10], lưu vào thanh ghi $s3. Biết địa chỉ base của mảng A lưu trữ trong thanh ghi $s2: A. sw $s3, 40($s2). B. lw $s3, 10($s2). C. lw $s3, 40($s2). D. sw $s3, 10($s2).			

Đáp án: C

Câu 4

Cấp độ	2U	Thời gian	2
CĐR: 1.2.1.1			
Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào dùng để **lưu** dữ liệu từ thanh ghi $s3 vào ô nhớ A[5]. Biết địa chỉ base của mảng A lưu trữ trong thanh ghi $s2: A. lw $s3, 20($s2). B. lw $s3, 5($s2). C. sw $s3, 5($s2). D. sw $s3, 20($s2)			

Đáp án: D

Câu 5

Cấp độ	2AN	Thời gian	1
CĐR: 1.2.1.1			
Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào chuyển đúng cho câu lệnh cấp cao a = b and c, biết biến a, b, c lưu trữ trong thanh ghi $s1, $s2, $s3:			
A. andi $s1, $s2, $s3. B. and $s1, $s2, $s3. C. and $1, $2, $3. D. andi $1, $2, $3			

Đáp án: B

Câu 6

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Cho biết giá trị trả về của hàm lưu trữ trong thanh ghi số mấy: A. 0. B. 1. C. 2. D. 4.			

Đáp án: C

Câu 7

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.4			
Trong các câu lệnh nhị phân biểu diễn dưới dạng thập lục phân bên dưới. Câu lệnh nào dùng để biểu diễn lệnh and $s4, $s6, $s7: A. 0x02cfa024. B. 0x02cfa020. C. 0x02cfa025. D. 0x02cfa022			

Đáp án: A

Câu 8

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.4			
Trong các câu lệnh nhị phân biểu diễn dưới dạng thập lục phân bên dưới. Câu lệnh nào dùng để biểu diễn lệnh addi $t3, $t5, -46: A. 0x21abffd2. B. 0x31abffd2. C. 0x35abffd2. D. 0x29abffd2			

Đáp án: A

Câu 9

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.4			

Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào dùng để biểu diễn lệnh 0x29abff79: A. slti $t3, $t5, -135 B. addi $t3, $t5, -135. C. slti $t3, $t5, 135. D. addi $t3, $t5, 135.

Đáp án: A

Câu 10

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.4			

Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào dùng để biểu diễn lệnh 0x8cc5fffc: A. lw $a1,-4($a2) B. sw $a1,-4($a2) C. lw $a1,12($a2). D. lw $a1,-12($a2).

Đáp án: A

Câu 11

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.4			
Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào dùng để biểu diễn lệnh 0x8e120010: A. addi $s2, $s0, 16 B. andi $s2, $s0, 16 C. sw $s2, 16($s0). D. lw $s2, 16($s0).			

Đáp án: D

Câu 12

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.4			
Trong các câu lệnh nhị phân biểu diễn dưới dạng thập lục phân bên dưới. Câu lệnh nào dùng để biểu diễn lệnh sw $t1, 2016($t2): A. 0xAD4907E0 B. 0x8D4907E0 C. 0x214907E0 D. 0x314907E0			

Đáp án: A

Câu 13

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			

Cho 2 thanh ghi 4 bit đang lưu trữ giá trị a1 = 1001_2 & a2 = 1001_2. Thực hiện phép cộng a1 + a2 lưu kết quả vào trong thanh ghi a3, biết thanh ghi a3 có khả năng lưu trữ 4 bit. Trong các giá trị sau, giá trị nào lưu trữ trong thanh ghi a3. Chọn đáp án đúng nhất: A. 10010 B. 0010 C. 1001 D. Không xác định giá trị lưu trong thanh a3.

Đáp án: B

Câu 14

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Câu lệnh slt $s3, $s5, 8 thuộc định dạng nào trong lệnh assembly MIPS A. Định dạng R B. Định dạng I C. Định dạng J. D. Định dạng L			

Đáp án: A

Câu 15

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Câu lệnh subi $s3, $s5, 8 thuộc định dạng nào trong lệnh assembly MIPS: A. Định dạng R B. Định dạng I C. Định dạng J. D. Định dạng L			

Đáp án: B

Câu 16

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Trong kiến trúc MIPS có bao nhiêu loại toán hạng ?: A. 2 B. 3. C. 4. D. 5.			

Đáp án: B

Câu 17

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			

Câu lệnh beq $s3, $s5, CNTT thuộc định dạng nào trong lệnh assembly MIPS: A. Định dạng R B. Định dạng I C. Định dạng J D. Định dạng L

Đáp án: C

Câu 18

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Trong câu lệnh assembly MIPS bên dưới. Câu lệnh nào sử dụng trường shamt trong thực hiện phép toán ở bộ ALU A. slt $t0, $t2, 2 B. sll $t0, $t2, 2 C. andi $t0, $t2, 2 D. beq $t0, $t2, CNTT			

Đáp án: B

Câu 19

Cấp độ	2A	Thời gian	2
CĐR: 1.3.2.13			
Cho câu lệnh assembly MIPS j 2000, sau khi thực thi lệnh này thì lệnh tiếp theo thực thi nằm ở địa chỉ bao nhiêu: A. 500 B. 2000 C. 8000 D. 8004			

Đáp án: D

Câu 20

Cấp độ	2AN	Thời gian	2
CĐR: 1.3.2.13			
Cho câu lệnh assembly MIPS beq $s3, $s2, 100 lưu ở địa chỉ 200. Sau khi thực thi lệnh này thì lệnh tiếp theo thực thi nằm ở địa chỉ bao nhiêu, biết $s3 = 5; $s2 = 5: A. 400 B. 404 C. 600 D. 604			

Đáp án: D

Câu 21

Cấp độ	2AN	Thời gian	3
CĐR: 1.3.2.13			

Cho đoạn mã chương trình assembly như bên
dưới: slti, $t0, $s1, 5 beq $t0, $zero, ELSE
sll $t1, $s1, 2 add
$s2, $s2, $t1
j End
ELSE: add $s2, $s1, $zero
End
Khi biên dịch đoạn mã chương trình trên sang mã máy thì nhãn ELSE có giá trị bằng bao nhiêu? Giả sử nếu biết ô nhớ của lệnh slti lưu trong ô nhớ 500. A. 3.
B. 4.
C. 504.
D. 520.

Đáp án: A

Câu 22

Cấp độ	2AN	Thời gian	3
CĐR: 1.3.2.13			

Cho đoạn mã chương trình assembly như bên
dưới: slti, $t0, $s1, 5 beq $t0, $zero, ELSE
sll $t1, $s1, 2
add $s2, $s2, $t1
j End
ELSE: add $s2, $s1, $zero
End
Biết thanh ghi $s1 = 1, thanh ghi $s2 = 0. Cho biết thanh ghi $s2 bằng bao nhiêu sau khi thực hiện đoạn lệnh chương trình trên
A. 4
B. 5
C. 40
D. 60

Đáp án: A

Câu 23

Cấp độ	2AN	Thời gian	1
CĐR: 1.2.1.1			

Trong các câu lệnh sau, câu lệnh nào **ghi dữ liệu vào bộ nhớ**
A. addi
B. sw
C. beq
D. sub

Đáp án: B

Câu 24

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			

Trong các câu lệnh sau, câu lệnh nào thuộc về nhóm **lệnh nhảy** A. addi B. sw C. beq D. sub

Đáp án: C

Câu 25

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Trong các câu lệnh sau, câu lệnh nào thuộc về nhóm **lệnh luận lý** A. addi B. sll C. slt D. sw			

Đáp án: B

Câu 26

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Cho câu lệnh add $s3, $s5, $s7. Khi biểu diễn lệnh trên sang dạng nhị phân, cho biết trường shamt có giá trị bằng bao nhiêu? A. 10011 B. 10101 C. 10111 D. 00000			

Đáp án: D

Câu 27

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Cho câu lệnh sll $s3, $s5, 15. Cho biết trường shamt có giá trị bằng bao nhiêu (biểu diễn số nhị phân)? A. 10011 B. 10101 C. 01111 D. 00000			

Đáp án: C

Câu 28

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Cho biết opcode của lệnh lw có giá trị thập lục phân bằng bao nhiêu? A. 23 B. 0 C. 5 D. 8			

Đáp án: A

Câu 29

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Trong các lệnh bên dưới lệnh nào có opcode = 0xA A. slt B. slti C. andi D. lw			

Đáp án: B

Câu 30

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Trong kiến trúc MIPS, hệ thống cung cấp bao nhiêu thanh ghi để lưu tham số truyền vào trong hàm A. 1 B. 2 C. 3 D. 4			

Đáp án: D

Câu 31

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Chức năng của thanh ghi $ra A. Thanh ghi lưu tham số truyền tham số cho hàm/thủ tục B. Thanh ghi dùng để lưu giá trị trả về của hàm C. Thanh ghi chứa giá trị địa chỉ trả về vị trí gọi hàm/thủ tục D. Thanh ghi dùng để lưu địa chỉ của stack			

Đáp án: B

Câu 32

Cấp độ	2U	Thời gian	3
CĐR: 1.2.1.1			

Cho hàm sau:
int fact (int n){
    if (n < 1) return 1;
    else return (n * fact (n-1));
}
Hàm fact này thuộc dạng nào?
A. Leaf
B. Nested
C. Leaf & Nested			

D. Tree

Đáp án: B

Câu 33

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Trong quá trình chuyển đổi và bắt đầu 1 chương trình C thì thư viên liên kết tỉnh được đưa vào giai đoạn nào trong các giai đoạn sau A. Compiler B. Assembler C. Linker D. Loader			

Đáp án: C

Câu 34

Cấp độ	1U	Thời gian	1
CĐR: 1.3.2.13			
Phát biểu nào sau đây không chính xác A. Toán hạng thanh ghi là toán hạng mà giá trị của nó được ghi vào/đọc ra từ thanh ghi B. Toán hạng bộ nhớ là toán hạng mà giá trị của nó được ghi vào/đọc ra từ bộ nhớ C. Toán hạng hằng là toán hạng mà giá trị của nó được ghi vào/đọc ra từ hằng số D. Toán hạng hằng là toán hạng mà giá trị của nó được lấy ra từ lệnh chương trình			

Đáp án: C

Câu 35

Cấp độ	1U	Thời gian	1
CĐR: 1.3.2.13			
Thanh ghi nào sau đây mà giá trị của nó không thể thay đổi A. Stack Pointer B. Zero C. Frame Pointer D. Return Address			

Đáp án: B

Câu 36

Cấp độ	1R	Thời gian	1
CĐR: 1.3.2.13			
Phát biểu nào sau đây đúng: A. Trong định dạng lệnh I, các giá trị của toán hạng được đặt trong các thanh ghi B. Trong định dạng lệnh I, các giá trị của toán hạng được đặt trong các bộ nhớ C. Trong định dạng lệnh I, các giá trị của toán hạng được đặt trong các thanh ghi và câu lệnh chương trình D. Trong định dạng lệnh I, các giá trị của toán hạng được đặt trong các thanh ghi và bộ nhớ			

Đáp án: C

Câu 37

Cấp độ	U	Thời gian	1
CĐR: 1.2.1.1			
Trong 6 bit opcode của cấu trúc mã lệnh MIPS có 2 opcode dành cho định dạng lệnh R, 60 opcode dành cho định dạng I và 2 opcode dành cho định dạng J, vậy loại định dạng lệnh R có thể có tối đa bao nhiêu lệnh: A. 2			
B. 16 C. 64 D. 128			

Đáp án: C

Câu 38

Cấp độ	AP	Thời gian	1
CĐR: 1.2.1.1			
Cho một mảng A có 1024 từ (1 từ có 4 byte) có địa chỉ cơ sở là 2048. Mỗi ô nhớ chỉ chứa 1 byte dữ liệu (đánh địa chỉ theo byte). Ý nghĩa của lệnh sau: addi $s0, $zero, 2048 lw $t0, 1024($s0) A. Tải dữ liệu từ thanh ghi $s0 vào thanh ghi $t0 B. Tải dữ liệu từ ô nhớ có địa chỉ 2048 của mảng A vào thanh ghi $t0 C. Tải dữ liệu từ ô nhớ có địa chỉ 1024 của mảng A vào thanh ghi $t0 D. Tải dữ liệu từ ô nhớ có địa chỉ 6144 của mảng A vào thanh ghi $t0			

Đáp án: D

Câu 39

Cấp độ	2AN	Thời gian	1
CĐR: 1.2.1.1			

Cho một mảng A có 8 từ có địa chỉ cơ sở là 0. Mỗi ô nhớ chỉ chứa 1 byte dữ liệu (đánh địa chỉ theo byte). Mỗi ô nhớ chứa giá trị bằng với giá trị địa chỉ của ô nhớ đó. Hỏi giá trị của thanh ghi $s0 sau khi thực hiện các lệnh sau bằng bao nhiêu? Giả sử đây là bộ nhớ Big-endian. addi $s0, $zero, 0 lw $t0, 4($s0) add $s0, $s0, $t0; A. 00000100 00000101 00000110 00000111 B. 00000111 00000110 00000101 00000100 C. 00000100 D. 00000111

Đáp án: A

Câu 40

Cấp độ	1AN	Thời gian	1
CĐR: 1.2.1.1			
Cho biết giá trị của thanh ghi $t3 sau khi thực hiện lệnh sau add $t2, $t1, $t0 addi $t3, $t2, 80000 Giả sử giá trị ban đầu chứa trong thanh ghi $t0 = 0, $t1 = 1, $t2 = 2. A. $t3 = 80000 B. $t3 = 80001 C. $t3 = 80003 D. Cả 3 đáp án trên đều sai			

Đáp án: D

Câu 41

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.1			
Mã máy ngôn ngữ MIPS của lệnh sub $t3, $t1, $t2 là gì? Cho biết chỉ số của thanh ghi $t1 là 9, $t2 là 10, $t3 là 11; giá trị của trường opcode của lệnh sub là 0, trường shamt là 0, trường funct của lệnh sub là 0x22. A. 000000 01001 01010 01011 00000 100010 B. 000000 01011 01001 01010 00000 100010 C. 000000 01011 01010 01001 00000 100010 D. 000000 01001 01010 01011 00000 010110			

Đáp án: A

Câu 42

Cấp độ	1AN	Thời gian	1
CĐR: 1.2.1.1			

Cho $t1 = 0xffffffff1 Giá trị của thanh ghi $t2 và $t3 là bao nhiêu sau khi thực thi lệnh sau: sltiu $t2, $t1, 0x73 slti $t3, $t1, 0x73. A. $t2 = 1; $t3 = 1 B. $t2 = 0; $t3 = 1 C. $t2 = 1; $t3 = 0 D. $t2 = 0; $t3 = 0

Đáp án: B

Câu 43

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.4			
Trong kiến trúc máy tính MIPS, khi máy tính thực thi lệnh jal 400 thì A. $ra = PC + 4 và PC = 400 B. $ra = PC và PC = PC + 400 C. $ra = PC + 4 và PC = 1600 D. $ra = PC và PC = PC + 1600			

Đáp án: A

Câu 44

Cấp độ	1AN	Thời gian	1
CĐR: 1.2.1.1			
Giả sử lệnh beq $s1, $s2, 100 được đặt trong bộ nhớ chương trình có địa chỉ là 200, đồng thời giá trị của thanh ghi $s1= 100, giá trị thanh ghi $s2 = 200. Hỏi sau khi máy tính thực thi lệnh trên thì máy tính sẽ tiếp tục thực thi lệnh trong bộ nhớ chương trình có địa chỉ là bao nhiêu A. 100 B. 200 C. 204			
D. 300			

Đáp án: C

Câu 45

Cấp độ	1AN	Thời gian	1
CĐR: 1.2.1.1			
Giả sử lệnh beq $s1, $s2, 100 được đặt trong bộ nhớ chương trình có địa chỉ là 200, đồng thời giá trị của thanh ghi $s1= 100, giá trị thanh ghi $s2 = 100. Hỏi sau khi máy tính thực thi lệnh trên thì máy tính sẽ tiếp tục thực thi lệnh trong bộ nhớ chương trình có địa chỉ là bao nhiêu A. 100 B. 604 C. 204			

D. 300

Đáp án: B

Câu 46

Cấp độ	1U	Thời gian	1
CĐR: 1.3.2.13			
Giả sử chiều dài dữ liệu được lưu trữ trong stack của bộ vi xử lí là 1 byte đối với mỗi tác vụ PUSH hoặc POP. Tuần tự các bước của tác vụ PUSH: A. Tăng stack lên 2, sau đó lưu trữ dữ liệu 8-bit vào stack tại địa chỉ trỏ bởi SP B. Giảm stack đi 1, sau đó lưu trữ dữ liệu 16-bit vào stack tại địa chỉ trỏ bởi SP C. Giảm stack đi 1, sau đó lưu trữ dữ liệu 8-bit vào stack tại địa chỉ trỏ bởi SP D. Lưu trữ dữ liệu 8-bit vào stack tại địa chỉ trỏ bởi SP, sau đó tăng stack lên 1			

Đáp án: C

Câu 47

Cấp độ	1U	Thời gian	1
CĐR: 1.3.2.13			
Giả sử chiều dài dữ liệu được lưu trữ trong stack của bộ vi xử lí là 1 byte đối với mỗi tác vụ PUSH hoặc POP. Tuần tự các bước của tác vụ POP: A. Tăng stack lên 2, sau đó lấy ra dữ liệu 8-bit từ stack tại địa chỉ trỏ bởi SP B. Lấy ra dữ liệu 16-bit từ stack tại địa chỉ trỏ bởi SP, sau đó tăng stack lên 1 C. Tăng stack lên 1, sau đó lấy ra dữ liệu 8-bit từ stack tại địa chỉ trỏ bởi SP D. Lấy ra dữ liệu 8-bit từ stack tại địa chỉ trỏ bởi SP, sau đó tăng stack lên 1			

Đáp án: D

Câu 48

Cấp độ	1U	Thời gian	1
CĐR: 1.3.2.13			
Chương trình sau mất bao nhiêu chu kí để hoàn thành việc thực thi? (Giả sử mỗi lệnh thực thi mất 1 chu kì) batdau: jal sub1			

hoanthanh: sub1: jal sub2 jr $ra sub2: jr $ra A. 3 chu kì B. 4 chu kì C. 8 chu kì D. Chương trình thực thi mãi mãi

Đáp án: D

Câu 49

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Một file chứa một bức ảnh số, mỗi pixel thể hiện một mức xám có giá trị từ 0 đến 255, lệnh nào sau đây được sử dụng để load giá trị của một pixel vào thanh ghi ? A. lb. B. lbu. C. lw. D. lhu.			

Đáp án: B

Câu 50

Cấp độ	2U	Thời gian	2
CĐR: 1.2.1.1, 1.2.1.4			
Lệnh nào dùng để chuyển giá trị của ô nhớ tại địa chỉ 0x11000008 trong bộ nhớ dữ liệu vào thanh ghi $7. Biết thanh ghi cơ sở $10 có giá trị 0x11000000 : A. lw $7, 2 ($10). B. lw $7, 8 ($10). C. sw $7, 2 ($10). D. sw $7, 8 ($10).			

Đáp án: B

Câu 51

Cấp độ	2A	Thời gian	5
CĐR: 1.2.1.1, 1.2.1.4			

Một lệnh có mã máy là 0x00AF8020, cho biết lệnh này là lệnh gì ? A. add $s0, $a1, $t7. B. sw $s0, 20($t7). C. sll $a1, $s0, 8. D. beq $s0, $t7, 0x20.

Đáp án: A

Câu 52

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1, 1.2.1.4			
Lệnh nào sau đây khởi tạo thanh ghi $9 với giá trị 15 ? A. addi $9, 0, E. B. ori $9, 0, 0x15. C. addi $t1, $9, 15. D. ori $9, 0, 15.			

Đáp án: D

Câu 53

Cấp độ	2A	Thời gian	4
CĐR: 1.2.1.1, 1.2.1.4			
Mã máy của lệnh addi $t2, $t1, 10 là ? A. 0x0635120A. B. 0x23541200. C. 0x212A000A. D. 0x231C010A.			

Đáp án: C

Câu 54

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Lệnh nào sau đây KHÔNG phải là lệnh toán học ? A. add. B. and. C. sub. D. addi.			

Đáp án: B

Câu 55

Cấp độ	2AN	Thời gian	3
CĐR: 1.2.1.1, 1.2.1.4			

Cho đoạn lệnh sau
addi f, f, 1
add f, g, h
Nếu các giá trị f, g, h và i có giá trị tương ứng 1, 2, 3 và 4 thì giá trị cuối cùng của f là bao nhiêu?
A. 1.
B. 6.
C. 7. D. 8.			

Đáp án: C

Câu 56

Cấp độ	2AN	Thời gian	3
CĐR: 1.2.1.1, 1.2.1.4			
Cần bao nhiêu lệnh hợp ngữ để biểu diễn câu lệnh trong C sau : f = g – A[B[4]] A. 3. B. 4. C. 5. D. 6.			

Đáp án: C

Câu 57

Cấp độ	2AN	Thời gian	4
CĐR: 1.2.1.1, 1.2.1.4			
Thanh ghi $s0 và $s1 lưu các giá trị 0x84211248 và 0x35799753. Kết quả của thanh ghi $t0 khi thực thi lệnh *add $t0, $s0, $s1* A. 11011001100110101010100110 00. B. 11011001100110101010100110 11. C. 11011001100110101010100110 10. D. 11011001100110101010100110 01.			

Đáp án: B

Câu 58

Cấp độ	2A	Thời gian	3

CĐR: 1.2.1.1, 1.2.1.4
Mã máy nào tương ứng với cây lệnh add $t0, $s2, $t0 ? A. 00000010010010000100000000100001. B. 00000010010010001100000000100000. C. 00000010010010000100000000100000. D. 00000010110010000100000000100000.

Đáp án: C

Câu 59

Cấp độ	2AN	Thời gian	4
CĐR: 1.2.1.1, 1.2.1.4			
Đoạn lệnh sau tương ứng với câu lệnh C nào ? Giả sử i,j,g,h,f được lưu trong các thanh ghi: $s3,$s4, $1,S2,S0			
bne $s3,$s4,Else add $s0, $s1, $s2 j exit Else: sub $s0, $s1, $s2 exit: A. if (i == j) f = g – h; else f = g + h;. B. if (i <= j) f = g + h; else f = g – h;. C. if (i # j) f = g + h; else f = g – h;. D. if (i # j) f = g – h; else f = g + h;.			

Đáp án: D

Câu 60

Cấp độ	2AN	Thời gian	5
CĐR: 1.2.1.1, 1.2.1.4			

Đoạn lệnh sau tương ứng với đoạn lệnh C nào?

```
Loop:  sll $t1,$s3,2
       add $t1,$t1,$s6
            lw $t0,0($t1)
       bne $t0,$s5, Exit
            addi $s3,$s3,1

       j Loop
   Exit:
```

A. while (save[i*4] == k) i += 1;.

B. while (save[i] == k) i = i + 1;.

C. while (save[i] # k) i += 1;.

D. while (save[i]*4 == k) i += 1;.

Đáp án: B

Câu 61

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Định nghĩa nào **KHÔNG** đúng về thủ tục ? A. Thủ tục là một công cụ mà lập trình viên sử dụng để xây dựng cấu trúc của những chương trình. B. Thủ tục làm cho các chương trình đó dễ hiểu hơn vừa làm cho mã nguồn của các chương trình này có thể được tái sử dụng. C. Thủ tục này cho phép lập trình viên tại một thời điểm chỉ cần tập trung vào một công phần của việc.			
D. Thủ tục giúp cho máy tính có thể xử lý công việc dễ dàng hơn theo từng kiến trúc đã máy tính xây dựng trước.			

Đáp án: D

Câu 62

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			

Chương trình cần phải qua bao nhiêu bước để thực thi một thủ tục ? A. 5. B. 6. C. 7. D. 8.

Đáp án: B

Câu 63

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Bước cuối cùng trong quá trình thực thi một thủ tục là ? A. Chuyển quyền điều khiển cho thủ tục. B. Yêu cầu tài nguyên lưu trữ cần thiết cho thủ tục. C. Trả điều khiển về vị trí mà thủ tục được gọi. D. Lưu kết quả ở một nơi mà chương trình có thể truy xuất được.			

Đáp án: C

Câu 64

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Lệnh MIPS sau thuộc định dạng nào ‘addi $t2, $t2, 2’ ? A. R-type. B. I-type. C. J-type. D. A-type.			

Đáp án: B

Câu 65

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Từ MIPS trong kiến trúc tập lệnh MIPS có nghĩa là gì ? A. Million Instructions Per Second. B. Microprocessor without Interlocked Pipeline Stages.			

C. Many Instructions Per Second.
D. Microprocessor Interlocked Pipeline Stages.

Đáp án: B

Câu 66

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Câu lệnh trên ngôn ngữ C là : a = b + c thì trên ASM của MIPS được viết lại là ? A. add b, c, a. B. addi b, c, a. C. add a, b, c. D. addi a, b, c.			

Đáp án: C

Câu 67

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Trong kiến trúc MIPS có bao nhiêu thanh ghi ? A. 16. B. 24. C. 32. D. 64.			

Đáp án: C

Câu 68

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Một “từ” (word) trong kiến trúc MIPS có bao nhiêu bit ? A. 8. B. 16. C. 24. D. 32.			

Đáp án: D

Câu 69

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Lệnh chuyển dữ liệu là ? A. Một lệnh di chuyển dữ liệu giữa bộ nhớ và bộ nhớ. B. Một lệnh di chuyển dữ liệu giữa bộ nhớ và thanh ghi.			

C. Một lệnh di chuyển dữ liệu giữa thanh ghi và thanh ghi.
D. Một lệnh di chuyển dữ liệu giữa các bộ phận trong máy tính.

Đáp án: B

Câu 70

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Toán hạng nào **KHÔNG** phải là toán hạng trong kiến trúc MIPS ? A. Toán hạng thanh ghi. B. Toán hạng bộ nhớ. C. Toán hạng biến. D. Toán hạng hằng.			

Đáp án: C

Câu 71

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Thanh ghi nào **KHÔNG** phải là thanh ghi trong kiến trúc MIPS ? A. Global Pointer (gp). B. Base Pointer (bp). C. Stack Pointer (sp). D. Frame Pointer (fp).			

Đáp án: B

Câu 72

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Địa chỉ nào **KHÔNG** phải là địa chỉ bộ nhớ MIPS thực tế ? A. 0. B. 2. C. 4. D. 8.			

Đáp án: B

Câu 73

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Lệnh chuyển dữ liệu một word từ bộ nhớ vào thanh ghi là ? A. sw. B. lw. C. sb. D. lb.			

Đáp án: B

Câu 74

Cấp độ	2Ans	Thời gian	4
CĐR: 1.2.1.1			
Giả sử rằng A là một mảng của 50 từ và trình biên dịch đã kết hợp các biến g và h với các thanh ghi $s1 và $s2 như trước. Giả định rằng địa chỉ bắt đầu của mảng A (hay địa chỉ cơ sở) chứa trong $s3. Hãy biên dịch đoạn lệnh bằng ngôn ngữ C sau, theo thực tế trong MIPS: g = h + A[10]; A. addx $s1, $s2, 10($s3). B. lw $t0, 10($s3) add $s1, $s2, $t0. C. lw $t0, 40($s3) add $s1, $s2, $t0. D. add $s1, $s2, 40($s3).			

Đáp án: B

Câu 75

Cấp độ	2A	Thời gian	1
CĐR: 1.2.1.1			
Lệnh nào sau đây đúng theo kiến trúc MIPS? A. **addi** $s3, $s3, 4. B. **add** $s3, $s3, 4. C. **subi** $s3, $s3, 4. D. **sub** $s3, $s3, 4.			

Đáp án: C

Câu 76

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Lệnh MIPS có mấy loại định dạng ? A. 2. B. 3. C. 4. D. 5.			

Đáp án: B

Câu 77

Cấp độ	2R	Thời gian	1

CĐR: 1.2.1.1
Lệnh R-type có bao nhiêu trường ? A. 4. B. 5. C. 6. D. 7.

Đáp án: C

Câu 78

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Địa chỉ toán hạng đích (thanh ghi kết quả) trong lệnh add thuộc R-type là bit thứ bao nhiêu A. 6-10. B. 11-15. C. 16-20. D. 21-25.			

Đáp án: B

Câu 79

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Trường địa chỉ trong lệnh J-type có bao nhiêu bit ? A. 8. B. 16. C. 24. D. 26.			

Đáp án: D

Câu 80

Cấp độ	2A	Thời gian	4
CĐR: 1.2.1.1, 1.2.1.4			
Lệnh add $t0, $s1, $s2 có mã máy tương ứng là A. 000000 10001 10110 01000 00000 100000. B. 000000 10011 10010 01000 00000 100000. C. 000000 10001 10010 01000 00000 100000. D. 000000 10001 10010 01010 00000 100000.			

Đáp án: C

Câu 81

Cấp độ	2A	Thời gian	4
CĐR: 1.2.1.1, 1.2.1.4			
Lệnh tương ứng với mã máy 0x8e110020 là : A. lw $s1, 32($s0). B. sw $s1, 32($s0). C. lw $s2, 32($s0). D. sw $s2, 32($s0).			

Đáp án: A

Câu 82

Cấp độ	2A	Thời gian	4
CĐR: 1.2.1.1, 1.2.1.4			
Lệnh tương ứng với mã máy 0x0014a080 là : A. sll $s4, $s3, 34. B. sll $s3, $s4, 34. C. sll $s2, $s4, 34. D. sll $s3, $s2, 34.			

Đáp án: D

Câu 83

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Ngôn ngữ cấp thấp mô tả lệnh của máy tính thông quá các ký hiệu biểu diễn (symbol) là ngôn ngữ gì ? A. C. B. Java. C. Assembly. D. Ngôn ngữ máy.			

Đáp án: C

Câu 84

Cấp độ	2AN	Thời gian	4
CĐR: 1.2.1.1, 1.2.1.4			

Register	Value
R1	12
R2	16
R3	20
R4	24

Cho giá trị các thanh ghi như trong bản sau :

Giá trị của thanh ghi R3 sau khi thực hiện câu lệnh mã giả:

add R3, R2, R1

là bao nhiêu ? A. 16.
B. 12.
C. 20. D. 28.

Đáp án: D

Câu 85

Cấp độ	2A	Thời gian	3
CĐR: 1.2.1.1			
Thanh ghi $s3 có giá trị là 24 thì câu lệnh : *sw $t0, 8($s3)* sẽ ghi giá trị của t0 vào ô nhớ thứ bao nhiêu ? A. 26. B. 32. C. 66. D. 40.			

Đáp án: B

Câu 86

Cấp độ	2A	Thời gian	3
CĐR: 1.2.1.1, 1.2.1.4			

Trong câu lệnh sw, vùng nhớ tối đa mà câu lệnh có thể truy cập từ địa chỉ base là bao nhiêu ? A. 8192 words. B. 8192 bytes. C. 8192 GB. D. 8192 MB.

Đáp án: A

Câu 87

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Trong kiến trúc thanh ghi của MIPS thì thanh ghi $s5 tương ứng với thanh ghi số mấy ? A. 16. B. 21. C. 23. D. 18.			

Đáp án: B

Câu 88

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Thanh ghi thứ hai toán hạng nguồn là thanh ghi nào? A. rs. B. rd. C. rt. D. rn.			

Đáp án: C

Câu 89

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Có bao nhiêu thanh ghi được sử dụng để truyền tham số trong quá trình gọi thủ tục ? A. 4. B. 3. C. 2. D. 1.			

Đáp án: A

Câu 90

Cấp độ	1A	Thời gian	1
CĐR: 1.2.1.1			

Trong các câu lệnh assembly MIPS bên dưới. Câu lệnh nào dùng để đọc dữ liệu từ ô nhớ A[2], lưu vào thanh ghi *$s1*. Biết địa chỉ base của mảng A lưu trữ trong thanh ghi *$s2*.

A. lw $s1, 8($s2)
B. lw $s1, 2($s2)
C. sw $s1, 8($s2)

D. sw $s1, 2($s2)

Đáp án: A

Câu 91

Cấp độ	2AN	Thời gian	1
CĐR: 1.2.1.1, 1.3.2.13			

Biểu diễn lệnh: *sw $s3, 20($s2)* thành mã máy dưới dạng thập lục phân?
A. 0 x ae530014
B. 0 x ac530014
C. 0 x ae550014
D. 0 x ae530010

Đáp án: A

Câu 92

Cấp độ	2U	Thời gian	1
CĐR: 3.3.2.1			

Trong kiến trúc MIPS, số 10_{ten} được lưu trữ theo kiểu *little endian* như thế nào?
A. 0xA0000000
B. 0x000000A0
C. 0x0000000A
D. 0x0A000000

Đáp án: C

Câu 93

Cấp độ	2AN	Thời gian	11
CĐR: 1.2.1.1, 1.3.2.13			

Giả sử biến *h* được kết nối với thanh ghi *$s1* và địa chỉ cơ sở của mảng *A* là trong *$s2*. Biên dịch câu lệnh C thực hiện dưới đây sang MIPS?

A[5] = h + A[8];

A. lw $t0, 32($s2)
add $t0,$s1,$t0
sw $t0,20($s2) B.
lw $t0, 32($s2)
addi $t0,$s1,$t0
sw $t0,20($s2) C.
lw $t0, 8($s2)
addi $t0,$s1,$t0
sw $t0,5($s2) D.
lw $t0, 8($s2)
add $t0,$s1,$t0
sw $t0,5($s2)

Đáp án: A

Câu 94

Cấp độ	1U	Thời gian	1
CĐR: 1.2.1.1			

Trong biểu diễn số có dấu của kiến trúc MIPS, bit thứ 32 của một word được gọi là bit dấu?
A. Đúng
B. Sai

Đáp án: A

Câu 95

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			

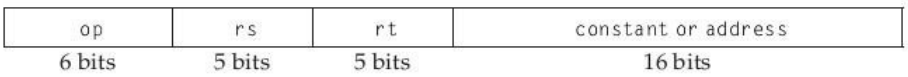
Trong định dang lệnh kiến trúc MIPS phần opcode có bao nhiêu bit?
A. 5
B. 6
C. 7
D. 8

Đáp án: B

Câu 96

Cấp độ	2R	Thời gian	1
CĐR: 3.3.2.1			

Hình dưới đây là định dạng lệnh nào trong kiến trúc MIPS?



A. R -type
B. I – type
C. J - type
D. U – type

Đáp án: B

Câu 97

Cấp độ	2R	Thời gian	1
CĐR: 3.3.2.1			
Đối với định dạng lệnh R-type của kiến trúc MIPS, khi trường opcode có giá trị 0, ta cần kết hợp với trường nào để xác định lệnh và trường này có bao nhiêu bit? A. shamt & 5bit B. funct & 5bit C. shamt & 6bit D. funct & 6bit			

Đáp án: D

Câu 98

Cấp độ	2R	Thời gian	1
CĐR: 3.3.2.1			
Trong định dạng lệnh I-type của kiến trúc MIPS, trường *constant/address* có bao nhiêu bit? A. 24 B. 5 C. 16 D. 14			

Đáp án: C

Câu 99

Cấp độ	2A	Thời gian	1
CĐR: 3.3.2.1, 1.3.2.13			
Với định dạng R-type trong kiến trúc MIPS, khi trường opcode có giá trị 0 và trường funct có giá trị là 32_{ten}. Xác định tên lệnh: A. add B. addi C. sub D. lw			

Đáp án: A

Câu 100

Cấp độ	2A	Thời gian	1
CĐR: 1.3.2.13			
Giả sử thanh ghi $s1 có giá trị *0x00003b0*, thực hiện câu lệnh trong kiến trúc MIPS: *sll $t0,$s1,2*. Xác định giá trị trong thanh ghi $t0? A. 0x00000ec B. 0x00001D8 C. 0x00000ec0 D. 0x00000760			

Đáp án: C

Câu 101

Cấp độ	3AN	Thời gian	11
CĐR: 3.3.2.1, 1.3.2.13			
Cho câu lệnh C: *f = g – A[B[4]];* Giả sử *f,g* lần lượt ở các thanh ghì *$s0, $s1*. Đại chỉ cơ sở/nền của mảng A và B lần lượt được lưu trong các thanh ghi *$s2, $s3*. Hãy chuyển câu lệnh C trên sang lệnh MIPS bằng cách sắp xếp các câu lệnh ở dưới.			

STT	Lệnh
1	sub $s0, $s1, $s0

2	lw $s0, 0($t0)
3	sll $t0, $t0, 2
4	add $t0, $t0, $s2
5	lw $t0, 16($s3)

A. 5,3,4,2,1
B. 2,3,4,5,1
C. 5,4,3,2,1
D. 5,3,2,4,1

Đáp án: A

Câu 102

Cấp độ	1R	Thời gian	1
CĐR: 3.3.2.1			

MIPS **KHÔNG** hỗ trợ trực tiếp lệnh nào?
A. AND
B. NOT
C. NOR
D. OR

Đáp án: B

Câu 103

Cấp độ	1R	Thời gian	0.5
CĐR: 1.2.1.1			

Độ rộng bit của các thanh ghi trong cấu trúc MIPS?
A. 8 bit
B. 16 bit
C. 32 bit
D. 64 bit

Đáp án: C

Câu 104

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			

Kiến trúc MIPS có bao nhiêu thanh ghi ?
A. 8
B. 16
C. 32
D. 64

Đáp án: C

Câu 105

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			

Lệnh [bne $s, $s2, 25] thuộc nhóm lệnh nào: A. Nhóm lệnh số học B. Nhóm lệnh rẽ nhánh có điều kiện C. Nhóm lệnh rẽ nhánh không điều kiện D. Nhóm lệnh truyền dữ liệu

Đáp án: B

Câu 106

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Lệnh [lw $s1, 20($s2)] thuộc nhóm lệnh nào? A. Nhóm lệnh số học B. Nhóm lệnh rẽ nhánh có điều kiện C. Nhóm lệnh logic D. Nhóm lệnh truyền dữ liệu			

Đáp án: D

Câu 107

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Lệnh nào là lệnh nhảy đến một địa chỉ đích (jump to target address) A. J 2400 B. Jr $ra C. Jal 2500 D. Cả ba lệnh trên			

Đáp án: A

Câu 108

Cấp độ	2U, 2AP	Thời gian	1
CĐR: 1.2.1.1			
Biểu diễn lệnh add $s1, $s2,$s3 dưới dạng mã máy nhị phân: A. 000000 10001 10010 01000 00000 100000 B. 000000 01000 10010 10001 00000 100000 C. 001000 10001 10010 01000 00000 100000 D. 001000 01000 10010 10001 00000 100000			

Đáp án: A

Câu 109

Cấp độ	2U, 2AP	Thời gian	1
CĐR: 1.2.1.1			

Biểu diễn lệnh lw $t0, 1200($t1) dưới dạng mã máy nhị phân A. 101011 01001 01000 0000010010110000 B. 101011 01000 01001 0000010010110000 C. 100011 01000 01001 0000010010110000 D. 100011 01001 01000 0000 010010110000

Đáp án: D

Câu 110

Cấp độ	2U, 2AP	Thời gian	1
CĐR: 1.2.1.1			
Biểu diễn lệnh sw $t0, 1200($t1) dưới dạng mã máy nhị phân A. 101011 01001 01000 0000 0100 1011 0000 B. 101011 01001 01000 0000 0100 1011 0000 C. 101011 01000 01001 0000 0100 1011 0000 D. 100011 01000 01001 0000 0100 1011 0000			

Đáp án: A

Câu 111

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			

Biểu diễn số -20 dưới dạng nhị phân 8 bit bù 2 A. 00010100 B. 11101011 C. 11101100 D. 11111100

Đáp án: C

Câu 112

Cấp độ	2U 1AP	Thời gian	1
CĐR: 1.2.1.1			
Đoạn mã hợp ngữ sau thực hiện biểu thức nào add $t0,$s1,$s2 sub $t1,$s4,$s3 sub $s0,$t0,$t1 Giả sử f,g,h,i,j được gán cho các thanh ghi $s0, $s1, $s2, $s3, $s4 A. f = (g + h) + (j-i); B. f = (g + h) + (i -j); C. f = (g - h) + (i - j); D. f = (g+i)-(h+j)			

Đáp án: A

Câu 113

Cấp độ	2U 1AP	Thời gian	1

CĐR: 1.2.1.1
Lệnh MIPS nào tương đương với mã lệnh C sau đây **if ($s2 < $s3)** **$s1 = 1; else** **$s1 = 0;** A. beq $s1,$s2,$s3 B. slt $s1,$s2,$s3 C. sltu $s1,$s2,$s3 D. sltu $s2,$s1,$s3

Đáp án: C

Câu 114

Cấp độ	2AP	Thời gian	1
CĐR: 1.2.1.1			
Xác định giá trị các thanh ghi $s1,$s2,$s3, sau khi thực hiện phép toán (sub $s3, $s2, $s1). Biết rằng trước khi thực hiện phép toán, giá trị các thanh ghi là: $s1 = 100, $s2 =145 , $s3 = 53 A. $s1 = 91, $s2 =10 , $s3 = 53 B. $s1 = 100, $s2 =10 , $s3 = 45 C. $s1 = 100, $s2 =10 , $s3 = 245 D. $s1 = 92, $s2 =145 , $s3 = 53			

Đáp án: D

Câu 115

Cấp độ	3AP 2AN	Thời gian	1
CĐR: 1.2.1.1			

Xác định giá trị các thanh ghi $s1, $s2, sau khi thực hiện lệnh [lw $s1,24($s2)]. Biết rằng trước khi thực hiện lệnh trên, giá trị các thanh ghi $s1 = 100, $s2 =4, và bảng giá trị bộ nhớ:

Địa chỉ	Giá trị
4	12BDh
8	0012h
12	0124H
..	..
24	2356h
28	35D4h
32	145Dh

A. $s1 = 35D4h, $s2 = 28
B. $s1 = 2356h, $s2 =4
C. $s1 = 100, $s2 =35D4h
D. $s1 = 35D4h, $s2 = 4

Đáp án: D

Câu 116

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Kết quả nhị phân dạng bù 1 của số thập lục phân 0xAD là A. 10101101 B. 10101111 C. 11010010 D. 01010010			

Đáp án: D

Câu 117

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			
Chức năng của thanh ghi đếm chương trình (PC.? A. Đếm số lượng lệnh của một chương trình B. Đếm thời gian thực hiện một chương trình C. Chứa kết quả của lệnh được thực thi ở thời điểm hiện tại D. Chứa địa chỉ của lệnh được thực thi ở thời điểm hiện tại			

Đáp án: D

Câu 118

Cấp độ	3U 3AP	Thời gian	1
CĐR: 1.2.1.1			
Cho đoạn mã MIPS dưới: 0x0040005C jal sum ….. 0x004000A0 sum: add $v0, $a0, $a1 Xác định mã máy của lệnh [jal sum] A. 0x00100028 B. 0x0040005C C. 0x0C100028 D. 0x004000A0			

Đáp án: C

Câu 119

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Bộ nhớ lệnh lưu trữ các lệnh dưới dạng A. Mã ASCII B. Số binary C. Số hex D. Số binary và số hex			

Đáp án: B

Câu 120

Cấp độ	1R	Thời gian	1
CĐR: 1.2.1.1			
Kiến trúc MIPS thuộc loại kiến trúc A. Thanh ghi tích luỹ B. Stack C. Register (load-store) D. Register memory			

Đáp án: C

Câu 121

Cấp độ	2AP 2AN	Thời gian	1
CĐR: 1.2.1.1			
Viết mã hợp ngữ MIPS thực hiện phép tính: $s2 = $s1*36 A. sll $t0, $s1, 2 sll $t1, $s1, 5 add $s2, $t0,t1 B. srl $t0, $s1, 2 srl $t1, $s1, 5 add $s2, $t0,t1 C. add $t0, $s1, 32 add $t1, $t0, 4 add $s2, $t0,t1 D. sll $t0, $s1, 2 sll $t1, $s1, 5 add $t1, $t0,$s2			

Đáp án: A

Câu 122

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1, 1.2.1.4			
Phần mềm nào sau đây chuyển đổi từ ngôn ngữ cấp cao sang ngôn ngữ hợp ngữ A. Compiler B. Assembler C. Loader D. Linker			

Đáp án: A

Câu 123

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1, 1.2.1.4			

Phần mềm nào sau đây chuyển đổi từ ngôn ngữ cấp hợp ngữ sang ngôn ngữ máy A. Compiler B. Assembler C. Loader D. Linker

Đáp án: B

Câu 124

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1, 1.2.1.4			
Vùng nhớ nào chứa mã lệnh của chương trình A. Dynamic data segment B. Text data segment C. Global data segment D. Reserved data segment			

Đáp án: B

Câu 125

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1, 1.2.1.4			
Vùng nhớ nào được sử dụng để cấp phát/giải phóng trong quá trình thực thi chương trình A. Heap B. Stack C. Array D. Register file			

Đáp án: A

Câu 126

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1, 1.2.1.4			
Vùng nhớ nào được sử để gọi thủ tục trong thủ thủ (hàm con được gọi trong hàm con)? A. Heap B. Stack C. Array D. Register file			

Đáp án: B

Câu 127

Cấp độ	3A	Thời gian	1
CĐR: 1.2.1.1			

Không gian địa chỉ tối đa của MIPS-32 là A. 4GB (giga bytes) B. 4Gb (giga bits) C. 1GB (giga bytes) D. 1Gb (giga bits)

Đáp án: A

Câu 128

Cấp độ	2R 2U 2AN	Thời gian	1
CĐR: 1.2.1.1, 3.3.2.1			
Sắp xếp trình tự các chương trình để hoàn thành các bước để biên dịch và bắt đầu một chương trình: 1. Assembler 2. Compiler 3. Linker 4. Loader A. 1,2,3,4 B. 2,1,3,4 C. 2,1,4,3 D. 2,3,1,4			

Đáp án: B

Câu 129

Cấp độ	3U 1A	Thời gian	1
CĐR: 1.2.2.1			
Vùng nhớ global data segment có tầm địa chỉ 0x10000000-0x1000FFFC. Vùng nhớ này có dung lượng là: A. 128KB B. 64KB C. 32KB D. 16KB			

Đáp án: B

Câu 130

Cấp độ	3A	Thời gian	1
CĐR: 1.2.1.1			
Tầm địa chỉ của không gian vùng nhớ của MIPS-32 là A. 0x00000000 - 0xFFFFFFFC B. 0x00400000 - 0x0FFFFFFC C. 0x00000000 - 0x0FFFFFFC D. 0x00400000 - 0x7FFFFFFC			

Đáp án: A

Câu 131

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1; 3.3.2.1			
Stack được truy xuất theo nguyên lý FIFO, đúng hay sai? A. Đúng B. Sai			

Đáp án: B

Câu 132

Cấp độ	3AP 2AN	Thời gian	1
CĐR: 1.2.1.1			
Cho đoạn mã lệnh MIPS và địa chỉ của lệnh như sau: 0xA4 beq $t0, $0, else 0xA8 addi $v0, $0, 1 0xAC addi $sp, $sp, 8 0xB0 jr $ra 0xB4 else: addi $a0, $a0, -1 0xB8 jal factorial Mã máy của lệnh [beq $t0, $s0, else] là: A. 0x11000003 B. 0x11000004 C. 0x10800003 D. 0x10800004			

Đáp án: A

Câu 133

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1, 3.3.2.1			
Vùng nhớ global data được sử dụng để làm gì? A. Sử dụng để lưu các biến toàn cục, cục bộtrong quá trình thực thi chương trình B. Sử dụng để lưu các biến toàn cục trong quá trình gọi thủ tục C. Sử dụng để lưu các biến toàn cục trong quá trình thực thi chương trình D. Sử dụng để lưu các biến toàn cục, khai báo trước khi thực thi chương trình			

Đáp án: D

Câu 134

Câu 14

Cấp độ	2AN	Thời gian	2
CĐR: 3.3.1.1			

Cho đoạn chương trình được viết bằng code C như sau:
C code:
int i = 0;
while (x[i] == y[i]){
i +=1;
} Đoạn chương trình MIPS Assembly dưới đây được viết tương đương với chương trình C cho trên. MIPS assembly code:
and $t0, $t0, $zero // Khởi động thanh ghi $t0
LOOP_WHILE: sll $t1, $t0, 2
add $t1, $t1, $s0 // Xác định đỉa chỉ của x[i] lw
$t2, 0($t1)
add $t3, $t1, $s1 // Xác định đỉa chỉ của y[i] lw
$t4, 0($t3)
bne $t2, $t4, EXIT_WHILE addi $t0, $t0, 1
j LOOP_WHILE
EXIT_WHILE:
Thanh ghi $t0 chưa nội dung của?

a. Biến X[i]
b. Biến Y[i]
c. Biến I
d. Giá trị Zero

Đáp án: C

Câu 135

Cấp độ	2A	Thời gian	2
CĐR: 3.3.1.1			

Cho đoạn chương trình được viết bằng code C như sau:
C code:
int i = 0;
while (x[i] == y[i]){
i +=1;
} Đoạn chương trình MIPS Assembly dưới đây được viết tương đương với chương trình C cho trên. MIPS assembly code:
and $t0, $t0, $zero // Khởi động thanh ghi $t0
LOOP_WHILE: sll $t1, $t0, 2
add $t1, $t1, $s0 // Xác định đỉa chỉ của x[i] lw
$t2, 0($t1)
add $t3, $t1, $s1 // Xác định đỉa chỉ của y[i] lw
$t4, 0($t3)
bne $t2, $t4, EXIT_WHILE addi
$t0, $t0, 1
j LOOP_WHILE
EXIT_WHILE:
Thanh ghi $t2 chưa nội dung của?

a. Biến X[i]
b. Biến Y[i]
c. Biến I
d. Giá trị Zero

Đáp án: A

Câu 136

Cấp độ	2AN	Thời gian	2
CĐR: 3.3.1.1			

Cho đoạn chương trình được viết bằng code C như sau: C code:

```
int i = 0;
while (x[i] == y[i]){
                    i +=1;
```

} Đoạn chương trình MIPS Assembly dưới đây được viết tương đương với chương trình C cho trên. MIPS assembly code:

```
and $t0, $t0, $zero // Khởi động thanh ghi $t0 LOOP_WHILE: sll $t1, $t0, 2
add $t1, $t1, $s0    // Xác định đỉa chỉ của x[i] lw $t2, 0($t1)
add $t3, $t1, $s1   // Xác định đỉa chỉ của y[i] lw $t4, 0($t3)
  bne $t2, $t4, EXIT_WHILE addi $t0, $t0, 1
j LOOP_WHILE EXIT_WHILE:
```

Thanh ghi $s0 chưa nội dung là?

a. Địa chỉ của X[i]
b. Địa chỉ của Y[i]
c. Địa chỉ của Y[0]
d. Địa chỉ của X[0]

Đáp án: D

Câu 137

Cấp độ	2AN	Thời gian	2
CĐR: 3.3.1.1			

Cho đoạn chương trình được viết bằng code C như sau:
C code:
int i = 0;
while (x[i] == y[i]){
i +=1;
} Đoạn chương trình MIPS Assembly dưới đây được viết tương đương với chương trình C cho trên. MIPS assembly code:
and $t0, $t0, $zero // Khởi động thanh ghi $t0
LOOP_WHILE: sll $t1, $t0, 2
add $t1, $t1, $s0 // Xác định đỉa chỉ của x[i] lw
$t2, 0($t1)
add $t3, $t1, $s1 // Xác định đỉa chỉ của y[i] lw
$t4, 0($t3)
bne $t2, $t4, EXIT_WHILE addi $t0, $t0, 1
j LOOP_WHILE
EXIT_WHILE:
Giá trị của thanh ghi $s1 là ?

a. Nội dung của biến X[i]
b. Nội dung của biến Y[i]
c. Địa chỉ của X[0]
d. Địa chỉ củ Y[0]

Đáp án: D

Câu 138

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			

Mã lệnh của lệnh add $t2, $t0, $t1 là:

a. 01095020
b. AE0A0000
c. 02580822
d. 0EAA5020

Đáp án: A

Câu 139

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			

Mã máy AE0A0000 là của lệnh assembly nào dưới đây của kiến trúc MIPS 32 bits?

a. add $t2, $t0, $t1
b. sw $t2, 0($s0)
c. sub $t3, $s0, $t0
d. lw $t2, 0($s0)

Đáp án: B

Câu 140

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			

Mã máy 02580822 là của lệnh assembly nào dưới đây của kiến trúc MIPS 32 bits? a.
add $t2, $t0, $t1
b. sw $t2, 0($s0)
c. sub $t3, $s0, $t0
d. lw $t2, 0($s0)

Đáp án: C

Câu 141

Cấp độ	2AN	Thời gian	2
CĐR: 1.2.4.1			

Cho đoạn đoạn chương trình MIPS Assembly được thực thi ở địa chỉ lệnh 0x04000024 như sau:

```
        slt     $t2, $t0, $t1
beq     $t2, $zero, ELSE
        add     $t2, $t2, $t0
        j DONE
ELSE:   add     $t2, $t2, $t1
DONE:
```

Trong đó giá trị của các thanh ghi:
$t0 = 0000 0000 0000 0000 0000 0000 1011 1111
$t1 = 0000 0000 0000 0000 0000 0000 1100 0000
Giá trị trong thanh ghi $t2 sẽ là bao nhiêu sao khi chạy xong câu lệnh 1?
a. 0x00000000
b. 0x00000001
c. 0x000000C1
d. 0x000000C0

Đáp án: B

Câu 142

Cấp độ	3AN	Thời gian	2
CĐR: 1.2.4.1			

Cho đoạn đoạn chương trình MIPS Assembly được thực thi ở địa chỉ lệnh 0x04000024 như sau:

```
        slt     $t2, $t0, $t1
beq     $t2, $zero, ELSE
        add     $t2, $t2, $t0
        j DONE
ELSE:   add     $t2, $t2, $t1
DONE:
```

Trong đó giá trị của các thanh ghi:
$t0 = 0000 0000 0000 0000 0000 0000 1011 1111
$t1 = 0000 0000 0000 0000 0000 0000 1100 0000
Giá trị trong thanh ghi $t2 sẽ là bao nhiêu sao khi chạy xong chương trình này? a.
0x00000000
b. 0x00000001
c. 0x000000C1
d. 0x000000C0

Đáp án: C

Câu 143

Cấp độ	3AN	Thời gian	2
CĐR: 1.2.1.1			

Cho đoạn chương trình MIPS Assembly được thực thi ở địa chỉ lệnh 0x04000024 như sau:
addi $s0, $zero, 1 addi $t1,
$zero, 5 loop: beq $t1,
$zero, end sll $s0, $s0, 1
addi $t1, $t1, -1 j loop end:
Mã lệnh 0x2129FFFF là của lệnh nào ?

a. Lệnh thứ 2
b. Lệnh thứ 3
c. Lệnh thứ 4
d. Lệnh thứ 5

Đáp án: D

Câu 144

Cấp độ	3AN	Thời gian	2
CĐR: 1.2.1.1			

Cho đoạn chương trình MIPS Assembly được thực thi ở địa chỉ lệnh 0x04000024 như sau:
addi $s0, $zero, 1 addi $t1,
$zero, 5 loop: beq $t1,
$zero, end sll $s0, $s0, 1
addi $t1, $t1, -1 j loop end:
Giá trị của thanh ghi $t1 là bao nhiêu?

a. 0
b. 1
c. 2
d. 3

Đáp án: A

Câu 145

Cấp độ	3AN	Thời gian	2
CĐR: 1.2.1.1			

Cho đoạn chương trình MIPS Assembly được thực thi ở địa chỉ lệnh 0x04000024 như sau:
addi $s0, $zero, 1 addi $t1,
$zero, 5 loop: beq $t1,
$zero, end sll $s0, $s0, 1
addi $t1, $t1, -1 j loop end:
Giá trị của thanh ghi $s0 là bao nhiêu

a. 4
b. 8
c. 16
d. 32

Đáp án: D

Câu 146

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1			
Tìm biểu diễn nhị phân 8 bit của số -54 A. 11001010. B. 10100100. C. 01001010. D. 11001110.			

Đáp án: A

Câu 147

Cấp độ	2U	Thời gian	1.5
CĐR: 1.2.1.1			
Tìm biểu diễn thập phân của số nhị phân không dấu sau: 1001 1110 0110 A. -734. B. -350. C. 2534 D. 1530.			

Đáp án: C

Câu 148

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			
Dịch sang mã máy cho câu lệnh assembly: add *$t0, $s1, $s2* A. 0000 0100 1001 1101 1110 0110 0000 0110. B. 0000 0010 0011 0010 0100 0000 0010 0000. C. 0000 1010 1000 0100 0011 0111 0010 1101. D. 0000 0110 0011 0010 1110 0011 0000 0011			

Đáp án: B

Câu 149

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			
Dịch sang mã máy nhị phân cho câu lệnh assembly: lw $t1, 16($s3) A. 1000 1110 0110 1001 0000 0000 0001 0000 B. 1010 1100 1110 0000 0000 1110 1100 0010 C. 1010 0000 1001 0110 0000 0000 0000 1110 D. 0010 1100 1011 0000 1100 1001 0001 0000			

Đáp án: A

Câu 150

Cấp độ	2 AN	Thời gian	2
CĐR: 1.2.1.1, 1.2.1.4			

Chọn chuỗi lệnh assembly MIPS chính xác để thực hiện phép gán sau: A[45] = h + A[10]; A là mảng số nguyên, giả sử địa chỉ nền của mảng A và giá trị h được lưu trong thanh ghi $t1 và $s2
A. lw $t0, 40($t1)
add $t0,$s2,$t0
sw $t0,180($t1)
B. lw $t0, 10($t1)
add $t0,$s2,$t0
sw $t0, 45($t1)
C. lw $t0, 10($t1)
add $t0,$s2,$t0
sw 45($t1), $t0
D. lw $t0, 10($t1)
add $s2,$t0, $t0
sw $t0, 45($t1)			

Đáp án: A

Câu 151

Cấp độ	2 AN	Thời gian	3.5

CĐR: 1.2.1.1, 1.2.1.13
Giả sử thanh ghi $s0 và $s1 lưu giá trị biến g và h, địa chỉ nền của mảng A và B lưu trong thanh ghi $s6, $s7. Tìm dòng lệnh C tương ứng với chuỗi lệnh assembly sau: lw $t0, 16($s7) sll $t0, $t0, 2 add $t0, $t0, $s6 lw $s0, 0($t0) add $s0, $s1, $s0 A. g = B[A[4]]; B. g = h + A[B[4]]; C. A[0]= g + B[4]; D. A[B[4]] = g+h;

Đáp án: B

Câu 152

Cấp độ	2U	Thời gian	0.5
CĐR: 1.2.1.1, 1.2.1.4			
Để thực thi chương trình đang chạy, ban đầu tất cả nội dung và dữ liệu của chương trình sẽ được nạp vào: A. Bộ nhớ B. Thanh ghi C. Cache D. B và C			

Đáp án: A

Câu 153

Cấp độ	2A	Thời gian	2
CĐR: 1.2.1.1			

Tìm lệnh hợp ngữ cho chuỗi mã máy sau: 1010 1110 0110 1011 0000 0000 0001 0000 A. sub $t0, $t1, $t2 B. sw $t3, 16($s3) C. lw $t2, 4($s0) D. sw $s3, 4($t1)

Đáp án: B

Câu 154

Cấp độ	2U	Thời gian	2
CĐR: 1.2.1.1, 1.2.1.4			
Khi muốn nhảy tới một lệnh trong khoảng địa chỉ ± 2^17 so với địa chỉ lệnh hiện tại thì dùng lệnh: A. beq B. bne C. j D. A và B			

Đáp án: C

Câu 155

Cấp độ	3 AN	Thời gian	3
CĐR: 1.2.1.1, 1.2.1.4			
Để lưu giá trị hằng số 32 bit (ví dụ 32'h35DE689F) vào thanh ghi $s2 cần dùng các lệnh assembly nào? A. lệnh lw và ori B. lệnh lui và ori C. lệnh lw và andi D. lệnh lui và andi			

Đáp án: B

Câu 156

Cấp độ	2U	Thời gian	1
CĐR: 1.2.1.1, 1.2.1.4			
Giả sử giá trị 32 bit sau: 3A5F120B được lưu vào trong memory từ địa chỉ 33, hỏi mỗi byte trong 32 bit đó được lưu chính xác ở địa chỉ nào theo cách đánh địa chỉ của MIPS? A. Byte 3A, 5F, 12, 0B lần lượt lưu ở địa chỉ 32, 36, 40, 44 B. Byte 3A, 5F, 12, 0B lần lượt lưu ở địa chỉ 44, 40, 36, 32 C. Byte 3A, 5F, 12, 0B lần lượt lưu ở địa chỉ 32, 33, 34, 35 D. Byte 3A, 5F, 12, 0B lần lượt lưu ở địa chỉ 35, 34, 33, 32			

Đáp án: C

Câu 157

Cấp độ	2A	Thời gian	3
CĐR: 1.2.1.1			
Cho thanh ghi $s0=0xBEADFEED, thanh ghi $s1=0xDEADFADE, cho biết giá trị thanh ghi $s2 sau khi thực thi các lệnh sau: *sll $t2, $t0, 4 or $t2, $t2, $t1* A. 0xAB3E5400 B. 0xCFD82B05 C. 0xFED00ABF D. 0xFEFFFEDE			

Đáp án: D

Câu 158

Cấp độ	2 AN	Thời gian	2
CĐR: 1.2.1.1			

Cho câu lệnh C sau: B[5] = A[i] + B[j]. Giả sử biến j, j lưu trong thanh ghi $s1, $s2. Địa chỉ cơ sở của mảng A và B lưu trong thanh ghi $s3 và $s4. Có tối thiểu bao nhiêu lệnh assembly để thực hiện lệnh C ở trên?

A. 6

B. 9

C. 7

D. 8

Đáp án: D

Câu 159

Cấp độ	2R	Thời gian	1
CĐR: 1.2.1.1			

Cách đánh địa chỉ tương ứng của các lệnh j, jr, beq, sw lần lượt là:

A. Địa chỉ trực tiếp, địa chỉ tương đối với PC, địa chỉ cơ sở, địa chỉ thanh ghi

B. Địa chỉ tương đối với PC, địa chỉ trực tiếp, địa chỉ cơ sở, địa chỉ thanh ghi

C. Địa chỉ cơ sở, địa chỉ tương đối với PC, địa chỉ thanh ghi, địa chỉ trực tiếp

D. Địa chỉ trực tiếp, địa chỉ thanh ghi, địa chỉ tương đối với PC, địa chỉ cơ sở

Đáp án: D

Câu 160

Cấp độ	2A	Thời gian	3
CĐR: 1.2.1.1			

Cho chuỗi nhị phân 16 bit: 0xAB59, số thập phân tương ứng cho chuỗi bit trên trong trường hợp chuỗi bit là số có dấu (bù hai) và số không dấu lần lượt là: A. -22098 và -31765 B. -45099 và 65988 C. 56122 và -24567 D. -21671 và 43865

Đáp án: D

Câu 161

Cấp độ	2U	Thời gian	1.5
CĐR: 1.2.1.1			
Giả sử giá trị đang lưu trong thanh ghi $s1 và thanh ghi $s2 lần lượt là 0x3245A6D3 và 0x8B0012A5. Hỏi kết qủa thanh ghi $t3 sau khi thực hiện hai câu lệnh assembly bên dưới là bao nhiêu? slt $t3, $s1, $s2 sltu $t3, $s1, $s2 A. 1 và 0 B. 0 và 1 C. 1 và 1 D. 0 và 0			

Đáp án: B

Câu 162

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.4			

Phần nào sau đây cấp phát động cho các biến: A. Queue B. Stack C. Heap D. Banks

Đáp án C

Câu 163

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.4			
Tốc độ truy của thiết bị nào sau đây nhanh hơn RAM? A. Heaps B. Stacks C. Cache D. HDD			

Đáp án C

Câu 164

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.4			
Chức năng của thanh ghi $ra trong kiến trúc MIPS là: A. Lưu giá trị của một mảng B. Lưu giá trị địa chỉ của mảng C. Lưu giá trị địa chỉ trả về khi thực hiện lệnh gọi hàm D. Lưu các giá trị trả về của một phép toán			

Đáp án C

Câu 165

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.1			
Để quay lại chương trình chính sau khi thực hiện xong chương trình con dùng lệnh nào sau đây ? A. Jal $ra B. J $ra C. Jr $ra D. Jl $ra			

Đáp án C

Câu 166

Cấp độ	AN1	Thời gian	1

CĐR: 1.2.1.1
Đoạn lệnh assembly nào tương ứng lệnh c sau: “if ($s2 < $s3); s1 = 1; else $s1 = 0”? A. Slt $s1, $s2, 1 B. Slti $s1, $s3, $s2 C. Slt $s1, $s2, $s3 D. Sll $s1, $s2, $s3

Đáp án C

Câu 167

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.1			
Cộng trực tiếp với một số không dấu trong MIPS ta sử dụng lệnh nào? A. addiu B. addi C. addu D. addui			

Đáp án A

Câu 168

Cấp độ	R1	Thời gian	0.5
CĐR: 1.2.1.1			
Đâu không phải là một lệnh Assembly trong MIPS? A. Addi B. Add.d C. Add.s D. Add.u			

Đáp án D

Câu 169

Cấp độ	R1	Thời gian	0.5
CĐR: 3.3.2.1			
Trong kiến trúc MIPS thanh ghi $v0 chứa các số thực đúng hay sai? A. Đúng B. Sai			

Đáp án B

Câu 170

Cấp độ	R1	Thời gian	0.5
CĐR: 3.3.2.1			

Trong kiến trúc MIPS khi thực hiện phép nhân hoặc phép chia thanh ghi nào được sử dụng trong quá trình tính toán: A. Hi B. Lo C. To D. Cả a và b

Đáp án D

Câu 171

Cấp độ	R1	Thời gian	0.5
CĐR: 3.3.2.1			
Trong kiến trúc MIPS phép chia không dấu dùng lệnh nào sau đây? A. Div B. Divu C. Divi D. Diu			

Đáp án D