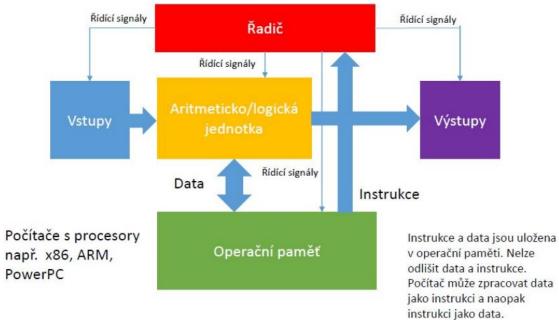
Architektura procesorů

Von Neumannova architektura



Tato architektura byla navržena v roce 1945 matematikem Johnem von Neumannem.

- Operační paměť: slouží k uchování zpracovávaného programu, zpracovávaných dat a výsledků výpočtu
- ALU aritmetickologická jednotka: jednotka provádějící veškeré aritmetické výpočty a logické operace. Obsahuje sčítačky, násobičky (pro aritmetické výpočty) a komparátory (pro porovnávání)
- **Řadič**: řídící jednotka, která řídí činnost všech částí počítače. Toto řízení je prováděno pomocí řídících signálů, které jsou zasílány jednotlivým modulům. Reakce na řídící signály, stavy jednotlivých modulů jsou naopak zasílány zpět řadiči pomocí stavových hlášení
- Vstupní zařízení: zařízení určená pro vstup programu a dat
- Výstupní zařízení: zařízení určená pro výstup výsledků, které program zpracoval

V Neumannově architektuře můžeme najít ještě dva celky:

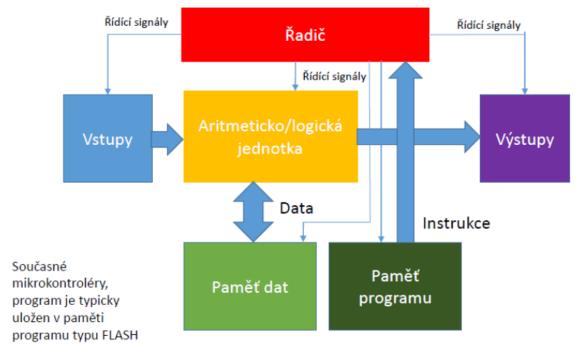
• Procesor: řadič + ALU

CPU: procesor + operační paměť

Do operační paměti se pomocí vstupních zařízení přes ALU umístí program, který bude provádět výpočet. Stejným způsobem se do operační paměti umístí data, která bude program zpracovávat. Proběhne vlastní výpočet, jehož jednotlivé kroky provádí ALU. Tato jednotka je v průběhu výpočtu spolu s ostatními moduly řízena řadičem počítače. Mezivýsledky výpočtu jsou ukládány do operační paměti. Po skončení výpočtu jsou výsledky poslány přes ALU na výstupní zařízení.

4 Von Neumannova architektura, Harvardská architektura počítače, architektura RISC a CISC, taxonomie sběrnic, paralelní, sériový, synchronní, asynchronní přenos dat

Harvardská architektura



- Paměť programu: typ flash, uchovává instrukce programu (a konstanty) i při vypnutí
- Paměť dat: statická RAM, data se ztratí při vypnutí

Každá paměť může mít jinou velikost. Díky odděleným pamětem nemůže program přepsat sám sebe a také to umožňuje paralelní přenos na dvou sběrnicích, tudíž zvýšení přenosové rychlosti.

RISC

- Reduced Instruction Set Computer
- jednoduché instrukce kódovány stejným počtem bitů
- instrukce typicky vykonávány v jednom taktu hodinového signálu, mají pevnou délku
- použit vyšší počet registrů propojených s ALU

Výhody: jednoduchost, rychlé dekódování instrukcí, umožňuje proudové zpracování instrukcí, rychlý obvodový řadič

CISC

- Complex Instruction Set Computer
- Instrukční sada obsahuje složité instrukce (kopírování bloku paměti) i jednoduché instrukce
- instrukcí je hodně
- různá délka instrukcí

Výhody: snížená četnost načítání instrukcí, možnost vícenásobného využití funkčních jednotek v různých fázích vykonávání instrukce, možnost změnit instrukční repertoár díky přítomnosti mikroprogramového řadiče

Nevýhody: složité instrukce jsou specializované a potřebují různé varianty, složitému dekodéru instrukcí (díky velkému počtu instrukcí) trvá dlouho dekódovat jednoduché a časté instrukce (sčítání), nutnost řadičů, různá délka instrukcí

4 Von Neumannova architektura, Harvardská architektura počítače, architektura RISC a CISC, taxonomie sběrnic, paralelní, sériový, synchronní, asynchronní přenos dat

Taxonomie sběrnic

Taxonomie je nauka o řazení či klasifikaci věcí. Původně bylo toto slovo užíváno výhradně v biologii, ale časem vyvinulo v synonymum klasifikace. Sběrnice dělíme dle účelu, synchronizace, směru přenosu dat a způsobu přenosu dat.

Dle účelu

- Adresová sběrnice
- Datová sběrnice
- Řídicí sběrnice
- Systémová sběrnice k přenosu dat mezi procesorem, pamětí a periferiemi, například PCI
- Periferní sběrnice např. USB, SATA...

Dle synchronizace

- Synchronní
- Asynchronní

Dle směru přenosu dat

- Jednosměrná dvě jednosměrné v opačném směru tvoří full-duplex
- Obousměrná také half-duplex (přenos nemůže probíhat současně)

Dle způsobu přenosu dat

- Paralelní
- Sériové

Přenos dat

Paralelní přenos dat je takový, kdy data "tečou" po více vodičích najednou. Díky tomu můžeme zvýšit přenosovou rychlost. Problém ale je, že data musejí dorazit nastejno. Také vodiče ovlivňují jeden druhý.

Sériový přenos dat je takový, kdy data "tečou" po jednom vodiči. Přenos bitů probíhá postupně v čase. Nemusíme řešit různé časy přijetí dat a díky tomu můžeme zvýšit přenosovou rychlost na jednom vodiči.

Asynchronní přenos je takový, který není synchronizován hodinami. Díky tomu mohou být jednotlivé úseky či dokonce bity jinak dlouhé. Bohužel z toho plyne, že musíme mít minimálně třístavovou sběrnici. Naopak nemáme žádné nároky na kvalitu generátoru hodinového signálu.

Synchronní přenos je takový, který je synchronizovaný hodinovým signálem. Odesílatel a příjemce si seřizují hodiny v průběhu přenosu. Toho můžeme dosáhnout například samostatným vodičem nebo smícháním hodinového a datového signálu.