

HW5

9731029

احمد حسن سادات

(1) 13 بیت نیاز است تا آدرس را بنویسیم

$$2^{13} = 8192$$

حزینچه اگر 13 بیت به آدرس اختصاص داده شود،
 $18 - 13 = 5 \text{ bit}$

باقی می ماند، $2^5 = 32 \leftarrow$ پس 32 حلقه مختلف داریم.

(2) الف، گینال write بعد از فعال شدن $M[AR]$ را در

Bus قرار می دهد. پس گینال load معلق به IR فعال می شود و دیتای Bus
 به $M[AR]$ (ات) را load می کند.

ب) ابتدا مقدار TR در Bus قرار می گیرد. پس گینال Read فعال می شود
 فعال می شود و از Bus مقدار TR را می خواند.
 عدد $M[AR]$ قرار می دهد.

پنجشنبه

۱۵ شعبان ۱۴۴۱

Thursday

April

2020

9

۱) ابتدا $OR \leftarrow AC$ و پس $AC \leftarrow DR$ اجرا می شود. 08:00

ابتدا گینال CLR بر AC ها زده می شود تا AC مقدارش صفر شود. 09:00

پس گینال LD بر AC فعال می شود و مقدار داخل DR با مقدار فعال AC (که صفر است) جمع می شود \rightarrow در نهایت نیز در AC ریخته می شود. 10:00

در مرحله بعدی AC بر B مقدار می گیرد و گینال LD بر DR فعال می شود تا از هر B مقدار AC را بخواند. 11:00
12:00

ولادت حضرت قائم عجل الله تعالی فرجه (۲۵۵ هـ ق) (تعطیل) و روز جهانی مستضعفان - شهادت امیر شهید علی صیاد شیرازی (۱۳۷۸ هـ ش) - سالروز افتتاح حساب شماره ۱۰۰ به فرمان حضرت امام (رحمة الله علیه) و تأسیس بنیاد مسکن انقلاب اسلامی (۱۳۵۸ هـ ش)

۲۲

فروردین

جمعه

۱۶ شعبان ۱۴۴۱

Friday

April

2020

10

08:00

۱۴ بیت برابر با ۱۴ م است. $16384 = 2^{14}$ 09:00

PC دستور بعد را نمی دارد چون هر دستور در مخزن می راند پس PC حتما ۱۶ بیت شماره دارد که می شود ۳۲ بیت. 10:00

AC دیتای خاصی را نمی دارد. 16 bit است. پس 16 bit است. 11:00

۱	۲	۳	۴	۵	۶	۷	۸
۹	۱۰	۱۱	۱۲	۱۳	۱۴	۱۵	۱۶
۱۷	۱۸	۱۹	۲۰	۲۱	۲۲	۲۳	۲۴
۲۵	۲۶	۲۷	۲۸	۲۹	۳۰	۳۱	۳۲

است. IR دستور را نمی دارد. پس IR ۳۲ بیت است. 12:00

08:00

AR ← آدرس خانه ای در حافظه را می‌دهد. آدرس 14 bit است.
پس AR نیز 14 bit است.

09:00

DR یک دیتا می‌دهد. هر دیتا 16 bit است. پس DR 16 bit است.

10:00

④ افزایش یک بک در حافظه :

11:00

12:00

یک دیتا در خانه لای حافظه وجود دارد و ما می‌خواهیم مقدار آن را +1 کنیم.

13:00

$$DR \leftarrow M[AR]$$

ابتدا آن را از حافظه Fetch می‌کنیم؛
پس آنرا در AC می‌ریزم.

14:00

$$AC \leftarrow DR$$

15:00

$$AC \leftarrow AC + 1$$

پس AC را +1 می‌کنیم.

$$M[AR] \leftarrow AC, SC \leftarrow 0$$

حرفای آنرا به حافظه می‌ریزم.

17:00

$$BUN: PC \leftarrow AR, SC \leftarrow 0$$

دستور فراخوانی زیر بوال

$$BSA: M[AR] \leftarrow PC, PC \leftarrow AR + 1$$

همان BUN و BSA است

۱	۲	۳	۴	۵	۶	۷	۸
۹	۱۰	۱۱	۱۲	۱۳	۱۴	۱۵	۱۶
۱۷	۱۸	۱۹	۲۰	۲۱	۲۲	۲۳	۲۴
۲۵	۲۶	۲۷	۲۸	۲۹	۳۰	۳۱	۳۲

$$DR \leftarrow TR \quad : AC \leftarrow AC + TR$$

$$AC \leftarrow AC + DR$$

(5) 3 بیت بزرگترین نوع دستور نداریم

(I) 1 بیت برای مشخص کردن آن (دستور 2) که در حافظه یا بیت می‌گردد

(II) 1 بیت برای آن که عملگر از رجیستر گرفته می‌شود یا خیر

(III) 1 بیت برای آن که می‌گردد Immediate است یا آدرس حافظه، در کل هم 12 bit

داریم 3 بیت بزرگترین آدرس حافظه ندار است.

Op Code	(I)	(II)	(III)	آدرس
---------	-----	------	-------	------

در قسمت آدرس اندر 8 bit نیاز داریم 2 بزرگترین تر را می‌گیریم

08:00

09:00



11:00



13:00

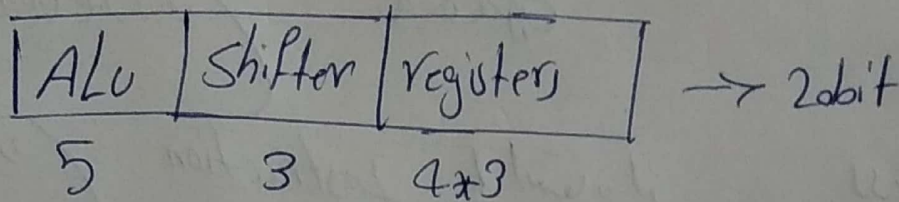
14:00

(الف) 7

$16 = 2^4 \rightarrow 4 \text{ bit for Register} \times 3 \rightarrow 12 \text{ bit}$

$32 = 2^5 \rightarrow 5 \text{ bit for ALU} \rightarrow$

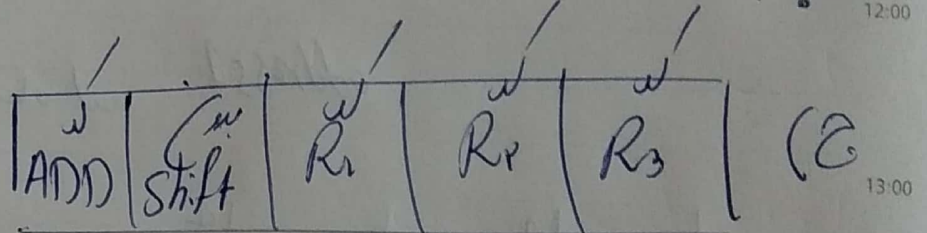
$8 = 2^3 \rightarrow 3 \text{ bit for shifter}$



لکم نددل

ب) درخت انت ذکر شده است.

$$R_1 \leftarrow R_1 + R_3$$



9

دستور العمل ADD با آدرس دهی غیر مستقیم اجرا خواهد شد.

ب) نتیجه به شکل روبرو خواهد شد.

TEC3

8B9F

10A62

E

AC = 0A42,

PC = 3B0

AR = 9AC

DR = 8B9F

TR = 29AC

I21

SC = 9

درخت انت

① دستور را از حافظه خوانده و به IR منتقل می‌کند
PC افزایش می‌یابد

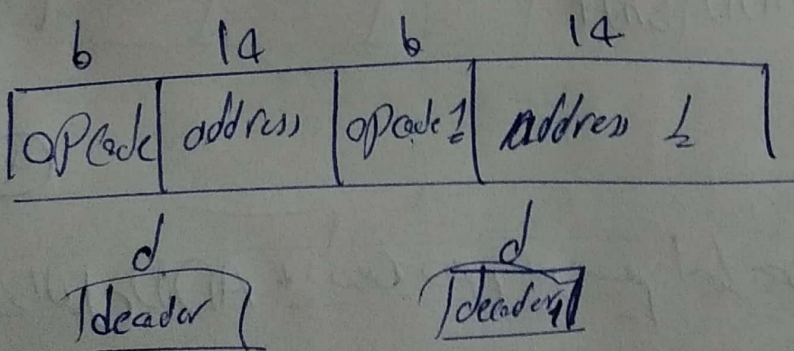
② Decode کردن opcode

③ اجرای دستور Instruction با استفاده از Address

④ Decode کردن opcode

⑤ اجرای دستور Instruction با استفاده از address1

⑥ برکت به هر طرفه 1



$\Rightarrow 40 \text{ bits}$

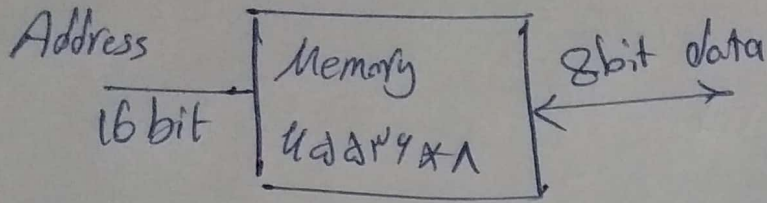
۲۸

16

فروردین
پنجشنبه
۱۳۴۱ شعبان ۲۲
Thursday
April
2020

9731029

HCV5



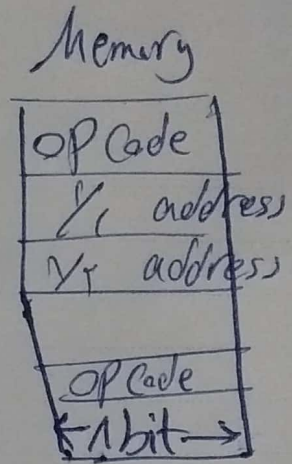
AR 16 bit

PC 16 bit

DR 8 bit

AC 8 bit

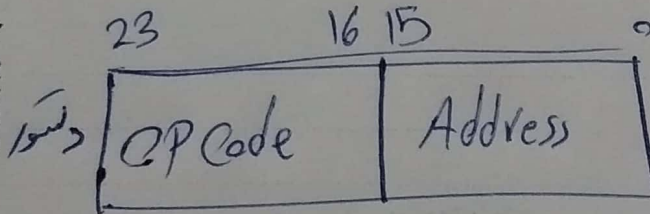
TR 16 bit | IR 8 bit



۲۹

17

فروردین
جمعه
۱۳۴۱ شعبان ۲۳
Friday
April
2020



$T_0: AR \leftarrow PC$, $T_1: IR \leftarrow M[AR]$, $PC \leftarrow PC + 1$

$T_2: AR \leftarrow PC$, $T_3: TR(0-15) \leftarrow M[AR]$, $PC \leftarrow PC + 1$

$T_4: AR \leftarrow PC$, $T_5: R(1-15) \leftarrow M[AR]$, $PC \leftarrow PC + 1$

$T_6: AR \leftarrow TR$

$T_7: DR \leftarrow M[AR]$