



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.01 Информатика и вычислительная техника

О Т Ч Е Т

по лабораторной работе № 7

Название: Исследование синхронных счетчиков

Дисциплина: Схемотехника

Студент

ИУ6-52Б

(Группа)

(Подпись, дата)

С.В. Астахов

(И.О. Фамилия)

Преподаватель

(Подпись, дата)

Т.А. Ким

(И.О. Фамилия)

Москва, 2021

Цель работы: изучение принципов построения счетчиков, овладение методом синтеза синхронных счетчиков, экспериментальная оценка динамических параметров счетчиков, изучение способов наращивания разрядности синхронных счетчиков.

Вариант 14 (состояния счетчика: 2,3,4,5,6,7,8,9,10,11)

Ход работы.

1. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом на Т-триггерах. Проверить работу счётчика

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

Построим схему описанного счетчика (рисунок 1).

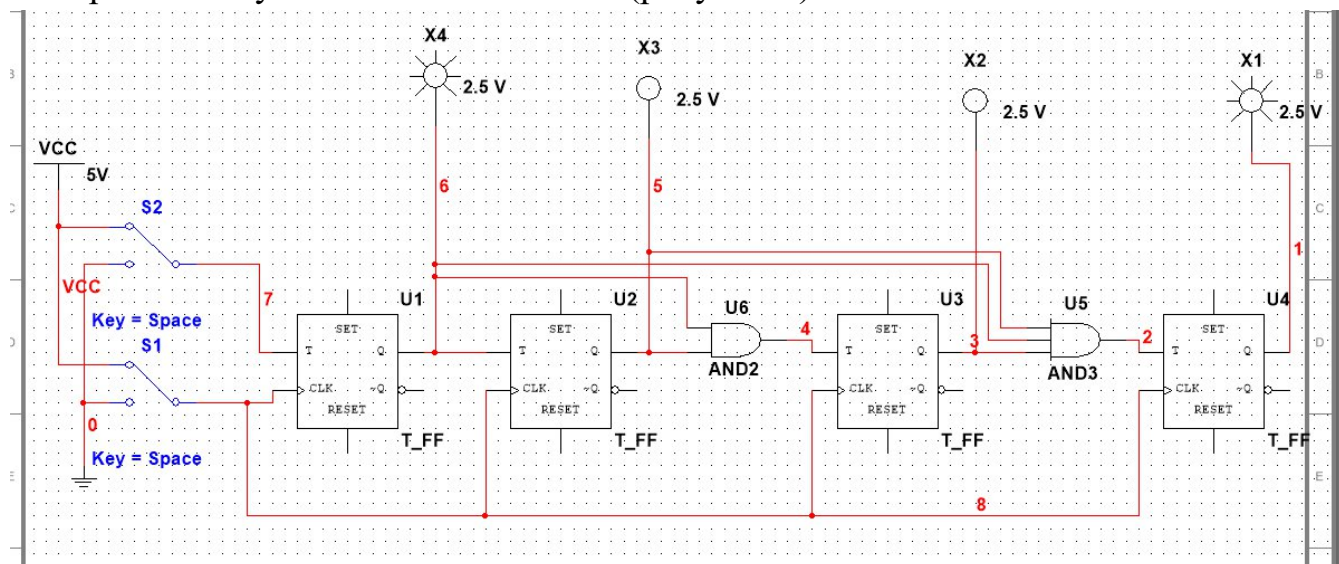


Рисунок 1 - Схема суммирующего счетчика с параллельным переносом

Проанализируем работу счетчика с помощью таблицы 1.

Таблица 1 - Таблица переходов счетчика

Номер состояния	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Как видно из таблицы 1, счетчик работает корректно.

Изменим схему для анализа ее работы в динамическом режиме (рисунок 2). Отобразим временную диаграмму сигналов в схеме (рисунок 3). Как видно из временной диаграммы, счетчик изменяет состояния в том же порядке, что в таблице 1.

Как видно из временной диаграммы $t_{\text{вр.з.р.сч}} = 1 \text{ мкс}$. Расчитаем максимальную частоту срабатывания.

$$f_{\text{max}} = \frac{1}{t_{\text{вр.з.р.сч}}} = 1 \text{ МГц}$$

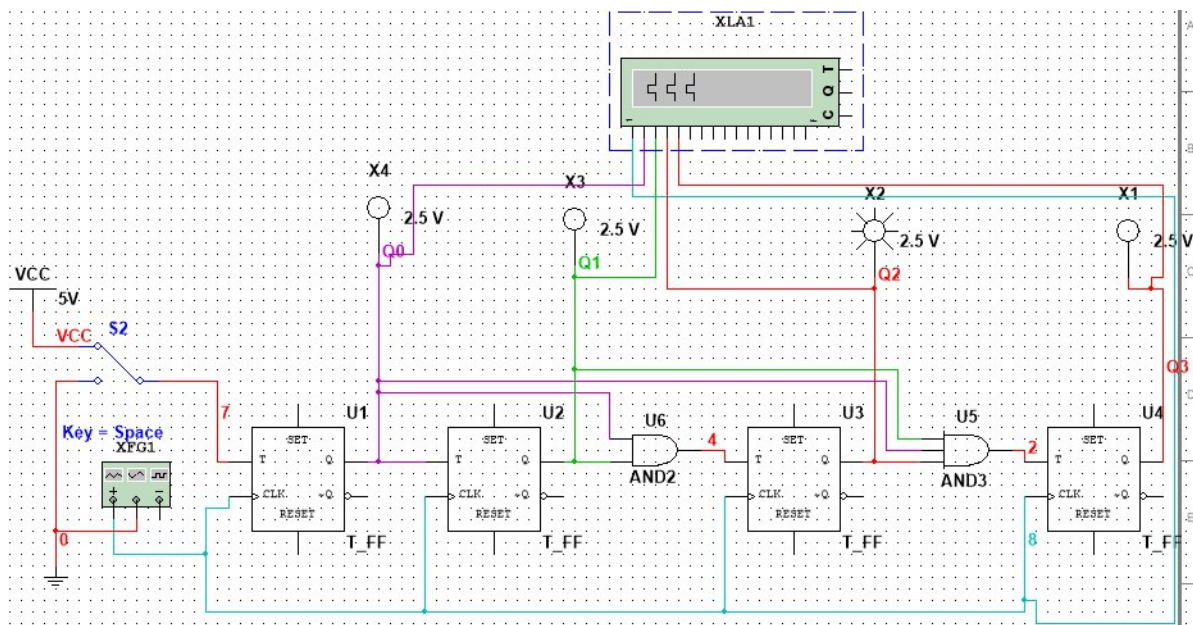


Рисунок 2 - Анализ схемы в динамическом режиме

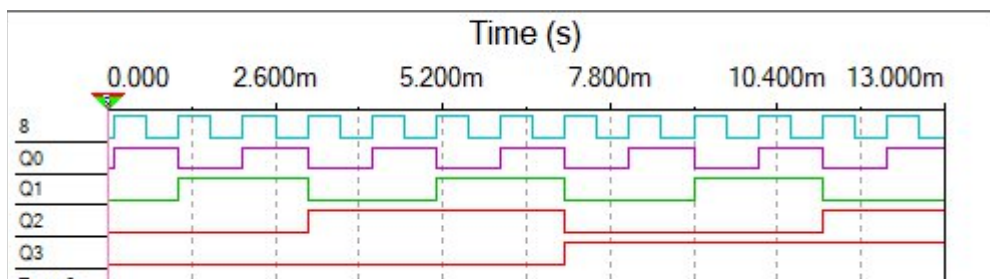


Рисунок 3 - временная диаграмма сигналов

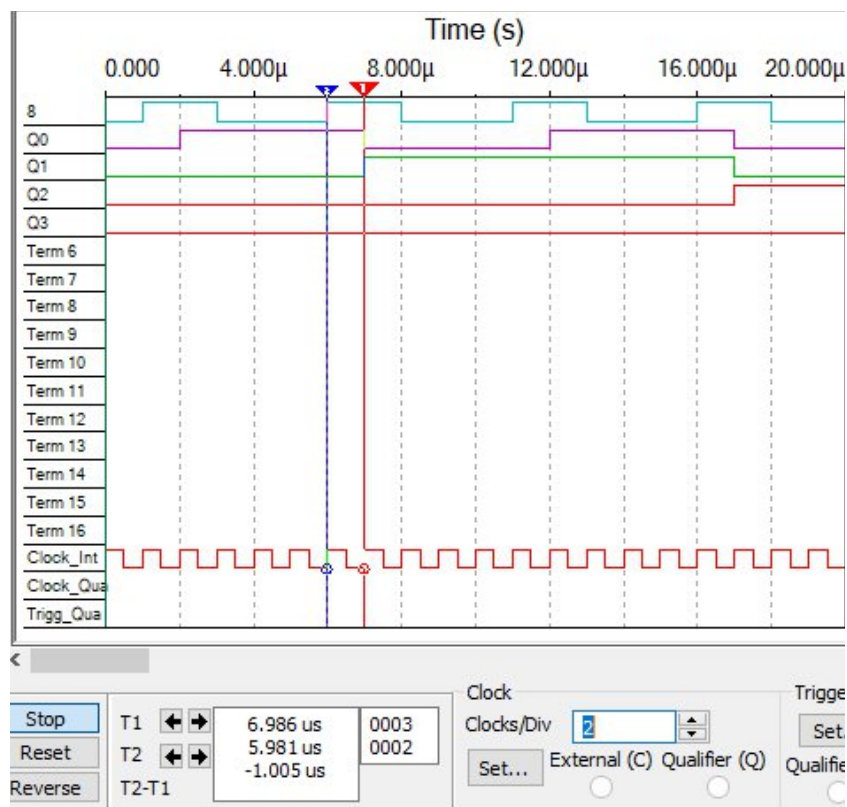


Рисунок 4 - временная диаграмма сигналов

2. Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний. Последовательность состояний счётчика для каждого варианта работы приведена в табл.3; десятичными числами обозначены номера двоичных наборов, изображающие десятичные цифры и определяющие состояние счётчика. Начертить схему счётчика на элементах интегрального базиса (И-НЕ; И, ИЛИ, НЕ), синхронных JK-триггерах.

Заданная последовательность состояний счетчика: 2,3,4,5,6,7,8,9,10,11.

Составим таблицу переходов состояний счетчика (таблица 2).

Таблица 2 - таблица переходов состояний счетчика

код	Время t				Время t+1				Время t, сигналы на JK-триггере							
	Q3	Q2	Q1	Q0	Q3	Q2	Q1	Q0	J3	K3	J2	K2	J1	K1	J0	K0
2	0	0	1	0	0	0	1	1	0	X	0	X	X	0	1	X
3	0	0	1	1	0	1	0	0	0	X	1	X	X	1	X	1
4	0	1	0	0	0	1	0	1	0	X	X	0	0	X	1	X
5	0	1	0	1	0	1	1	0	0	X	X	0	1	X	X	1
6	0	1	1	0	0	1	1	1	0	X	X	0	X	0	1	X
7	0	1	1	1	1	0	0	0	1	X	X	1	X	1	X	1
8	1	0	0	0	1	0	0	1	X	0	0	X	0	X	1	X
9	1	0	0	1	1	0	1	0	X	0	0	X	1	X	X	1
10	1	0	1	0	1	0	1	1	X	0	0	X	X	0	1	X
11	1	0	1	1	0	0	1	0	X	1	0	X	X	0	X	1

Минимизируем задаваемые таблицей ФАЛ, воспользовавшись картами Карно.

Для J0:

Q3Q2	00	01	11	10
Q1Q0				
00	x	1	x	1
01	x	x	x	x
11	x	x	x	x
10	1	1	x	1

$J_0 = 1$

Для K0:

Q3Q2	00	01	11	10
Q1Q0				
00	x	x	x	x
01	x	1	x	1
11	1	1	x	1
10	x	x	x	x

$K0 = 1$

Для J1:

Q3Q2	00	01	11	10
Q1Q0				
00	x	0	x	0
01	x	1	x	1
11	x	x	x	x
10	x	x	x	x

$J1 = Q0$

Для K1:

Q3Q2	00	01	11	10
Q1Q0				
00	x	x	x	x
01	x	x	x	x
11	1	1	x	0
10	0	0	x	0

$K1 = \text{not-}Q3 * Q0$

Для J2:

Q3Q2	00	01	11	10
Q1Q0				
00	x	x	x	0
01	x	x	x	0
11	1	x	x	0
10	0	x	x	0

$J2 = \text{not-}Q3 * Q0$

Для K2:

Q3Q2	00	01	11	10
Q1Q0				
00	x	0	x	x
01	x	0	x	x
11	x	1	x	x
10	x	0	x	x

$$K2 = Q1 * Q0$$

Для J3:

Q3Q2	00	01	11	10
Q1Q0				
00	x	0	x	x
01	x	0	x	x
11	0	1	x	x
10	0	0	x	x

$$J3 = Q2 * Q1 * Q0$$

Для K3:

Q3Q2	00	01	11	10
Q1Q0				
00	x	x	x	0
01	x	x	x	0
11	x	x	x	1
10	x	x	x	0

$$K3 = Q1 * Q0$$

3. Собрать десятичный счётчик, используя элементную базу приложения Multisim или учебного макета. Установить счётчик в начальное состояние, подав на установочные входы R соответствующий сигнал.

Синтезируем счетчик, опираясь на полученные выше ФАЛ (рисунок 5).

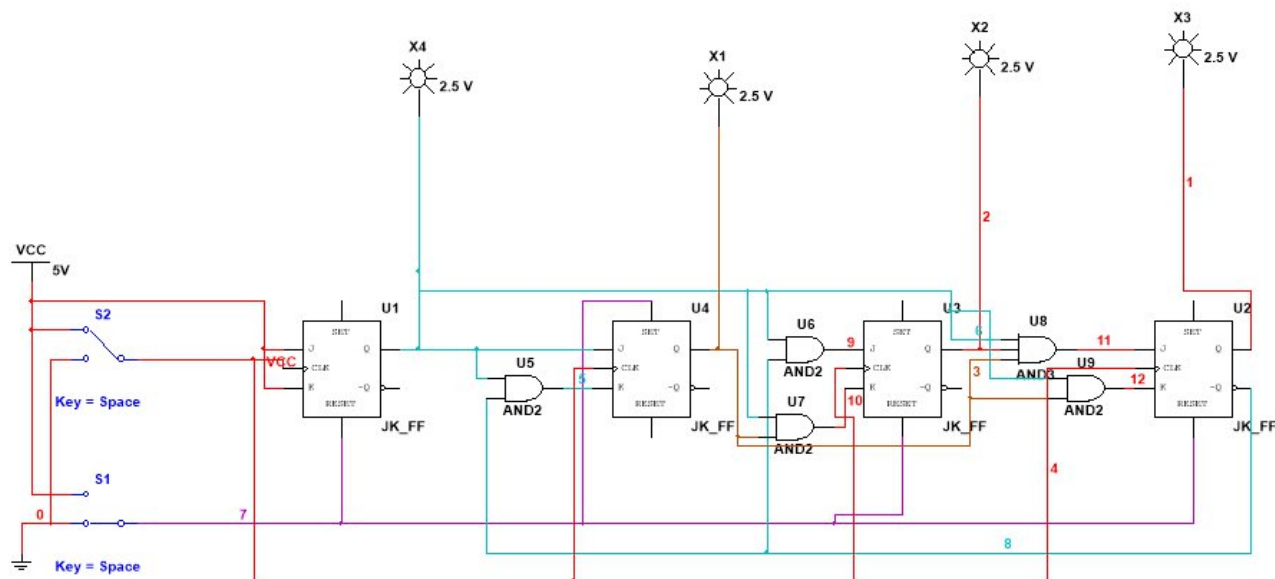


Рисунок 5 - синтезированный десятичный счетчик

4. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом. Проверить работу счётчика
 - от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
 - от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

Проанализируем работу счетчика, составив таблицу его переходов (таблица 3).

Таблица 3 - таблица переходов состояний счетчика

Код состояния	Q3	Q2	Q1	Q0
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1

8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1

Исходя из содержания таблицы можно заключить, что счетчик работает корректно.

Изменим схему для анализа ее работы в динамическом режиме (рисунок 6).
Отобразим временную диаграмму сигналов в схеме (рисунок 7)

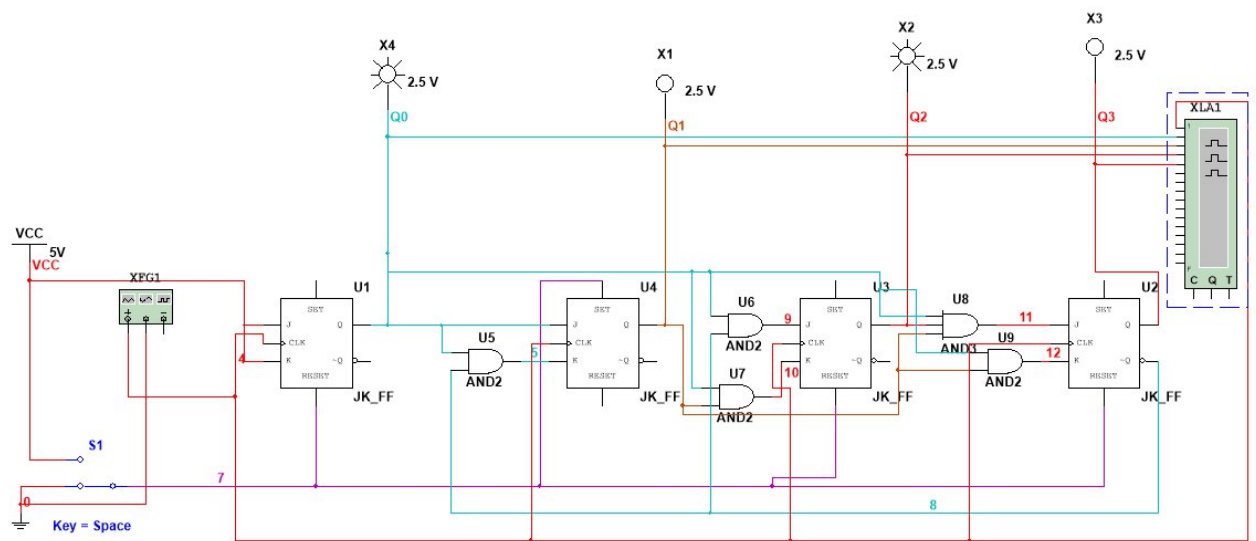


Рисунок 6 - анализ работы схемы в динамическом режиме

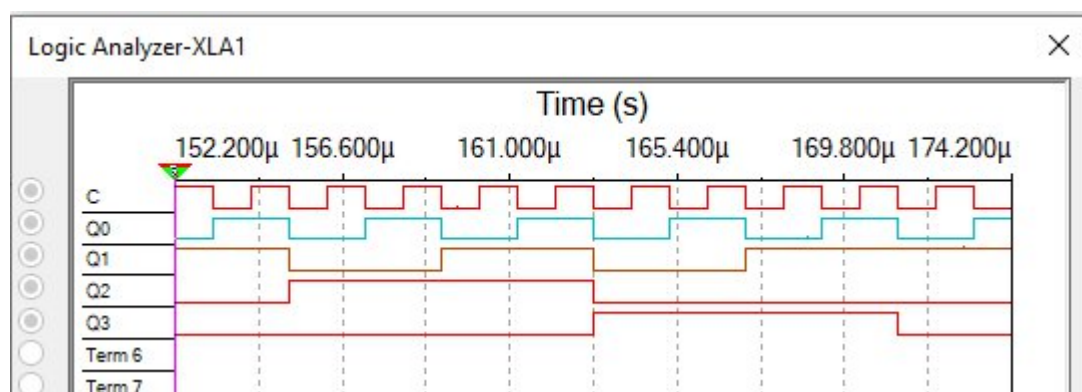


Рисунок 7 - временная диаграмма сигналов

Согласно диаграмме, счетчик изменяет состояния в том же порядке, что в таблице 3.

С помощью временной диаграммы определим задержку распространения и предельную частоту работы счетчика.

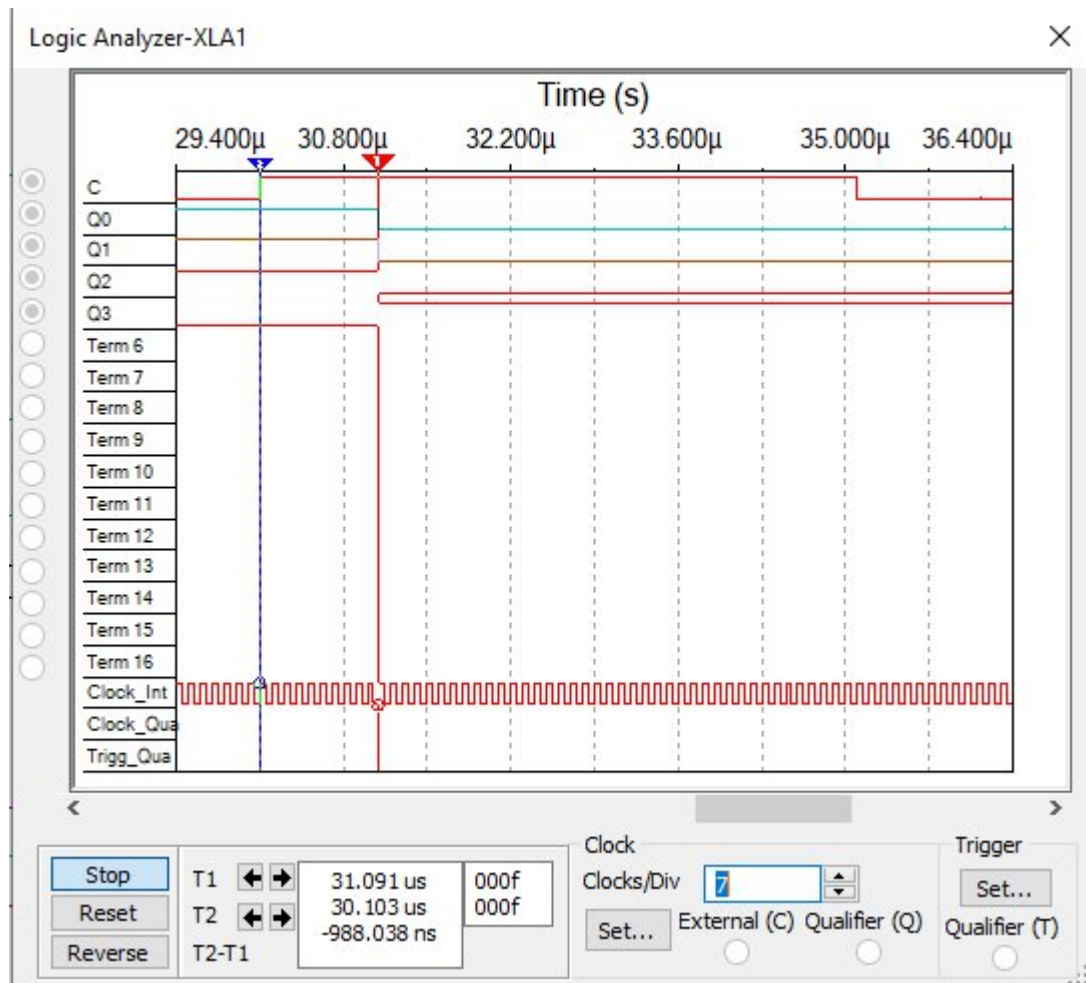


Рисунок 8 - временная диаграмма сигналов

Как видно из временной диаграммы $t_{\text{вр.з.р.сч}} = 1 \text{ мкс}$. Расчитаем максимальную частоту срабатывания.

$$f_{\text{max}} = \frac{1}{t_{\text{вр.з.р.сч}}} = 1 \text{ МГц}$$

5. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом ИС К555ИЕ9, аналог ИС 74LS160.

Проверить работу счётчика

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.

Составим схему для анализа работы описанного счетчика (рисунок 9)

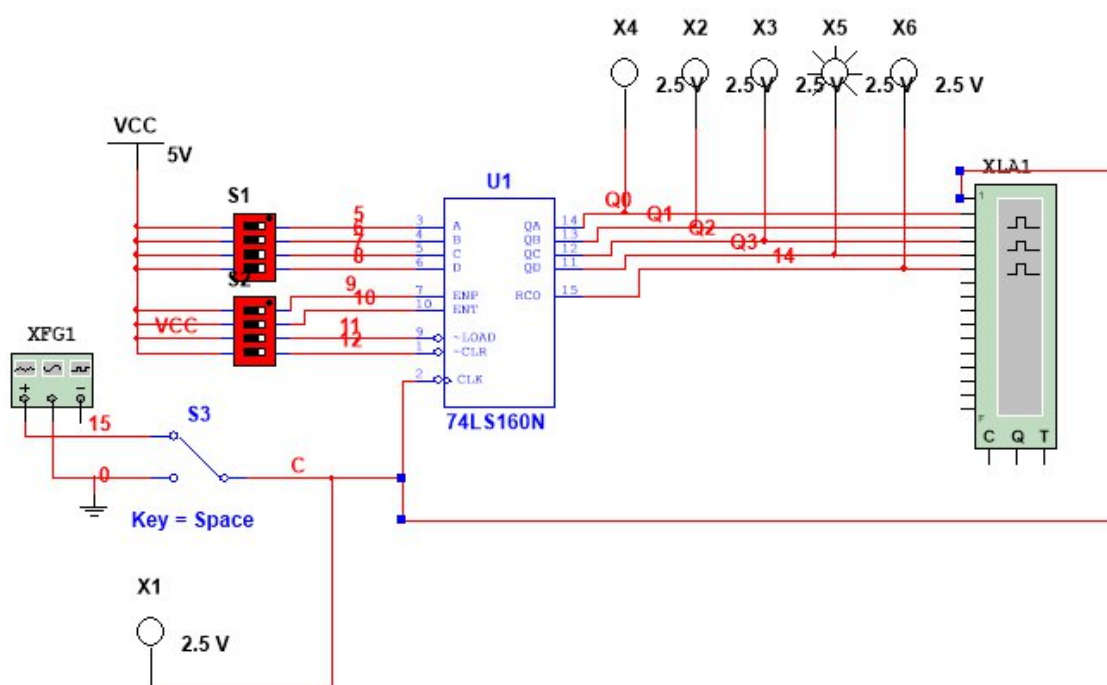


Рисунок 9 - схема для анализа ИС 74LS160

Составим таблицу состояний счетчика в статическом режиме (таблица 4).

Таблица 4 - таблица состояний счетчика

Код состояния	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0

5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Как видно из таблицы, счетчик работает корректно.

Отобразим временную диаграмму сигналов в схеме в динамическом режиме (рисунок 10). Как видно из временной диаграммы, счетчик работает корректно.

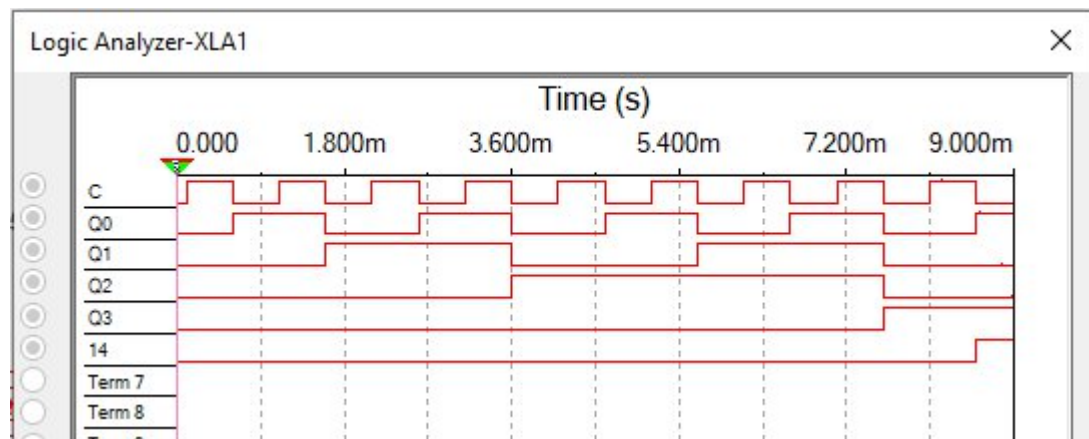


Рисунок 10 - временная диаграмма сигналов

Теоретическое время задержки сигнала триггера 27 нс, тогда время общей задержки $t_{зд.р.сч} = 108$ нс. Максимальная частота счета при этом

$$f_{max} = \frac{1}{t_{вр.з.р.сч}} = 9.25 \text{ МГц}$$

6. Исследование схем наращивания разрядности счетчиков ИЕ9 до четырех секций с последовательным переносом между секциями и по структуре «быстрого» счета.

Составим схему счетчика с последовательным переносом между секциями (рисунок 11).

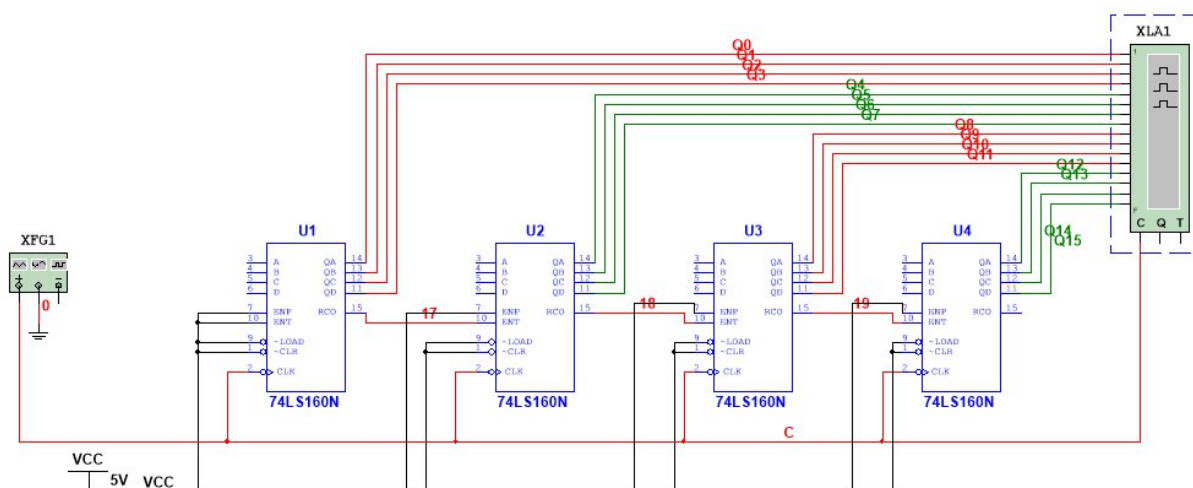


Рисунок 11 - счетчик с последовательным переносом между секциями

Убедимся в корректности его работы на основании временной диаграммы (рисунок 12).

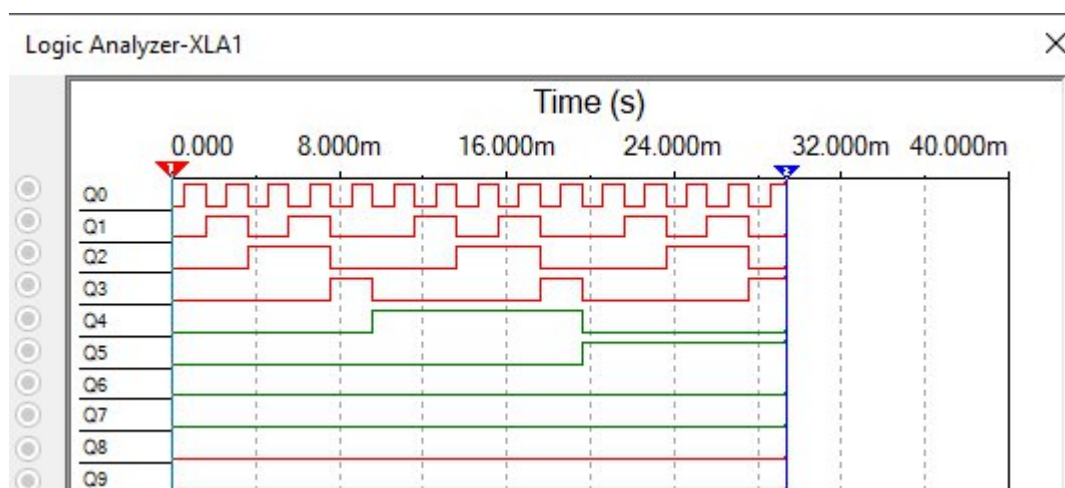


Рисунок 12 - временная диаграмма сигналов

Составим счетчик по структуре «быстрого» счета (рисунок 13).

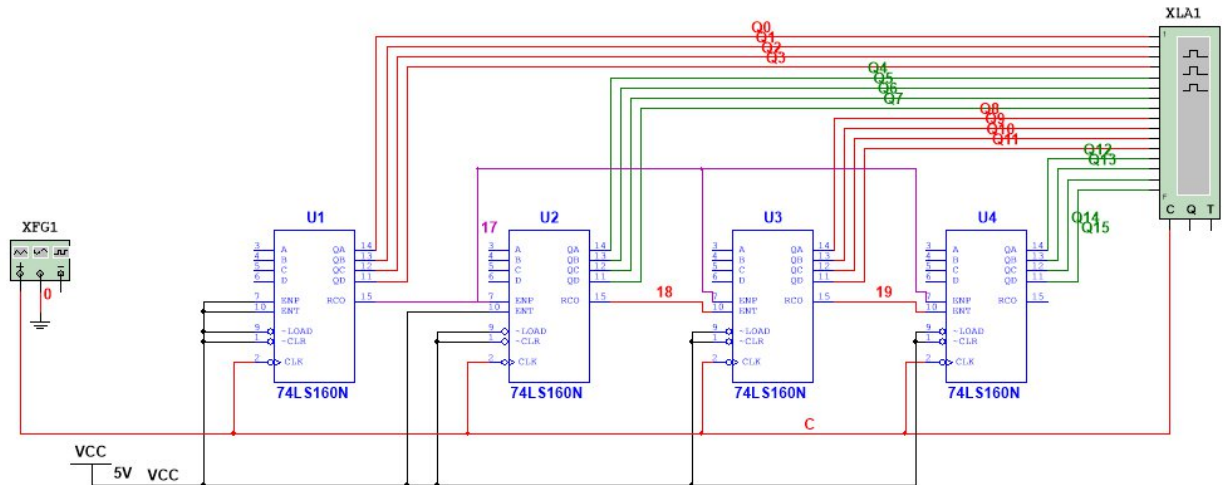


Рисунок 13 - счетчик составленные по структуре «быстрого» счета

Убедимся в корректности работы данного счетчика на основе временной диаграммы сигналов (рисунок 14).

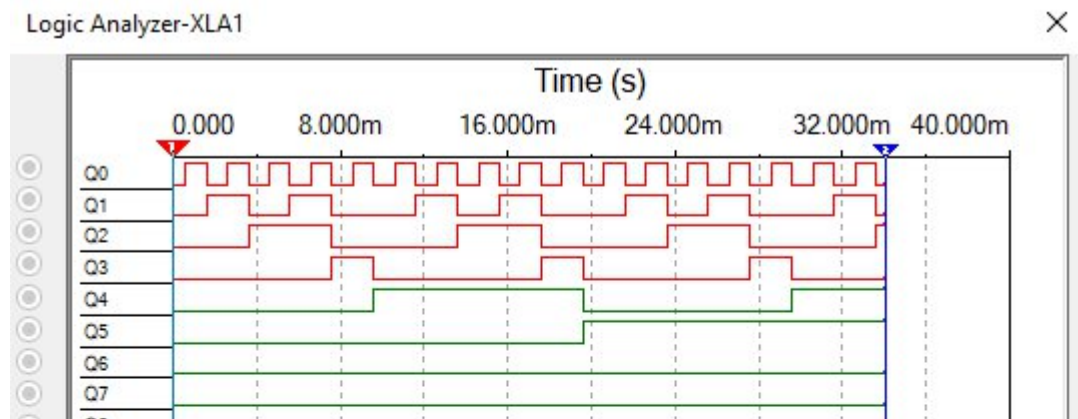


Рисунок 4 - временная диаграмма сигналов.

Вывод: в ходе данной работы были изучены методы построения различных синхронных счетчиков, проведено изучение их задержек, исследована микросхема ИС 74LS160 и схемы наращивания разрядности счетчиков.