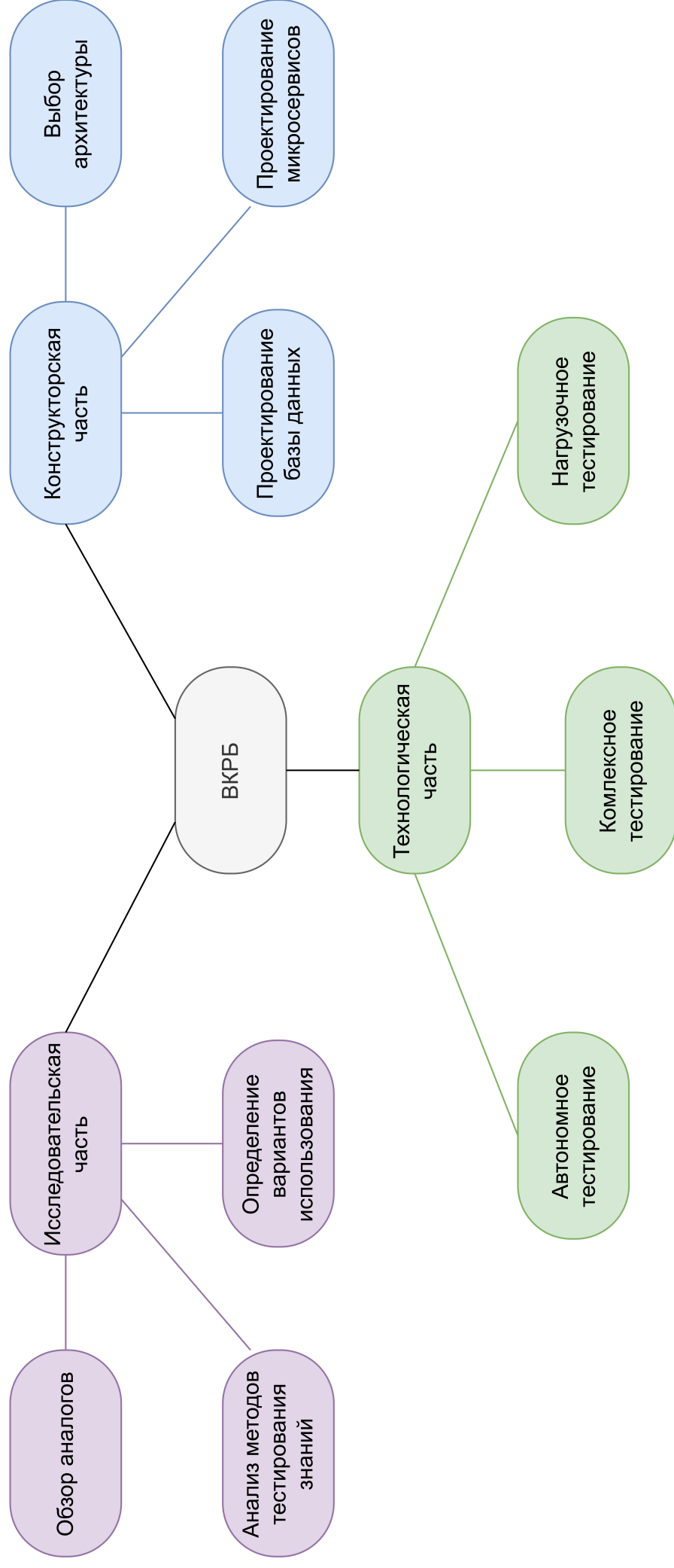


Программная подсистема тестирования знаний языков описания аппаратуры

Цель работы: разработать программную подсистему тестирования знаний языков описания аппаратуры, позволяющую управлять учебными материалами и осуществлять тестирование знаний языка описания аппаратуры Verilog, в том числе, посредством автоматической проверки задания на описание устройств на языке Verilog

[illegible]