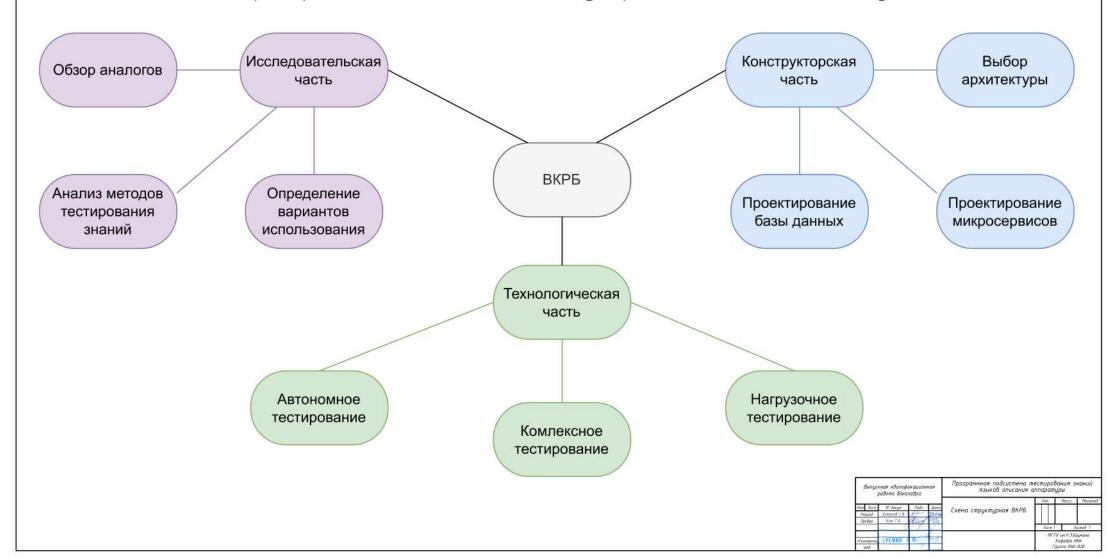
Программная подсистема тестирования знаний языков описания аппаратуры

<u>Цель работы</u> разработать программную подсистему тестирования знаний языков описания аппаратуры, позволяющую управлять учебными материалами и осуществлять тестирование знаний языка описания аппратуры Verilog, в том числе, посредством автоматической проверки заданий на описание устройств на языке Verilog



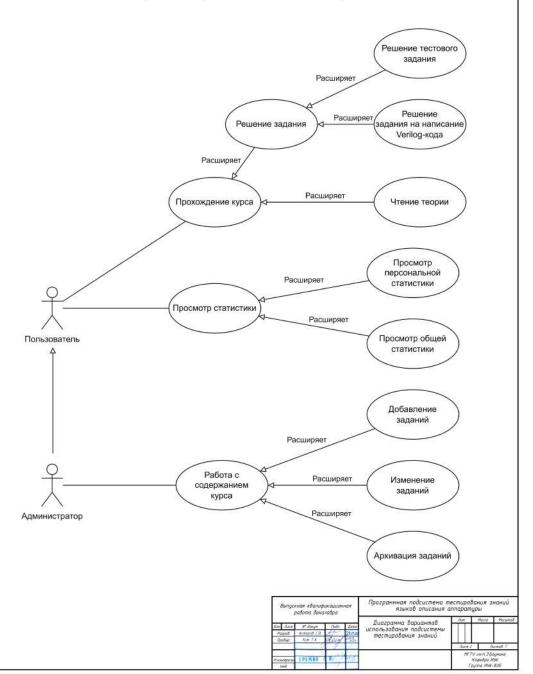
Классификация методов тестирования знаний

Nº	Tun	Подтип			
1	Тестирование с ответом в закрытой форме	1.1 Выбор одного ответа 1.2 Выбор множественных ответов 1.3 Сопоставление			
2	Тестирование с коротким ответом 2.1 С автоматизированной проверкой 2.2 С проверкой преподавателе 2.3 С перекрестной проверкой				
3	Тестирование с ответом в форме эссе	з.1 С проверкой преподавателем 3.2 С перекрестной проверкой			
4	Тестирование на написание исходного кода	4.1 С проверкой по референсным значениям 4.2 Автоматизированное тестирование на проверяющей стороне 4.3 Другие			

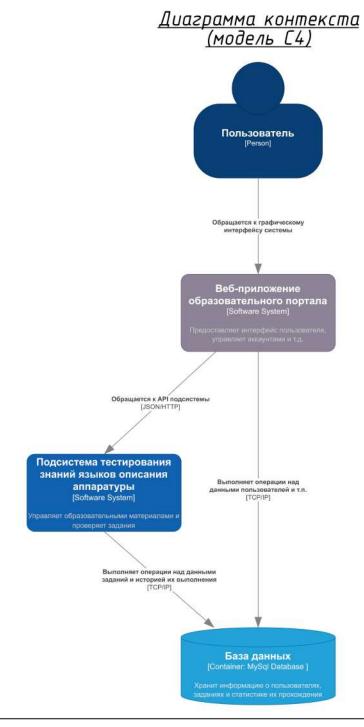
Использованные методы тестирования знаний

Nº	Tun	Подтип	Вид обратной связи			
1	Тестирование с ответом в закрытой форме	Выбор одного ответа	Текстовое пояснение ошибки			
		Выбор нескольких ответов	Информации о наличии ложноположительных (ложноотрицательных) ответов			
2	Задание на написание исходного кода	Автоматизированное тестирование на проверяющей стороне	Информация о несоответствующих сигналах			

<u>Диаграмма вариантов использования подсистемы</u> <u>тестирования знаний</u>



Структурная схема информационной системы



<u>Диаграмма контейнеров</u> <u>(модель С4)</u>

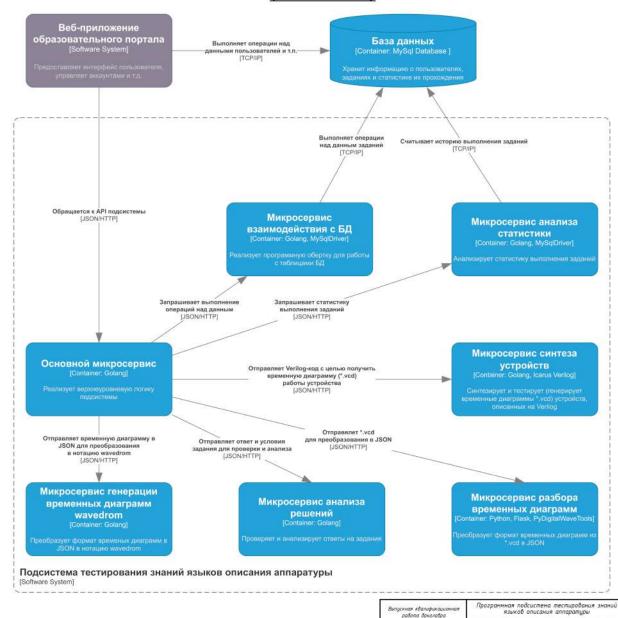


Схема структурная информационной системы

Fire 7.4

База данных и взаимодействие с ней

Даталогическая схема базы данных

<u>Диаграмма компоновки микросервиса</u> <u>взаимодействия с базой данных</u>

LevelsBrief

LevelsData

SolutionEfforts

Types

Users

Программная подсистема тестирования знаний языков описания аппаратуры

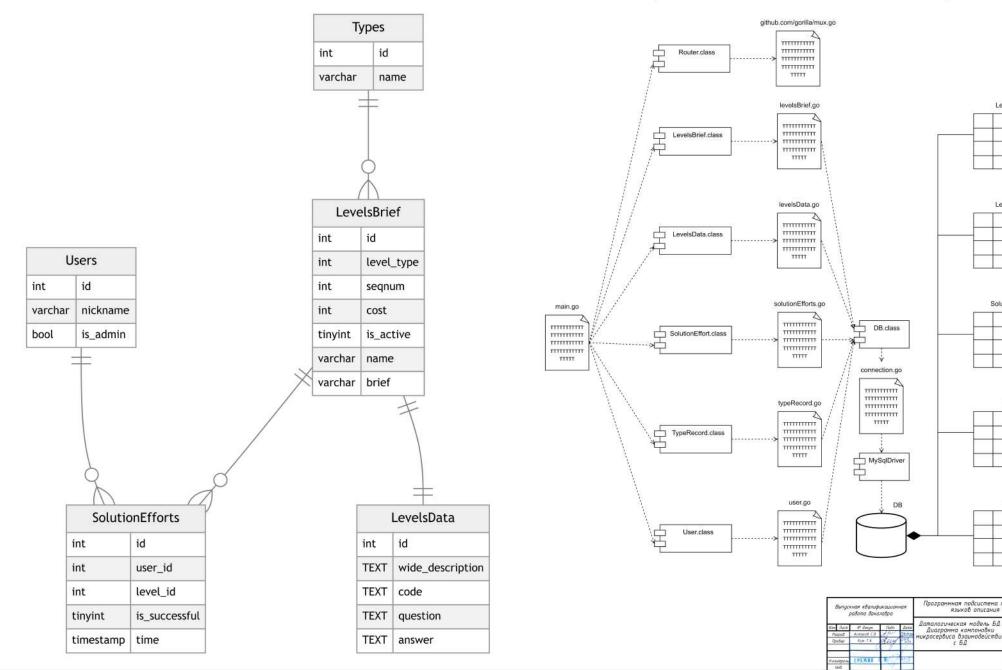
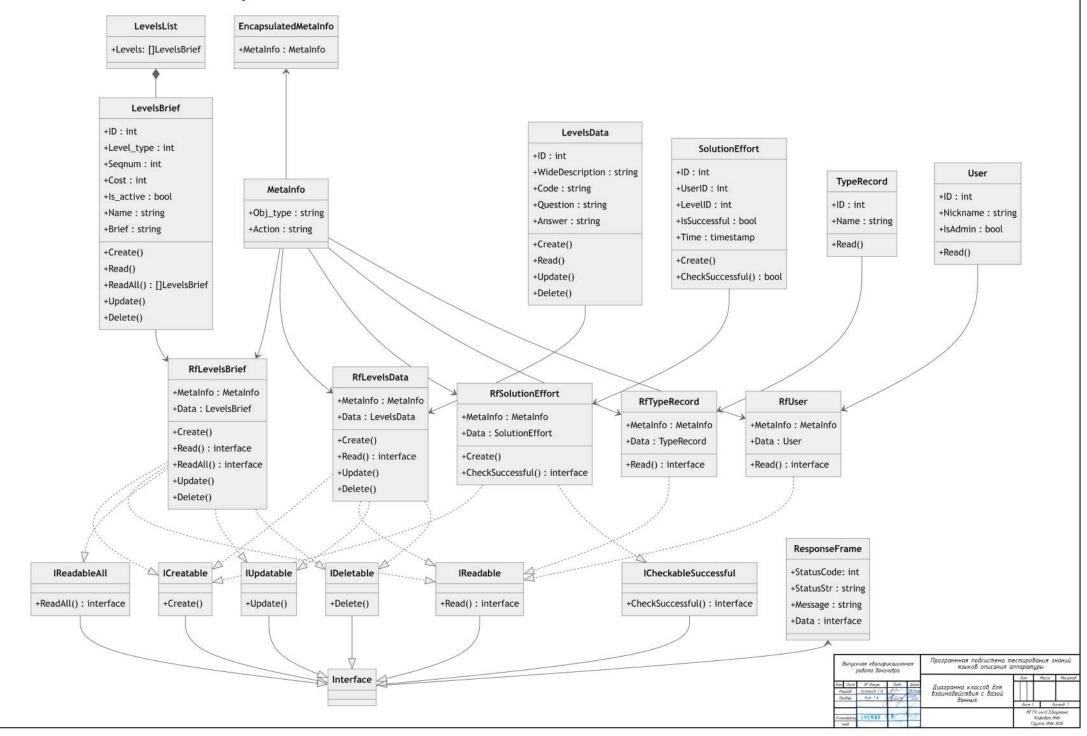
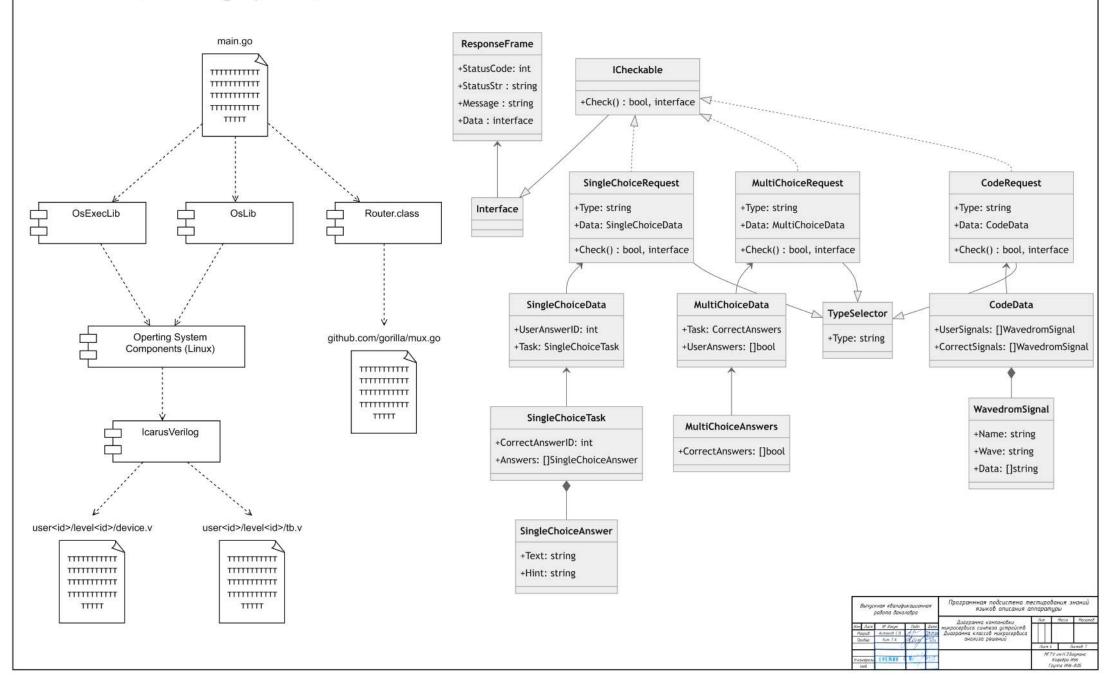


Диаграмма классов для взаимодействия с базой данных



Синтез устройств и анализ решений

<u>Диаграмма компоновки микросервиса</u> <u>синтеза устройств</u> Диаграмма классов микросервиса анализа решений

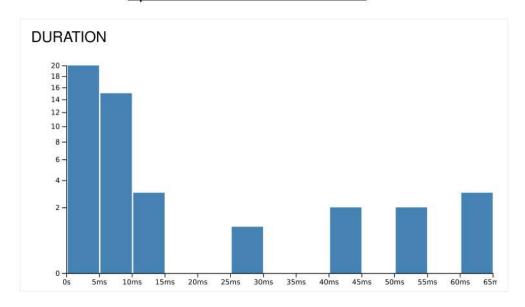


Тестирование программной подсистемы

Количество тестов на каждый микросервис

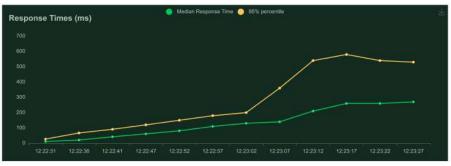
Микросервис анализа решений	9
Микросервис взаимодействия с БД	12
Микросервис разбора временных диаграмм	2
Микросервис анализа статистики	9
Микросервис синтеза устройств	4
Микросервис генерации	2
Комплексное тестирование	8
Итого	46 (=38+8)

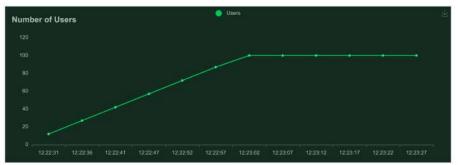
Время выполнения тестов



Результаты нагрузочного тестирования микросервиса взаимодействия с БД и микросервиса анализа статистики

			Cmamuci	пика запр	осов			
Маршрут	Запросы	Ошибки	Среднее (мс)	Мин. (мс)	Макс. (мс)	Сред. размер (байт)	RPS	Ошиб./с
/levels	6743	0	85	3	676	506	111.8	0.0
/stats	20486	0	161	2	1151	331	339.5	0.0
Nmoso	27229	0	142	2	1151	374	451.3	0.0
			Cmamuc	тика отв	emoß			
Маршрут	50%ile (мс)	60%ile (мс)	70%ile (мс)	80%ile (MC)	90%ile (мс)	95%ile (MC)	99%ile (MC)	100%ile (мс)
/levels	78	94	110	130	160	180	220	680
/stats	110	140	190	270	370	460	630	1200
Nmozo	100	130	160	210	330	430	600	1200





Выпускная кванификационная работа бакалавра			na#	Программная подсистема тестиродания знаний языкод описания аппаратуры					
					Am	Mecca	Hacieral		
Ham Aucre	Nº Sterye	Take	Same	Результаты тестирования подсистены					
Разрад Оредер	Action f.II	1/10	23,020			l	l		
	Rich T.A.	Acry 3	135	Hoodbellena					
		1	1		Arm	7 /	истей У		
Н и зачересла	EPEMHH	10/79	27.05	T T	NFT9 ин Н.3 Боумана Кафадра И98				
Med.		11			Группа ИН6-826				