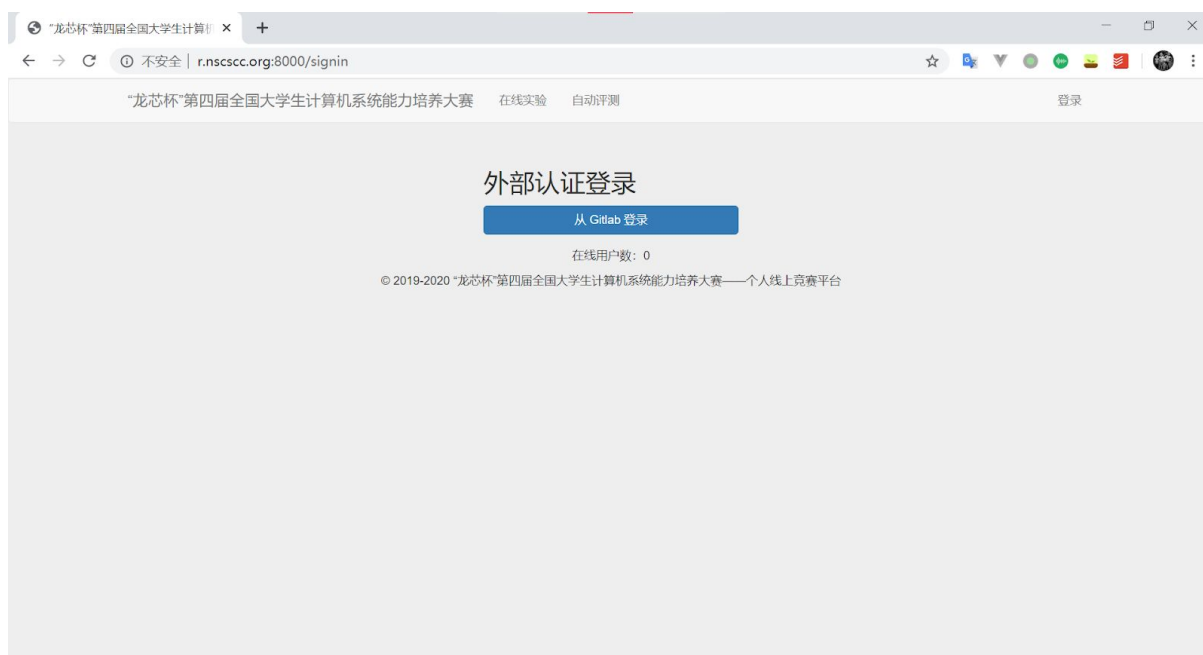


计算机系统能力培养远程实验平台 使用指南

1. 登陆

NSCSCC个人赛计算机系统能力培养远程实验平台网站：r.nscsc.org:8000



通过点击“从Gitlab登陆”进行登陆，页面将会跳转至gitlab登陆见面。



GitLab Community Edition

Open source software to collaborate on code

Manage Git repositories with fine-grained access controls that keep your code secure. Perform code reviews and enhance collaboration with merge requests. Each project can also have an issue tracker and a wiki.

Sign in

Username or email

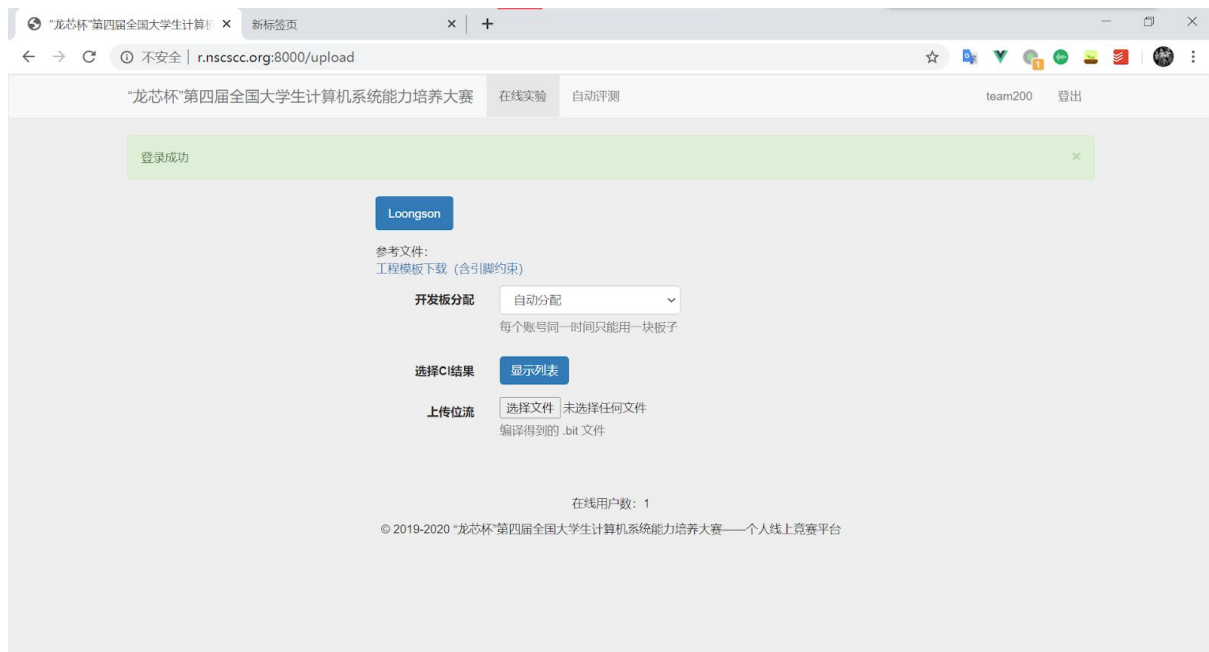
Password

☐ Remember me

[Forgot your password?](#)

Sign in

账号密码以邮箱的方式发送给各位参赛队员。
登陆成功之后进入到，上传bit文件界面。



2. 上传bit文件（模板工程）

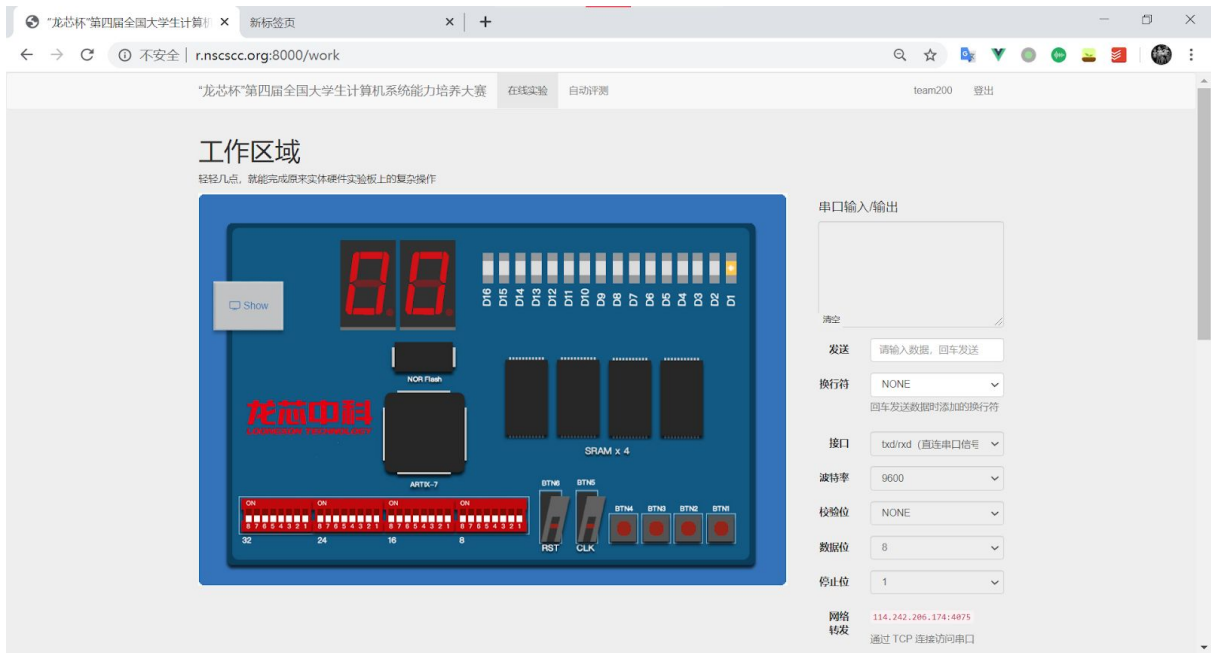
此处我们以模板工程为例（Vivado windows版默认编辑器编解码为GB2312，Linux版编解码为UTF-8。为方便同学们阅读中文注释，特提供两种编码格式的工程文件。），打开工程，不做任何修改，直接生成bit文件。

通常生成好的bit文件在fpga_template/thinpad_top.runs/impl_1/thinpad_top.bit目录下。



选定好之后，点击“上传并开始”。

上传完bit文件之后，进入到如下远程FPGA板的操作界面，如下图所示。



3. 交互

常用的IO接口在此不进行过多陈述，具体请查看“A04_计算机系统能力培养远程实验平台组成与介绍.pdf”

3.1 串口

串口输入/输出

清空

发送

请输入数据，回车发送

换行符

NONE

回车发送数据时添加的换行符

接口

txd/rxd (直连串口信号)

波特率

9600

校验位

NONE

数据位

8

停止位

1

网络转发

114.242.206.174:4075

通过 TCP 连接访问串口

发送

终端模式

关闭串口

串口的相关操作在FPGA的右侧进行设置。可在“发送”（文本框）内输入内容，点击下方的“发送”（按钮）进行发送。针对串口的设置，需要先点击关闭串口，才可以对串口进行配置。

串口输入/输出

清空

发送

请输入数据，回车发送

换行符

NONE

回车发送数据时添加的换行符

接口

txd/rxd (直连串口信号)

波特率

9600

校验位

NONE

数据位

8

停止位

1

打开串口

3.2 在线调试

调试工具

内存总线分析 远程 JTAG 连接

连接方法

本功能允许 Vivado 远程连接到 FPGA 的 JTAG，以便支持 ILA 和 VIO 等功能。
Hardware Server IP 114.242.206.174, Port 4023

PROGRAM AND DEBUG

Generate Bitstream

Open Hardware Manager

Open Target

Program

Add Config

Auto Connect

Recent Targets

Open New Target...

Open New Hardware Target

Hardware Server Settings

Select local or remote hardware server, then configure the host name and port settings. Use local server if the target is

Connect to: Remote server (target is on remote machine)

Remote Server

Host name: 填写网页上显示的IP和端口

Port: 1234

Click Next to launch and/or connect to the hw_server (port 1234) application on the remote machine 166.111.227.237.

Back Next Finish Cancel

Open New Hardware Target

Select Hardware Target

Select a hardware target from the list of available targets, then set the appropriate JTAG clock (CLOCK) frequency. If you do not see

Hardware Targets

Table with 3 columns: Type, Name, JTAG Clock Frequency

Table with 1 row: xilinx_tcf, Xilinx0.2.35.35.2542, 100000000

如果连接成功，这一步将显示连接上目标，点下一步即可

Hardware server: 166.111.227.237:4598

Back Next Finish Cancel

3.3 SRAM、FLASH的读写

Flash&RAM 读写 使用本功能将重置FPGA

存储选择

BaseRAM

容量 4MB

起始地址

0x 0

(Byte)

起始地址应当按16位对齐（即为偶数）

读取数据

0x 读取长度

(Byte)

查看 下载

读取长度应当按16位对齐（即为偶数）

写入数据

选择文件 未选择任何文件

写入

写入长度为数据文件大小，按16位对齐（即为偶数）

存储选择可以选择：BaseRAM、ExtRAM、Flash
可以从指定地址进行读写。

4. 自动评测

4.1 bit黑盒测试（不计分）

“龙芯杯”第四届全国大学生计算机...
← → ↺ 不安全 | r.nscsc.org:8000/judge

“龙芯杯”第四届全国大学生计算机系统能力培养大赛 在线实验 自动评测 team200 登出

Digital Logic 30249551
NSCSCC 2020
MIPS32 CPU
Performance

题目描述

测试说明
本实验内容为MIPS32 CPU设计实现。测试器将利用监控程序（基础版）对CPU功能进行验证。
测试过程对CPU实现有如下要求：
1. 虚拟内存空间为0x80000000 ~ 0x807FFFFF，共8MB，其中
 • 0x80000000 ~ 0x803FFFFF映射到BaseRAM；
 • 0x80400000 ~ 0x807FFFFF映射到ExtRAM。
2. CPU字节序为小端序。
3. 支持串口信号txd/rxd，波特率9600，数据8位，停止1位。无校验位，串口控制器的地址将按照监控程序要求。
4. CPU时钟使用外部时钟输入，50MHz / 11MHz两路时钟输入均可使用。
5. 在复位按钮按下时（高电平）CPU处于复位状态，松开后解除。
6. CPU复位后从0x80000000开始取指令执行。
测试步骤
1. 将微码开关设置为0
2. Kernel下载到BaseRAM中
3. 单击复位按钮
4. 模拟Term程序连接串口，等待Kernel启动时的欢迎信息
5. 用A命令将用户程序本地下载到0x80100000处
6. 用D命令调入用户程序，检查是否正确加载
7. 用Q命令执行用户程序
8. 用R和D命令读取用户程序执行后的寄存器和内存，检查是否正确执行
测试用例列表

ID	名称	说明	内容可见
5e950eb8e97f007ba4ec4d9	Supervisor	运行监控程序的各条命令	

提交评测

提交本题 bitstream 文件
选择文件 未选择任何文件
上传

请查，选择在核调试结果
显示调试结果列表

在左侧为测试栏目，我们只需关注“NSCSCC”下面的项目即可。
其中“MIPS32 CPU”为功能测试，“Performance”为性能测试。
在右侧详情中“提交评测”选择已经实现大赛所要求的功能的bit文件，上传。

评测任务列表

双击任务标记为最终提交版本。（最终版本只能是在线编译的）

← 较早

刷新

较新 →

任务 ID	提交时间	版本名称	状态	得分
24	2020-06-01 09:36:21	 soc_toplevel.bit	Pending	

上传之后，下方的“评测任务列表”会显示评测任务状态，一开始的状态为“Pending”。

评测任务列表

双击任务标记为最终提交版本。（最终版本只能是在线编译的）

← 较早

刷新

较新 →

任务 ID	提交时间	版本名称	状态	得分
24	2020-06-01 09:36:21	 soc_toplevel.bit	Finished	100

正常情况下功能测试测试时间不到一分钟左右，性能测试大约几分钟，但是同时提交人数较多时可能会等待较长的时间。再次点击刷新，可以看到评测结果。（此测试结果为日常测试，不计为最终得分。）

4.2 在线编译测试（计分）

登陆到gitlab网站：<http://114.242.206.174:4119/>，预建立好的仓库（初始状态下为模板工程），我们将会根据此仓库中的源码作为最终测试结果。综合考虑排队、综合、布线时长，测试时长，几小时不等。

如果编译无误，可以按照bit黑盒测试流程，此处选择“显示编译结果列表”中生成的bit文件，上传。

提交评测

提交本地 bitstream 文件

选择文件 未选择任何文件

上传

或者，选择在线编译结果

显示编译结果列表

题目描述

CI 在线编译结果

← 较早

第 1 页

较新 →

CI artifacts of

任务 ID	状态	Git 分支和提交号	创建时间	任务名	文件大小
24	success	loongson-card.2 → ca2f3b54	2020-05-27	bitstream	93878
23	success	loongson-card.2 → 58ef98dc	2020-05-27	bitstream	94039
22	failed	loongson-card.2 → 58ef98dc	2020-05-27	bitstream	
21	success	brd-LoongsonCard2 → 186ddf70	2020-05-27	bitstream	335018
20	success	loongson-card.2 → 45cfc6f	2020-05-13	bitstream	36076
19	success	lab-nscsc → ad16bc62	2020-04-20	bitstream	133512
18	success	rev.3 → d8e0d49f	2020-04-20	bitstream	
17	success	loongson-card.2 → 245e8322	2020-04-20	bitstream	36608
16	failed	rev.3 → d8e0d49f	2020-04-20	bitstream	
15	failed	loongson-card.2 → 245e8322	2020-04-20	bitstream	

评测完后，在任务列表里面双击(仅能双击在线编译生成bit文件)，标记最终版本。

评测任务列表

双击任务标记为最终提交版本。（最终版本只能是在线编译的）

← 较早

刷新 ↻

较新 →

任务 ID	提交时间	版本名称	状态	得分
25	2020-06-01 10:15:55	↔ ad16bc62	Finished	100

最终提交版本

提交截止时间: 2020-07-02 16:00:00

最终版本标记时间: 2020-06-01 10:16:42

任务 ID	提交时间	版本名称	状态	得分
25	2020-06-01 10:15:55	↔ ad16bc62	Finished	100