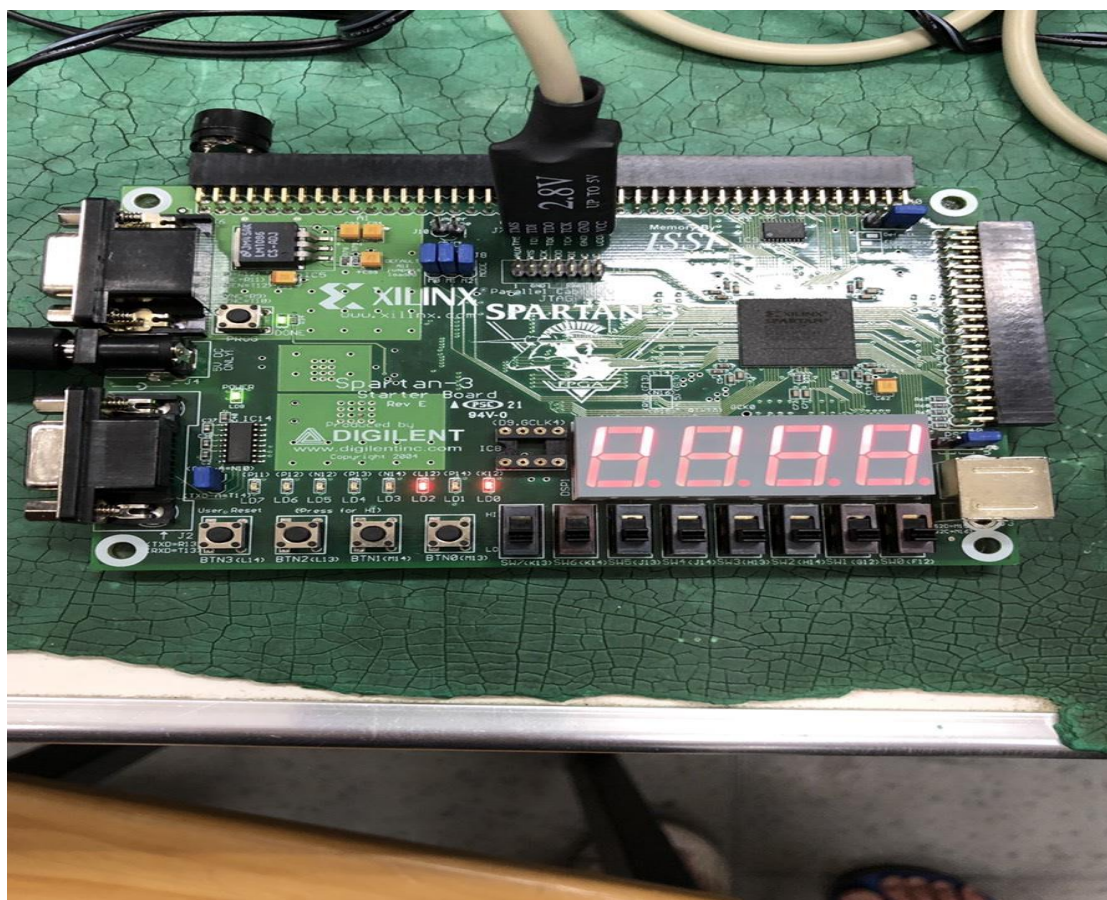


## 專題（八）電子琴



課程名稱：FPGA 系統設計實務

指導老師：郭昭宗老師

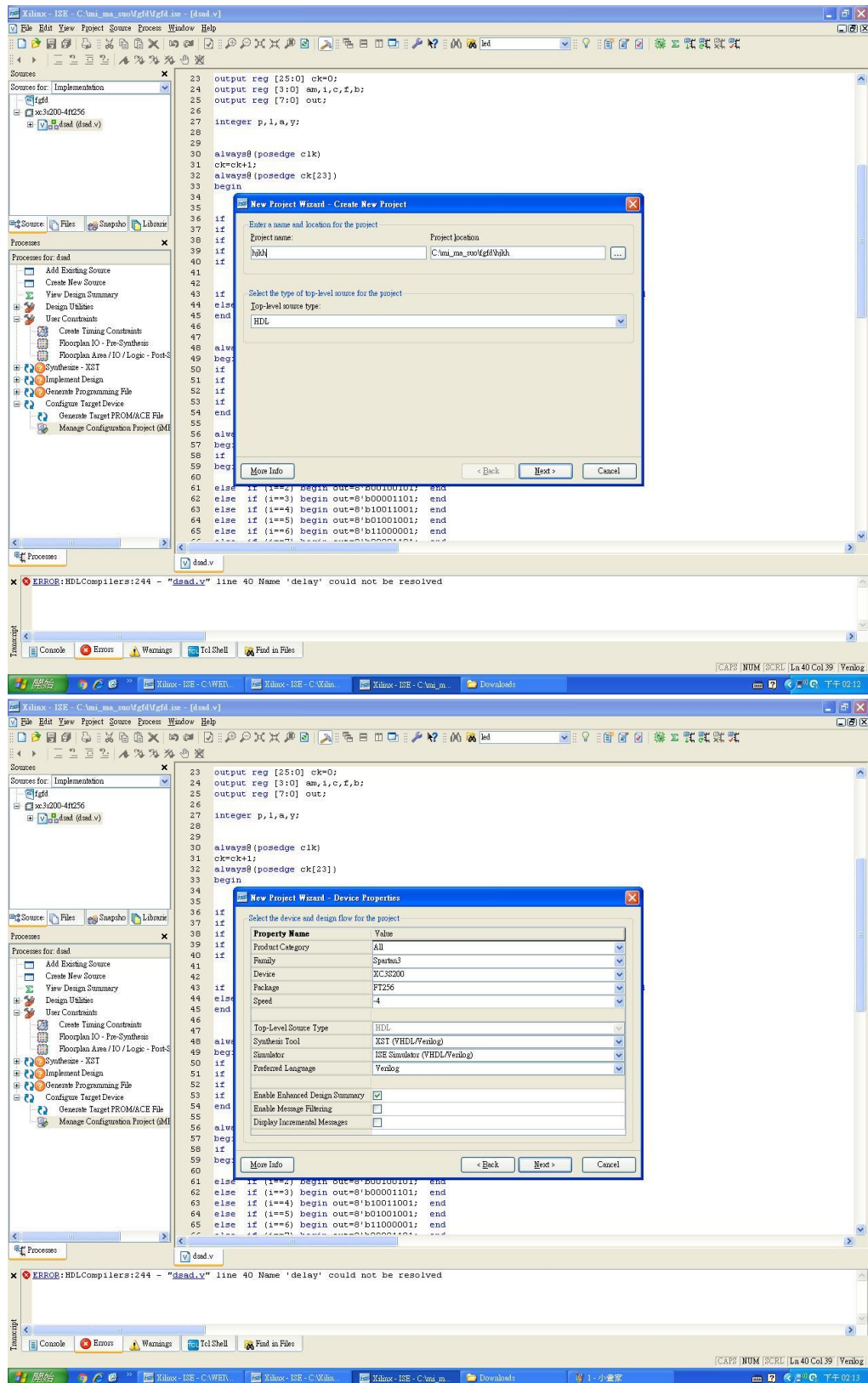
班級：電三乙

姓名：蔡承宏

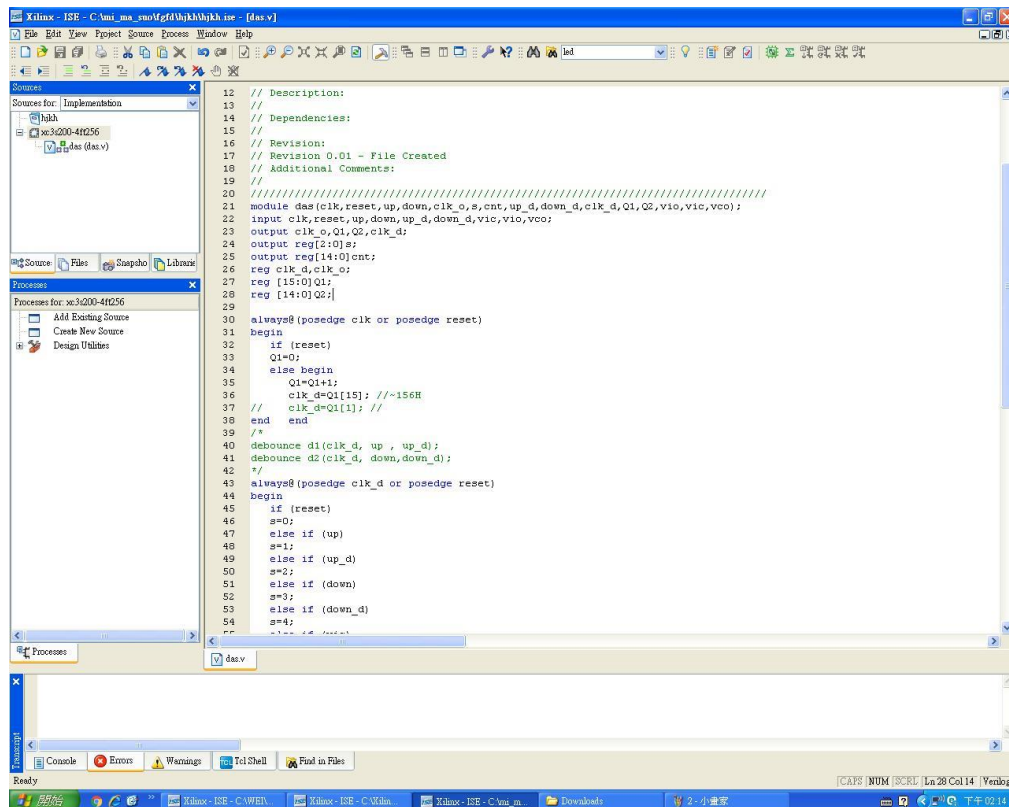
學號：110510216

# 電子琴

## 一、新增 Project



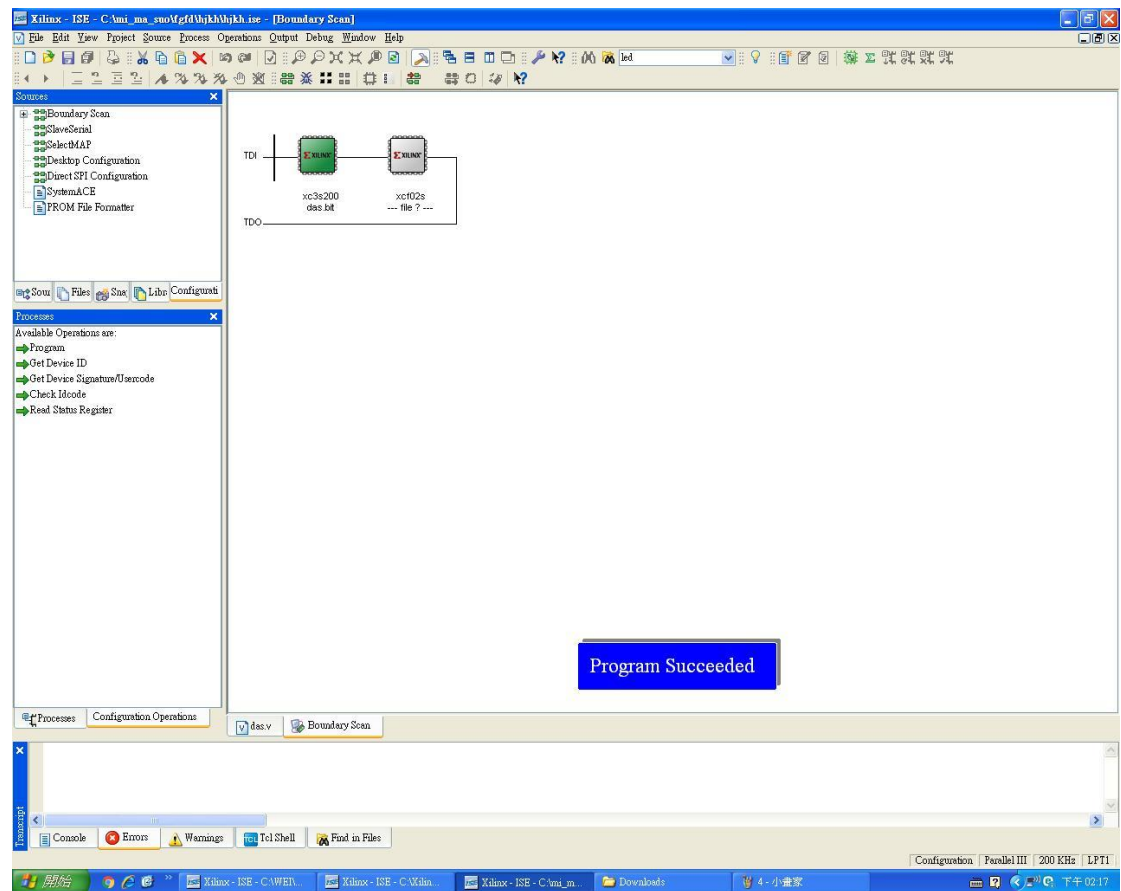
## 二、打程式



## 三、設定 Pin 腳

Xilinx IACE - [Design Object List - IO Pins]													
IO Name	IO Direction	Loc	Bank	IO SM	Vref/Vcco	Drive Str.	Termination	Slew	Delay	Diff. Type	Pair Name	Local Clock	
cnt<4>	Output									Unknzown			
cnt<5>	Output									Unknzown			
cnt<6>	Output									Unknzown			
cnt<7>	Output									Unknzown			
cnt<8>	Output									Unknzown			
cnt<9>	Output									Unknzown			
cnt<10>	Output									Unknzown			
cnt<11>	Output									Unknzown			
cnt<12>	Output									Unknzown			
cnt<13>	Output									Unknzown			
cnt<14>	Output									Unknzown			
down	Input	j13	BAN							Unknzown			
down_d	Input	j14	BAN							Unknzown			
Q1<0>	Output									Unknzown			
Q1<1>	Output									Unknzown			
Q1<2>	Output									Unknzown			
Q1<3>	Output									Unknzown			
Q1<4>	Output									Unknzown			
Q1<5>	Output									Unknzown			
Q1<6>	Output									Unknzown			
Q1<7>	Output									Unknzown			
Q1<8>	Output									Unknzown			
Q1<9>	Output									Unknzown			
Q1<10>	Output									Unknzown			
Q1<11>	Output									Unknzown			
Q1<12>	Output									Unknzown			
Q1<13>	Output									Unknzown			
Q1<14>	Output									Unknzown			
Q1<15>	Output									Unknzown			
Q2<0>	Output									Unknzown			
Q2<1>	Output									Unknzown			
Q2<2>	Output									Unknzown			
Q2<3>	Output									Unknzown			
Q2<4>	Output									Unknzown			
Q2<5>	Output									Unknzown			
Q2<6>	Output									Unknzown			
Q2<7>	Output									Unknzown			
Q2<8>	Output									Unknzown			
Q2<9>	Output									Unknzown			
Q2<10>	Output									Unknzown			
Q2<11>	Output									Unknzown			
Q2<12>	Output									Unknzown			
Q2<13>	Output									Unknzown			
Q2<14>	Output									Unknzown			
reset	Input	j17	BAN							Unknzown			
s<0>	Output									Unknzown			
s<1>	Output									Unknzown			
s<2>	Output									Unknzown			
up	Input	k13	BAN							Unknzown			
up_d	Input	k14	BAN							Unknzown			
vco	Input	g12	BAN							Unknzown			
vic	Input	h13	BAN							Unknzown			
vio	Input	h14	BAN							Unknzown			
	Output									Unknzown			

## 四、燒入程式



## 五、原理說明

這次的電子琴跟之前的小專題都截然不同，這次的電子琴想了許久，因為程式很大的一部份都不太能理解，像是除頻電路的部分，不過後來就想通了，而這次我是使用開關式的設計，當開關開啟時揚聲器會發出聲音，反之關閉時則沒有聲音，主要注意的是聲音的頻率要打正確，還有程式碼的細節也都要注意！

## 六、零件

7 個開關(Switch) · 1 個揚聲器(loudspeaker)。

## 七、程式碼

```
module
hfghgf(clk,reset,up,down,clk_o,s,cnt,up_d,down_d,clk_d,Q1,Q2,vio,vi
c,vco);
input clk,reset,up,down,up_d,down_d,vic,vio,vco;
output clk_o,Q1,Q2,clk_d;
output reg[2:0]s;
output reg[14:0]cnt;
reg clk_d,clk_o;
reg [15:0]Q1;
reg [14:0]Q2;

always@(posedge clk or posedge reset)
begin
    if (reset)
        Q1=0;
    else begin
        Q1=Q1+1;
        clk_d=Q1[15]; //~156H
//    clk_d=Q1[1]; //
    end end
always@(posedge clk_d or posedge reset)
begin
    if (reset)    s=0;
else if (up)      s=1;
else if (up_d)    s=2;
else if (down)    s=3;
else if (down_d)s=4;
else if (vic)      s=5;
else if (vio)      s=6;
else if (vco)      s=7;
else              s=0;
end
```

```

always@(s)
case(s)
0          :cnt=0;
1          :cnt=19120; //do
2          :cnt=17036; //re
3          :cnt=15175; //me
4          :cnt=14327; //fa
5          :cnt=12755; //so
6          :cnt=11364; //la
7          :cnt=10121; //si
default    :cnt=0;
endcase

always@(posedge clk)
if (reset | Q2==cnt)
    Q2=0;
else
    Q2=Q2+1;

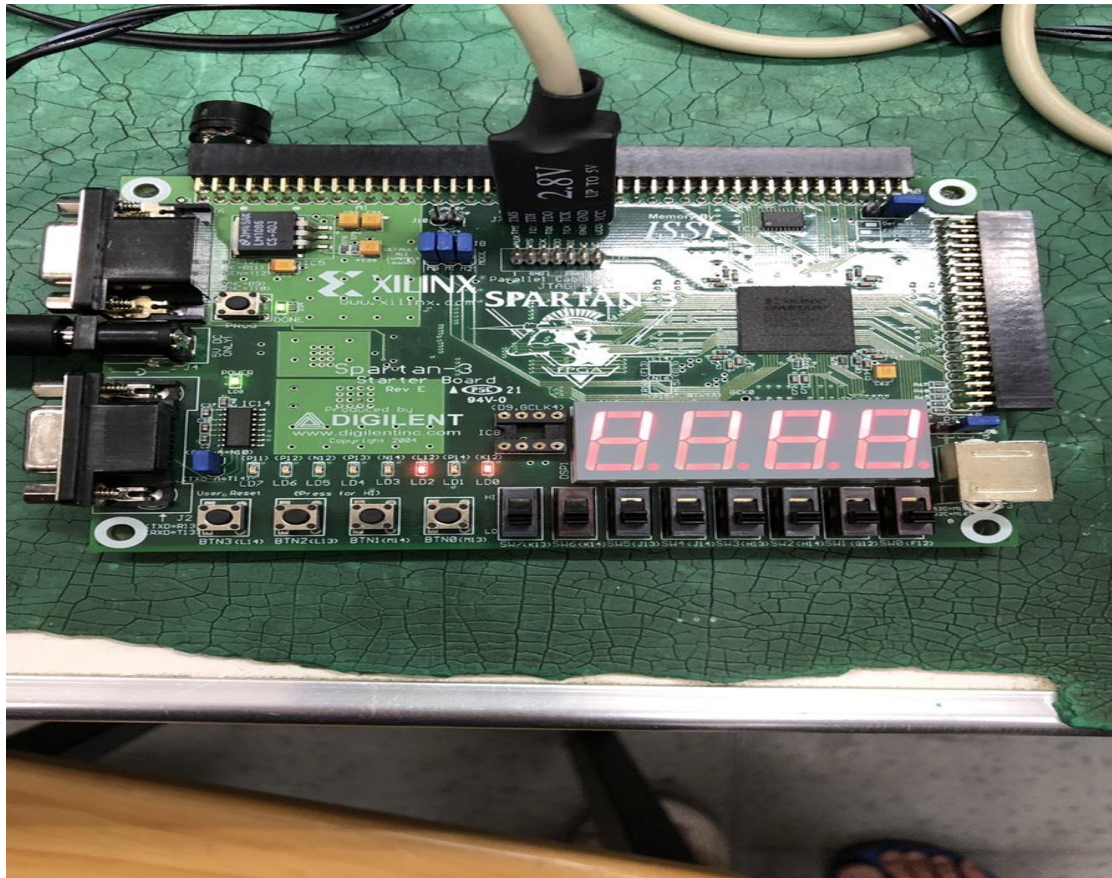
always@(s)
if (s<=1)
    clk_o=Q2[14];
else
    clk_o=Q2[13];

endmodule

```



## 八、成果展示



## 結語

這次的小專題跟前幾次的比起來是完全不一樣的，因為這次主要都在設定聲音的頻率，很感謝這次老師給我們練習的機會，讓我們能夠做出這麼有趣的小專題。

全文完