

削峰類比控制電路佈局設計

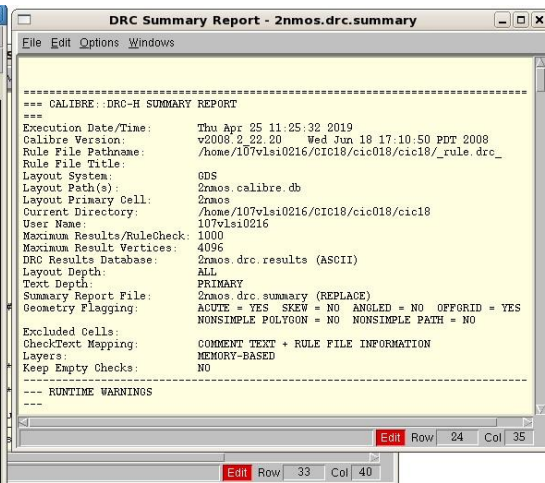
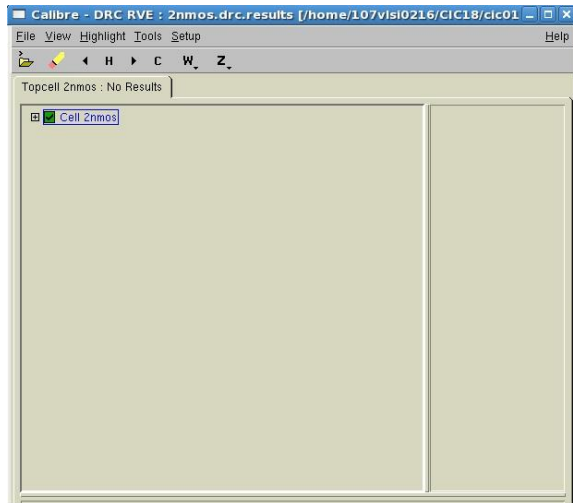
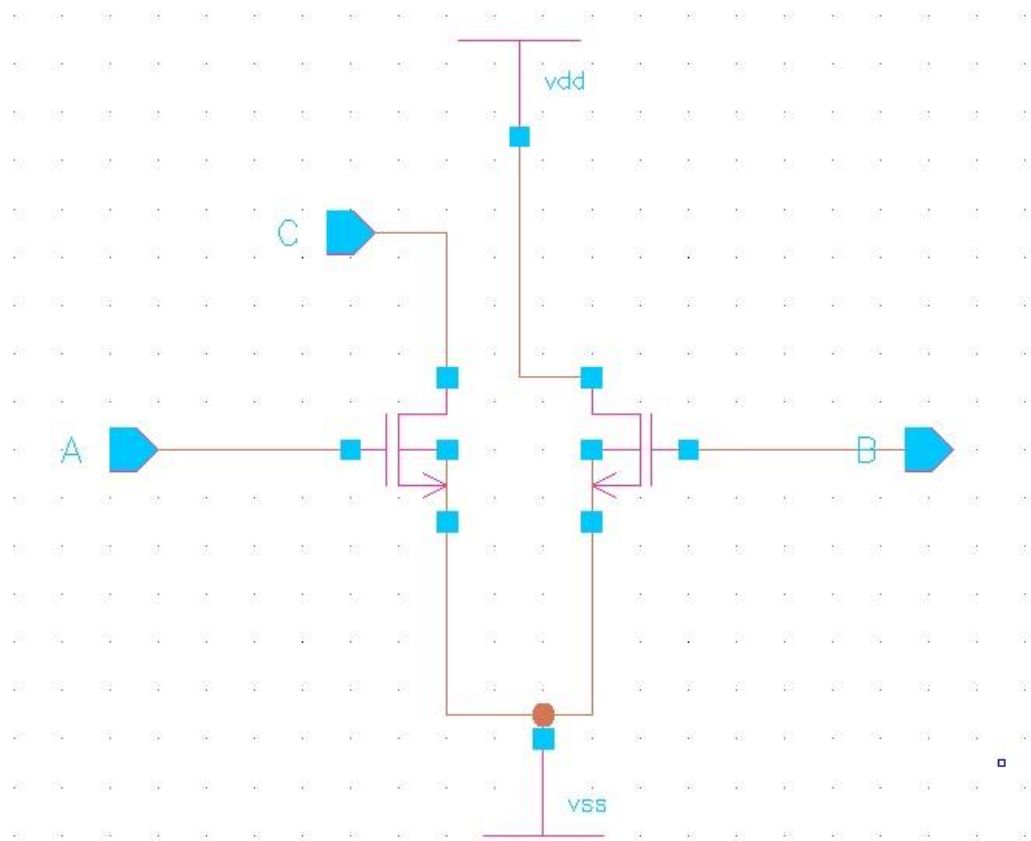
作業四

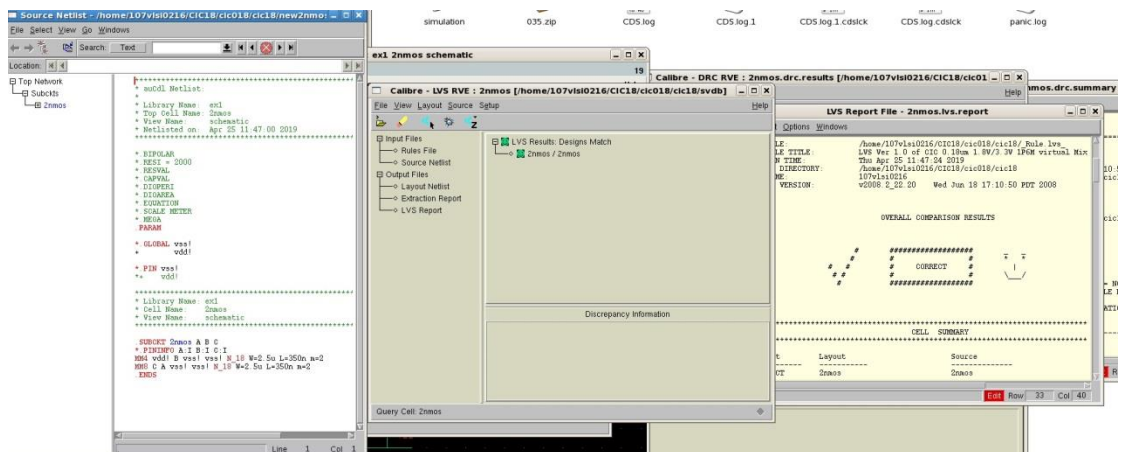
班級： 電 三 乙

姓名： 蔡承宏

學號 110510216:

老師： 陳俊達





Layout Netlist - /home/107visi0216/CIC18/cic018/cic18/2nmos.sp

File Select View Go Windows

Search: Text

Location:

- Top Network
 - Subckts
 - L
 - 2nmos

```
* SPICE NETLIST
*****
.SUBCKT L POS NEG
.ENDS
*****
.SUBCKT 2nmos c A vdd B vss
** N=5 EP=5 IP=0 FDC=4
M0 vss A c vss N_18 L=3.5e-07 W=2.5e-06 AD=2.575e-12 AS=4.1e-12 PD=2.06e-06 PS=5.78e-06
M1 vdd B vss vss N_18 L=3.5e-07 W=2.5e-06 AD=1.9375e-12 AS=2.575e-12 PD=1.55e-06 PS=2.06e-06
M2 vss B vdd vss N_18 L=3.5e-07 W=2.5e-06 AD=1.4375e-12 AS=1.9375e-12 PD=1.15e-06 PS=1.15e-06
M3 c A vss vss N_18 L=3.5e-07 W=2.5e-06 AD=2.375e-12 AS=1.4375e-12 PD=4.4e-06 PS=1.15e-06
.ENDS
*****
```