

TEMPORIZADOR INTEGRADO

555



Erick Barrios Barocio.
Electrónica (2024)

Uno de los circuitos integrados más comunes es el temporizador 555, el cual permite producir pulsos de voltaje con tiempos que pueden ser controlados, así como oscilaciones de onda cuadrada. Debido a esto, encuentra aplicaciones que van desde juguetes y aparatos electrónicos de la vida diaria (relojes, televisores, etc.) hasta aviones y satélites.

Contenido

1	BASES DE FUNCIONAMIENTO	1
1.1	Divisor de Voltaje	1
1.2	Comparadores	1
1.3	Flip-Flop tipo SR.....	2
1.4	Salida.....	2
2	OPERACIÓN EN MODO BIESTABLE	2
3	OPERACIÓN EN MODO MONOESTABLE	3
4	MODO ASTABLE	4
4.1	Comentarios sobre la Implementación Astable	5
5	REFERENCIAS	5

El 555 fue diseñado por Hans Camenzind en 1971, y es un Circuito Integrado (CI) robusto y estable que puede generar cambios de estado en tiempos muy precisos. Este CI tiene tres modos de operación: biestable, monoestable y astable, los cuales se presentarán en las siguientes secciones.

1 BASES DE FUNCIONAMIENTO

Internamente, un 555 consta de 25 transistores, dos diodos, 15 resistencias ^[1] y 8 pines (la mayoría de referencia). Esta organizado en cuatro secciones que permiten simplificar su representación a un diagrama de bloques como el mostrado en la Figura 1, estos bloques son los siguientes.

1.1 DIVISOR DE VOLTAJE

Se encuentra a la izquierda del diagrama y consiste de tres resistencias de $5K\Omega$, las cuales generan dos voltajes de referencia internos a $1/3$ y $2/3$ del voltaje de alimentación (V_{cc}), el cual puede ir desde 5V hasta 15V.

1.2 COMPARADORES

A la derecha del divisor, se encuentran dos comparadores. Cada uno compara los dos voltajes que se encuentran en sus entradas positiva y negativa ^[2,3]. Si el voltaje en la entrada positiva es mayor al voltaje en la entrada negativa, el comparador arroja un 1 (voltaje “alto”); pero si el voltaje en la entrada positiva es menor que el de la entrada negativa, el comparador arrojará un 0 (voltaje “bajo”). La entrada negativa del comparador superior está conectada a la referencia de $2/3 V_{cc}$ y al pin de “Control” (pin 5), mientras que su terminal positiva está conectada al pin de “Límite” (pin 6). Por otro lado, el comparador inferior tiene su entrada positiva conectada a la referencia de $1/3 V_{cc}$ y la negativa al pin de “Disparo” (pin 2). De esta forma, a través de los pines de Disparo, Límite y Control, es posible controlar los valores de salida de los dos comparadores.

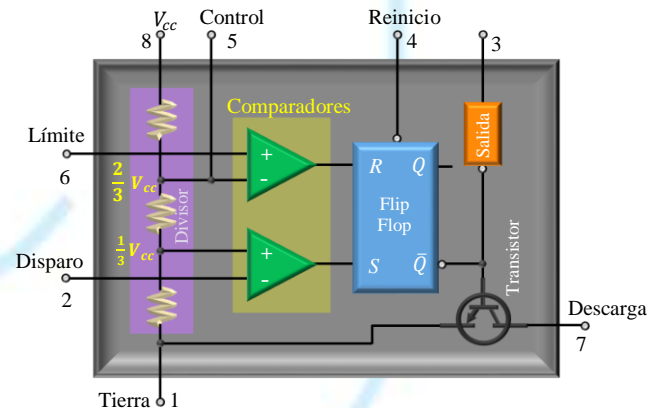


Figura 1. Diagrama de Bloques de un NE555.

1.3 FLIP-FLOP TIPO SR

Este elemento es como una memoria rudimentaria ^[3], la cual tiene dos entradas (R , *reinicio*, y S , *preparado*) y dos salidas lógicas (Q y \bar{Q}) complementarias. Si las entradas tienen los valores $R = 0$ y $S = 1$, se tendrá que $Q = 1$ y $\bar{Q} = 0$; si $R = 1$ y $S = 0$, se tendrá que $Q = 0$ y $\bar{Q} = 1$; pero si $R = 0$ y $S = 0$, se mantendrán los valores que previamente tenían Q y \bar{Q} , de ahí que pueda funcionar como memoria. El caso $R = 1$ y $S = 1$ debe ser evitado ya que produce que el sistema sea inestable debido a que genera una contradicción en la lógica de sus compuertas.

En el 555, las salidas de los comparadores se conectan a las entradas R y S del Flip-Flop (FF). Adicionalmente, el FF se puede reiniciar al estado $\{Q = 0, \bar{Q} = 1\}$ mediante el pin de “Reinicio” (pin 4). En consecuencia, el 555 se reinicia. Es de señalar que un voltaje alto en el pin Reinicio mantiene al FF funcionando, mientras que uno bajo lo reinicia.

1.4 SALIDA

Finalmente, la salida negada del FF (\bar{Q}) se conecta a la etapa de ajuste de la señal de salida, donde la señal invierte el valor proporcionado por el FF, es decir, si $\bar{Q} = 0$, la salida será 1, y viceversa. La señal proporcionada por el FF también es aprovechada, antes de llegar a la etapa de salida, para hacer que un transistor “Descargue” la corriente en el pin 7 a tierra.

2 OPERACIÓN EN MODO BIESTABLE

En este modo de funcionamiento, el 555 requiere de dos resistencias externas ($R1$ y $R2$) y dos interruptores ($S1$ y $S2$) (Figura 2a) ^[1]. Los pines de Reinicio y Disparo están conectados al voltaje de alimentación (V_{cc}) a través de las dos resistencias, por lo que siempre estarán en estado alto mientras los interruptores estén abiertos. Los dos interruptores están conectados entre estos pines y tierra de forma que, si se cierran, el estado de los pines será bajo (voltaje cero).

Inicialmente, el comparador de Límite presenta un voltaje de $2/3 V_{cc}$ en su entrada negativa y de 0 en la positiva, por lo que genera un 0 a su salida. De forma similar, el comparador de Disparo presenta un voltaje mayor en su entrada negativa respecto de su entrada positiva, por lo que también genera un cero. En consecuencia, las entradas del FF serán $\{R = 0, S = 0\}$, por lo que se mantendrá el estado inicial del FF de $\{Q = 0, \bar{Q} = 1\}$. Así, a la salida del 555 se tendrá un valor lógico de 0 correspondiente a 0V (Figura 2b). Además, dado que el pin de Reinicio está en alto, el FF seguirá operando.

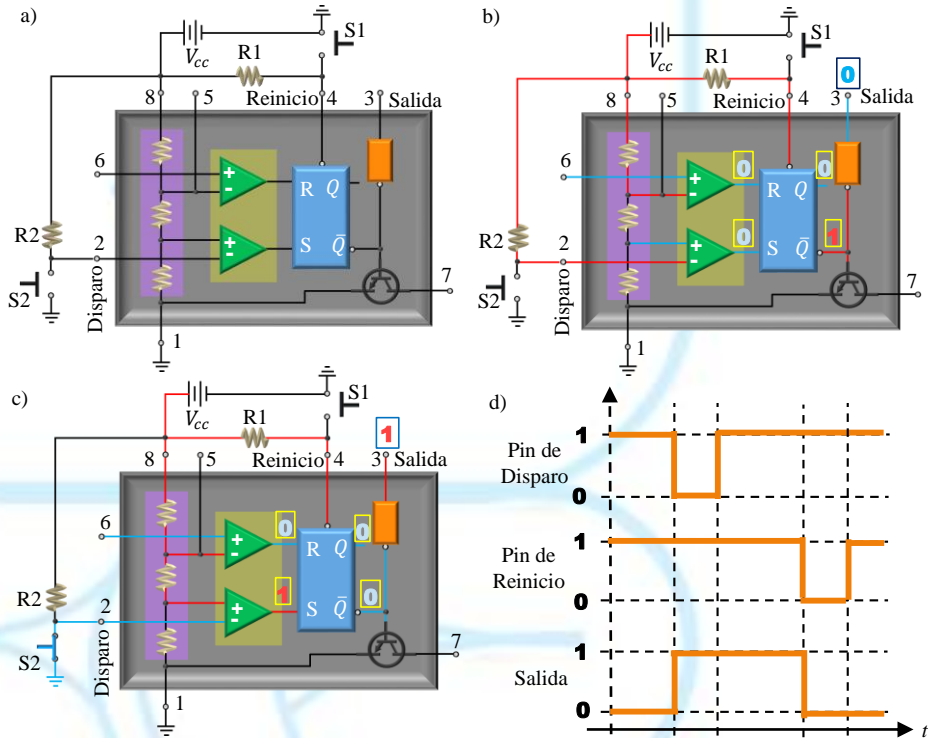


Figura 2. a) Diagrama de conexión de un 555 en modo Biestable. b) Distribución de voltajes en el estado inicial. c) Voltajes cuando el interruptor de Disparo se presiona. d) Gráficas de la evolución temporal de los estados Disparo, Reinicio y Salida.

Si el botón S2 se presiona, el estado del pin de Disparo pasará a bajo, por lo que el comparador de Disparo pasará a alto y producirá que el FF reciba $\{R = 0, S = 1\}$, y su salida pase a $\{Q = 1, \bar{Q} = 0\}$. Esto hará que la salida del 555 tenga un valor lógico de 1 o alto (Figura 2c).

La salida permanecerá en estado alto incluso cuando el botón de Disparo ya no esté presionado debido a que, en dicho caso, las entradas del FF serán ambas cero, lo que significa que el FF no modificará el estado previo de $\{Q = 1, \bar{Q} = 0\}$. De aquí que el funcionamiento del FF se pueda interpretar como una memoria. Para hacer que el estado de salida regrese a bajo, se tiene que presionar el interruptor S1, o de Reinicio, el cual regresa el FF a su estado inicial. En la Figura 2d se muestra la evolución temporal de las señales de Disparo, Reinicio y Salida del 555 en modo biestable, donde podemos observar que los interruptores sirven para que la salida proporcione un voltaje alto cuando el interruptor S2 se presiona y uno bajo cuando el interruptor S1 se presiona.

3 OPERACIÓN EN MODO MONOESTABLE

Este modo difiere del biestable en que el interruptor S1 es sustituido por un capacitor (C1), los pines de Límite y Descarga se conectan a un punto entre la resistencia R1 y C1, y el pin de Reinicio se desconecta (Figura 3a) ^[1,2].

Inicialmente, la entrada negativa del comparador de Disparo se mantiene a un voltaje mayor que su entrada positiva ya que se conecta a V_{cc} a través de R2, lo cual significa que el comparador generará un cero a la entrada S del FF. Por otro lado, el pin de Límite se encuentra bajo ya que, al inicio, el valor de la salida negada del FF es $\bar{Q} = 1$, lo que hace que la base del transistor esté activada y haya una conexión entre el colector y el emisor, lo que se puede interpretar como un interruptor cerrado. Esto implica que el pin Límite (entrada positiva del comparador) estará conectado a tierra y hace que su comparador arroje un cero. Dado que $R = S = 0$, la salida negada del FF será uno por lo que la salida del 555 será cero (Figura 3b).

Para cambiar el estado de salida del 555 a alto es necesario activar el interruptor S2 (Figura 3c), lo cual hará que el pin de Disparo pase a bajo y, en consecuencia, el comparador dará una salida alta que pasará a la entrada S del FF. Lo anterior hará que la salida negada del FF pase a bajo y la salida del 555 pase a alto. De forma simultánea, cuando la salida del FF pasa bajo, la base del transistor también lo hace, produciendo que no haya conexión entre el colector y el emisor, interpretándose como un interruptor abierto.

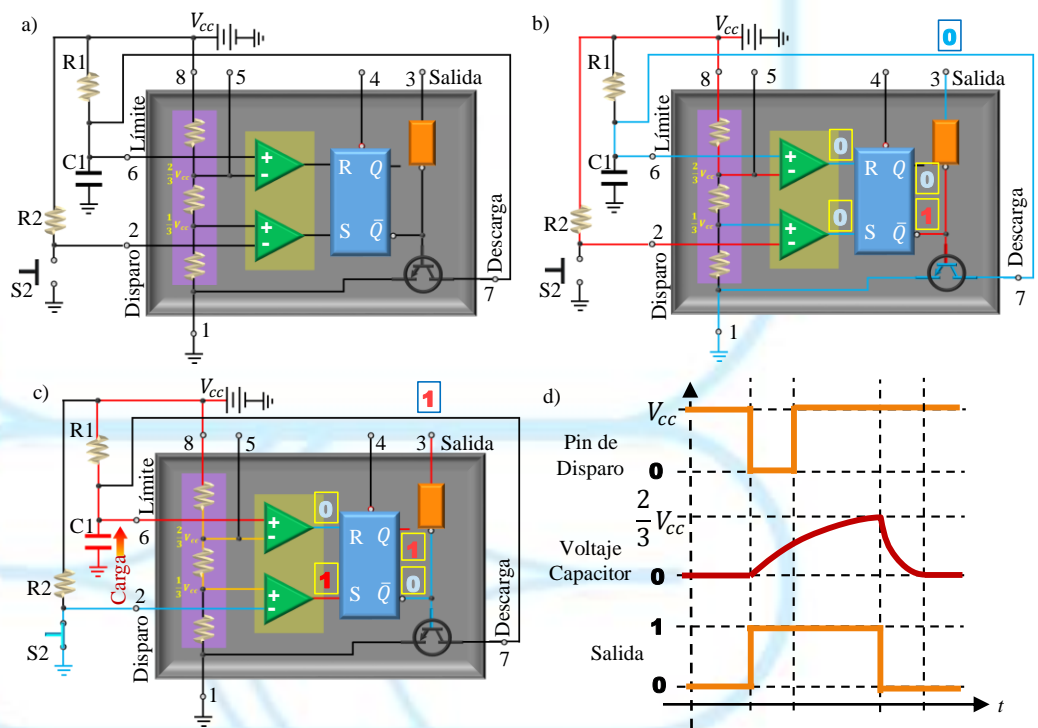


Figura 3. a) Diagrama de conexión de un 555 en modo Monoestable. b) Distribución de Voltajes en la etapa inicial. c) Comportamiento justo cuando el interruptor S2 se cierra. d) Graficas de la evolución temporal de los estados Disparo, Voltaje capacitor y Salida.

Esto produce que el capacitor C1 comience a cargarse a través del resistor R1, incrementando su voltaje paulatinamente. Mientras esto ocurre, el comparador de Límite seguirá proporcionando un cero y el interruptor S2 se dejará de presionar, por lo que el comparador de Disparo regresará a proporcionar un cero. Esto significa que mientras el capacitor se carga, el FF mantendrá el estado de $Q = 1$ y $\bar{Q} = 0$.

Cuando el voltaje en el capacitor rebasa el valor de $(2/3)V_{cc}$, la entrada positiva del comparador de Límite se torna mayor que la entrada negativa y hace que el comparador pase de proporcionar un estado bajo a uno alto, es decir, pasará un valor de 1 a la entrada R del FF, lo cual regresará el circuito a su estado inicial de $Q = 0$ y $\bar{Q} = 1$, con la salida negada del FF en alto y la salida del 555 en bajo. Al mismo tiempo este cambio hace que el transistor se cierre y el capacitor se descargue a tierra.

El tiempo durante el cual la salida del 555 se encuentra en alto depende del tiempo que el capacitor necesita para cargarse hasta $2/3$ del voltaje de la fuente, lo cual está relacionado a los valores de capacitancia y de la resistencia R1, dicho valor se calcula con la fórmula ^[3]

$$t = 1.1 \times C_1 \times R_1 \quad (1)$$

En la Figura 3d se muestra la evolución temporal de las señales del Disparo, Voltaje del capacitor y Salida del 555 en modo monoestable.

4 MODO ASTABLE

En este modo el 555 se convierte en un oscilador ya que no presenta un estado estable y cambia continuamente entre una salida alta y baja sin la necesidad de un Disparo externo. El circuito correspondiente al modo astable se muestra en la Figura 4a, y cuenta con dos resistencias (R1 y R2) y un capacitor (C1) ^[1,2,3], y los pines de Disparo y Límite se conectan a un punto entre R2 y C1.

Inicialmente, el voltaje de la fuente comienza a cargar el capacitor a través de las resistencias R1 y R2. Mientras esto ocurre, el comparador de Disparo arrojará un 1 ya que el voltaje en el pin de Disparo es menor que la referencia de $1/3 V_{cc}$ (Figura 4b). De forma similar, el comparador de Límite dará un 0 ya que el voltaje en su entrada negativa es mayor que el de la positiva.

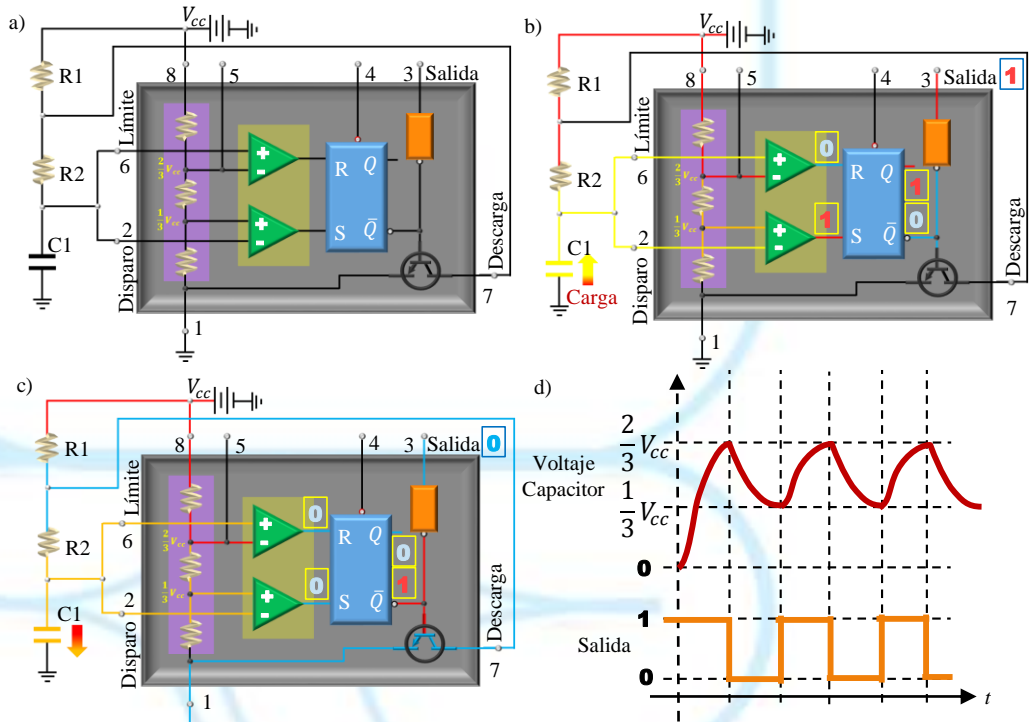


Figura 4. a) Diagrama de conexión de un 555 en modo astable. b) Voltajes en la etapa inicial. c) Comportamiento cuando el voltaje del capacitor sobrepasa los de referencia de los comparadores. d) Graficas de la evolución temporal de los estados del Capacitor y Salida.

Esto significa que la salida negada del FF es cero y el transistor de descarga está abierto. En este momento la salida del 555 es un voltaje alto.

Cuando el voltaje del capacitor pasa $1/3 V_{cc}$, el comparador de Disparo pasará a estado bajo; sin embargo, en este momento, ambos comparadores darán 0, por lo que $R = S = 0$ y el FF mantendrá su estado anterior de $\{Q = 1, \bar{Q} = 0\}$.

El capacitor seguirá cargándose hasta alcanzar el valor de $2/3 V_{cc}$, momento en que el comparador Límite cambia su estado a 1. En este momento, el FF recibirá los valores $\{R = 1, S = 0\}$ haciendo que su salida negada sea 1 y la salida del 555 sea 0. Además, el transistor se activa conectando el capacitor a tierra a través de la resistencia R2, lo cual produce que se descargue (Figura 4c). Mientras ocurre esto, el voltaje del capacitor disminuirá por debajo de $2/3 V_{cc}$, lo cual pone al comparador de Límite en 0 (manteniendo al de Disparo en 0), produciendo que el FF mantenga su valor anterior de $\{Q = 0, \bar{Q} = 1\}$.

Una vez que el voltaje del capacitor llega a $1/3 V_{cc}$, el comparador de Disparo pasará a 1, lo cual apagará el transistor de descarga y el capacitor pasará a estar conectado a la fuente, por lo que comenzará a cargarse nuevamente. Este proceso de carga y descarga entre $2/3 V_{cc}$ y $1/3 V_{cc}$ se mantendrá indefinidamente, generando una señal cuadrada en la salida del 555 (Figura 4d).

Es posible calcular el tiempo que la salida está en alto, o en bajo, con las fórmulas ^[2,3]:

$$T_{alto} = 0.693(R1 + R2)C1 \quad (2)$$

$$T_{bajo} = 0.693(R2)C1 \quad (3)$$

En cuanto al periodo y frecuencia:

$$T = \frac{1}{f} = T_{alto} + T_{bajo} = 0.693(R1 + 2(R2))C1 \quad (4)$$

El tiempo alto depende de los valores de ambas resistencia y el capacitor, mientras que el bajo solo de la resistencia R2 y el capacitor.

4.1 COMENTARIOS SOBRE LA IMPLEMENTACIÓN ASTABLE

Cuando se implementa de forma práctica un oscilador astable basado en el 555, es importante tener en mente que las ecuaciones (2), (3) y (4) proporcionan mejores aproximaciones cuando se utilizan valores de resistencias $\geq 500\Omega$ y capacitancias mayores a $0.1\mu F$, lo cual implica frecuencias de oscilación menores a 400Hz. Bajo estas restricciones, el error porcentual ronda el 16% respecto a lo predicho por las ecuaciones.

Lo anterior no implica que no se puedan utilizar valores menores a los mencionados para hacer más rápida la oscilación. Sin embargo, lo que hemos observado es que el funcionamiento del circuito puede presentar inestabilidades y una desviación de las predicciones dadas por las ecuaciones.

5 REFERENCIAS

- [1] Dejan. 555 Timer IC. How to Mechatronics. Consultado el 22 de Abril, 2024. <https://howtomechatronics.com/how-it-works/electronics/555-timer-ic-working-principle-block-diagram-circuit-schematics/>
- [2] D. I. Crecraft, S. Gergely. *Analog Electronics*. Butterworth-Heinemann, 2002. London, UK.
- [3] P. Scherz, S. Monk. *Practical Electronics for Inventors*. McGraw-Hill, 3a ed. 2013. USA.