



**Universidade do Minho**  
Escola de Engenharia

**METI**  
**Projeto Integrador em Telecomunicações e Informática**  
**Relatório de Especificação - Fase A**

Grupo 5

Fernando João Santos Mendes (PG55807)  
Bruno Araújo (PG55806)  
Junlin Lu (A101270)

# Índice

Lista de Acrónimos

Lista de Tabelas

Lista de Figuras

1. Introdução.....	5
2. Objetivo.....	6
3.Arquitetura.....	7
3.1 Bloco Emissor.....	7
3.1.1 Solução Simples.....	8
3.1.1 Solução Robusta.....	8
3.2 Bloco do link Óptico.....	9
3.3 Bloco do recetor.....	9
4. Requisitos e funcionalidades.....	10
5. Protocolo UART.....	10
6.Componentes.....	11
6.1 Semicondutores.....	11
6.1.1 - 2N2222A.....	11
6.1.2 - 1N4148.....	12
6.1.3 - PL-51P3C.....	13
6.1.4 - PL-53F3BT.....	14
6.1.5 - BS170.....	15
6.2 Integrados.....	16
7. Planeamento Temporal.....	17
8. Conclusão.....	17

## Lista de Acrónimos

Li-fi - Light fidelity.

LED - Light-emitting diode.

UART - Universal asynchronous receiver /transmitter.

## Lista de Tabelas

1 Formato de um pacote do protocolo UART. ....	10
2 Características do pinout <b>2N2222A</b> .....	11
3 Características do pinout <b>1N4148</b> .....	12
4 Características do pinout <b>PL-51P3C</b> .....	13
5 Características do pinout <b>PL-53F3BT</b> .....	14
6 Características do pinout <b>BS170</b> .....	15

# Lista de Figuras

1 Arquitetura geral da Fase A . . . . .	7
2 Arquitetura do bloco emissor. . . . .	7
3 Arquitetura da solução simples do emissor . . . . .	8
4 Arquitetura da solução robusta do emissor . . . . .	8
5 Link óptico . . . . .	9
6 Arquitetura do bloco recetor . . . . .	9
7 Arquitetura da solução do recetor. . . . .	9
8 Pinout de 2N2222A . . . . .	11
9 Pinout de 1N4148 . . . . .	12
10 Pinout de PL-51P3C . . . . .	13
11 Pinout de PL-53F3BT . . . . .	14
12 Pinout de BS170 . . . . .	15
13 Porta XOR 7486 . . . . .	16
13 NE555 timer . . . . .	16
14 Porta AND 7400 . . . . .	16
15 Porta Shift-Register 74166. . . . .	16
17 Porta Inversores 7408. . . . .	16
18 Amplificador Operacional A741. . . . .	16
19 Quad OP-Am. . . . .	16
20 Diagrama de Gantt. . . . .	17

# 1. Introdução

A evolução das tecnologias de comunicação possibilitou o desenvolvimento de soluções inovadoras que exploram diferentes meios de transmissão de dados, como a luz visível ou infravermelha. Neste contexto, a comunicação óptica sem fios, baseada em LEDs (diodos emissores de luz), surge como uma alternativa promissora às tecnologias tradicionais de radiofrequência, oferecendo vantagens como maior eficiência energética, menor interferência e a utilização de espectro não congestionado. Um exemplo prático desta tecnologia é o Li-Fi (Light Fidelity), que permite a transmissão de dados através da modulação da luz, abrindo caminho para aplicações em ambientes onde a utilização de ondas de rádio é limitada, como hospitais, aviões ou aeroportos.

O presente projeto tem como objetivo principal o desenvolvimento de um protótipo de sistema de comunicação óptica sem fios aplicado a um cenário de aeroporto, onde os passageiros podem aceder a informações em tempo real, como horários de voos, mapas do terminal ou documentos digitais, sem depender de conexões Wi-Fi ou redes móveis. Para tal, será implementado um sistema composto por um emissor e um receptor, utilizando LEDs de infravermelhos e fotodetectores, respetivamente, para estabelecer uma ligação óptica unidirecional, complementada por um canal de retorno bidirecional através de uma ligação elétrica.

O presente relatório de especificação para a Fase A tem como objetivo definir a arquitetura do sistema, os requisitos e funcionalidades a implementar, as tecnologias e os recursos necessários, bem como o planeamento temporal das tarefas a realizar. A elaboração deste documento é fundamental para orientar o desenvolvimento do projeto, assegurando que todas as etapas sejam devidamente planeadas e executadas, de modo a atingir os objetivos propostos dentro do prazo estabelecido.

## 2. Objetivo

A Fase A do projeto concentra-se na implementação da camada física do sistema, ou seja, no desenvolvimento da ligação óptica que permitirá a transmissão de dados entre dois pontos (ligação cliente e servidor). Esta fase envolve a implementação dos circuitos eletrônicos necessários para a conversão de sinais elétricos em ópticos e vice-versa. Adicionalmente, serão implementados filtros para a remoção de interferências, garantindo a fiabilidade e a eficiência da comunicação. Como tal, esta fase, seguirá as seguintes orientações e objetivos:

1. **Geração de Sinal:**
  - Utilizar o **Digital Lab** para gerar o sinal de uma onda quadrada.
2. **Construção do Circuito Emissor:**
  - Implementar um **circuito emissor de infravermelhos**, convertendo o sinal elétrico gerado pelo Digital Lab em sinal óptico.
  - Utilizar um **transistor como driver** para controlar a ativação do LED infravermelho.
3. **Construção do Circuito Receptor:**
  - Implementar um **circuito receptor** baseado em um **fotodetector**, convertendo o sinal óptico recebido novamente para sinal elétrico.
  - Garantir que o sinal seja amplificado e filtrado para posterior análise.
4. **Testes e Análise de Sinal:**
  - Utilizar um **osciloscópio** para visualizar e comparar os sinais de entrada e saída.
  - Verificar se o sinal recebido corresponde ao sinal transmitido, analisando possíveis perdas ou interferências.
  - Implementar filtros para remover interferências indesejadas e otimizar a qualidade do sinal.

### 3.Arquitetura

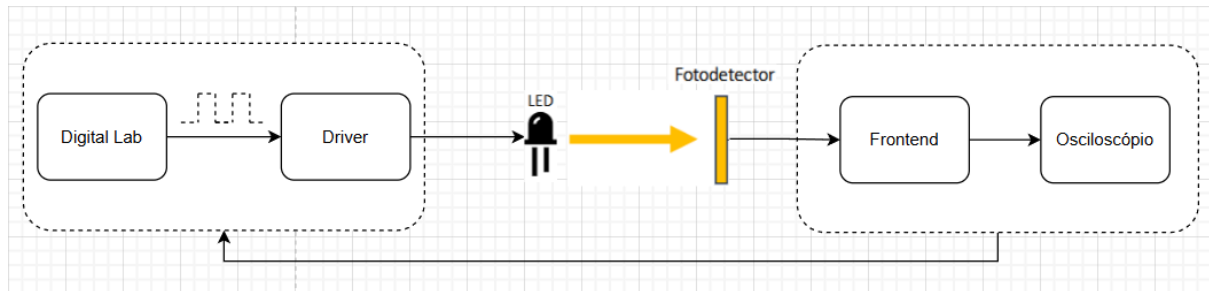


Figura 1 : Arquitetura geral da Fase A

Como podemos observar na figura 1 a fase A destaca-se-á pela implementação onde o emissor é composto por duas partes principais: o Digital Lab, responsável por gerar uma onda quadrada, e o driver, que é o hardware encarregado da conversão dos valores de tensão da onda para níveis de corrente. A onda quadrada gerada pelo Digital Lab é enviada para o driver, que por sua vez estabelece a ligação com o LED, dispositivo emissor de luz.

Numa fase posterior, o link óptico é então estabelecido sendo o transmissor óptico o LED e o receptor o fotodetector.

Na recepção, o receptor é composto por dois elementos: o Frontend, que é o hardware responsável por converter o sinal óptico recebido pelo fototransistor em um sinal elétrico, permitindo sua visualização no osciloscópio.

A ideia principal desta fase é então garantir a viabilidade de uma comunicação óptica, partindo do princípio que apenas queremos testar esta comunicação unidirecional, entendemos de forma prática, uma comunicação que acontece do lado esquerdo da arquitetura para o lado direito, e concluir sobre os seus resultados para podermos depois desenvolver estratégias de filtragem a implementar numa fase posterior.

#### 3.1 Bloco Emissor

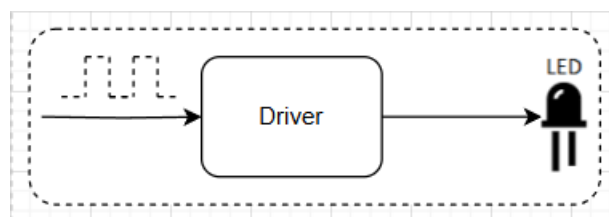


Figura 2 : Arquitetura do bloco emissor

O bloco emissor é constituído pelo driver e pelo LED, díodo emissor de luz. Este bloco é responsável por numa fase inicial converter os valores de tensão recebidos pelo gerador de sinais ( sinal de onda quadrada) para valores de corrente e regular a mesma para o devido funcionamento do LED. De seguida podemos observar as duas soluções que encontramos.

### 3.1.1 Solução Simples

Esta solução caracteriza-se pela utilização de apenas uma resistência, visto que apenas temos 2 níveis de tensão sendo 0v e 3.3v, e, com tal, é suficiente convertermos a tensão de 3.3 para uma corrente dentro dos valores de funcionamento do LED ( exemplo: 40 mA). Podemos averiguar a estrutura desta solução na figura 3.

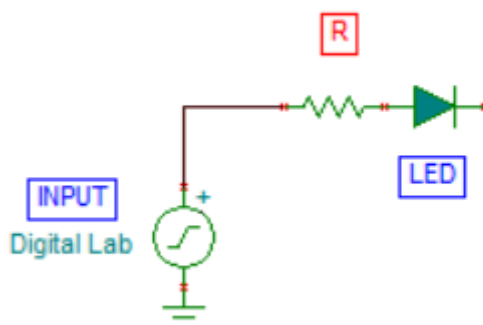


Figura 3 : Arquitetura da solução simples do emissor.

### 3.1.1 Solução Robusta

Esta solução caracteriza-se pela utilização de um transistor 2N222A, que acoplado a uma resistência no seu pino Base é possível trabalhar com correntes mais baixas, e através de um ganho atingir valores necessários para o devido funcionamento do LED. Podemos analisar a arquitetura desta solução na figura 4.

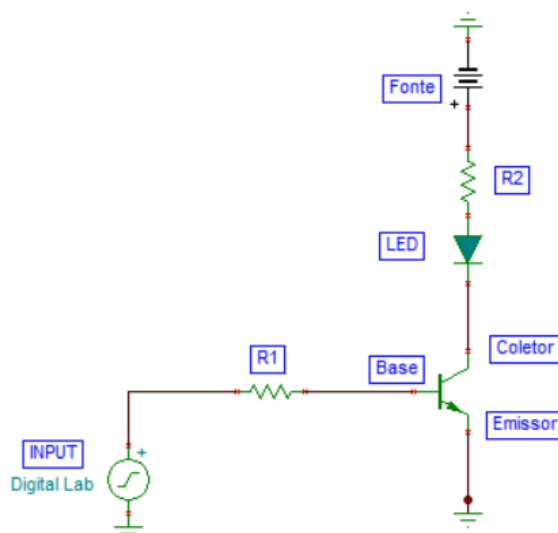


Figura 4 : Arquitetura da solução robusta do emissor.

Embora a solução simples seja mais económica e mais acessível, perspectivamos desenvolver a solução mais robusta dado que se enquadra melhor no âmbito do nosso projeto, visto que está preparado para receber diferentes valores de tensão e através do ganho atingir valores suficientes para o funcionamento do LED.



### 3.2 Bloco do link Óptico

Neste bloco temos representados o LED que permitirá a transmissão do sinal elétrico num sinal óptico e o fotodetector no receptor, preparado para receber esse sinal óptico.

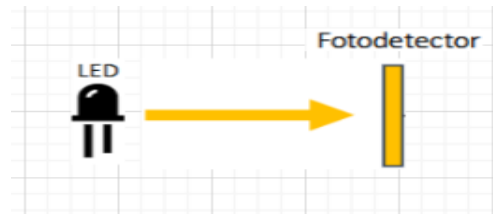


Figura 5 : Link óptico.

### 3.3 Bloco do recetor

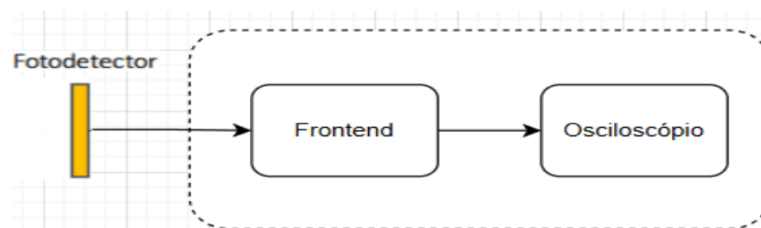


Figura 6 : Arquitetura do bloco recetor.

O Recetor é composto por um fototransistor que recebe o sinal óptico emitido pelo LED e o converte novamente em um sinal elétrico. É um Amplificador Operacional, que transforma a corrente gerada pelo fototransistor em uma tensão proporcional, permitindo sua posterior análise. Nesta fase, o filtro será implementado dependendo dos resultados obtidos, iremos manter um maior foco na recepção e amplificação do sinal óptico.

Além disso, há uma conexão entre o Digital Lab e o osciloscópio para possibilitar a comparação entre o sinal transmitido e o sinal recebido, garantindo a análise do desempenho da transmissão do link de comunicação.

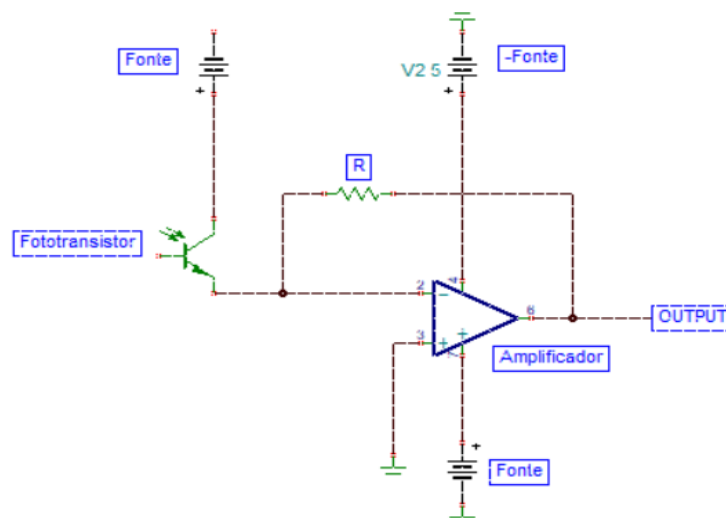


Figura 7 : Arquitetura da solução do recetor.

## 4. Requisitos e funcionalidades

Considerando os objetivos a serem cumpridos deste projeto mais especificamente sobre a fase A, destacam-se os seguintes requisitos e funcionalidades:

- Definição dos valores para os componentes da estrutura do emissor e receptor;
- Definição dos equipamentos eletrônicos a serem utilizados;
- Desenvolver a arquitetura enunciada convertendo sinais elétricos em sinais ópticos e vice-versa;
- Análise e comparação dos valores recebidos e valores esperados;
- Elaboração dos blocos de filtragem;

## 5. Protocolo UART

Os pacotes das mensagens do protocolo UART apresentam o formato ilustrado na tabela X. Esta tabela evidencia quatro componentes:

1. **Start Bit** : Representa o início da transmissão , este campo tem sempre um valor de 0 (nível lógico 0), então terá tamanho de 1 bit.
2. **Data Frame**: Conforme o próprio nome sugere, este campo contém os dados a transmitir, tem um tamanho variável entre 5 e 9 bits.
3. **Parity Bit**: Utilizado para detectar erros na transmissão, este campo, pode ter 0 ou 1 bit, em que 0 indica uma paridade par, 1 indica uma paridade ímpar, e a ausência do bit significa que não há paridade.
4. **Stop Bit**: Indica o fim da transmissão, sendo sempre 1 (nível lógico 1). Podemos ter presente no pacote um ou dois stop bits, logo o seu tamanho será 1 ou 2 bits.

Start Bit (1 bit)	Data Frame (5 a 9 bits)	Parity Bit (0 ou 1 bit)	Stop Bit (1 ou 2 bits)
----------------------	----------------------------	----------------------------	---------------------------

Tabela 1 : Formato de um pacote do protocolo UART.

## 6.Componentes

### 6.1 Semicondutores

Os semicondutores são utilizados para **amplificação, comutação e conversão de sinais ópticos e elétricos**, garantindo a estabilidade da comunicação via Li-Fi.

#### 6.1.1 - 2N2222A

**Pinout :**

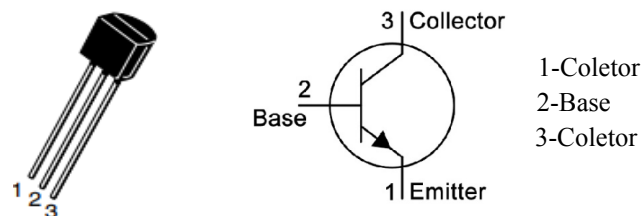


Figura 8 : Pinout de 2N2222A.

O **2N2222A** é um transistor NPN de uso geral, amplamente utilizado para comutação e amplificação de sinais elétricos.

**Características :**

Parâmetro	Símbolo	Valor	Unidade
Tensão Max Coletor-Emissor	$V_{CEO}$	40 v	Vdc
Tensão Max Coletor-Base	$V_{CBO}$	75 v	Vdc
Tensão Emissor-Base	$V_{EBO}$	6 v	Vdc
Corrente Máx do coletor	$I_c$	600 mA	mAdc
Dissipação Max de Potência	$P_d$	625 mW	mW
Tensão de Saturação Coletor-Emissor	$V_{ce(sat)}$	0.3V	V
Ganho de Corrente	$h_{FE}$	min 100 , max: 300	

Tabela 2 : Características do pinout **2N2222A**.

**Função no Projeto :**

O 2N2222A no emissor Li-Fi atua como um Driver, controlando o LED e garantindo que ele pisque corretamente para transmitir os dados via luz

### 6.1.2 - 1N4148

#### Pinout :



Figura 9 : Pinout do 1N4148.

O 1N4148 é um diodo de comutação rápida amplamente utilizado em circuitos retificadores, de proteção e de chaveamento. É conhecido pela sua baixa capacidade e alta velocidade de comutação.

#### Características :

Parâmetro	Símbolo	Valor	Unidade
Tensão reversa máxima	$V_R$	100 v	V
Corrente Contínua Direta Máxima	$I_f$	200 mA	mA
Dissipação Max de Potência	$P_{tot}$	500 mW	mW
Tempo de recuperação reversa	$t_{rr}$	4 ns	ns

Tabela 3 : Características do pinout **1N4148**.

#### Função no Projeto :

O 1N4148 pode ser utilizado para retificar sinais AC, proteger circuitos de sobretensão ou realizar chaveamentos rápidos. Em um circuito retificador, ele pode converter um sinal AC em um sinal DC. Em um circuito de proteção, ele pode impedir que tensões negativas danifiquem componentes sensíveis. Em um circuito de chaveamento, ele pode ligar ou desligar rapidamente um circuito.

### 6.1.3 - PL-51P3C

#### Pinout :

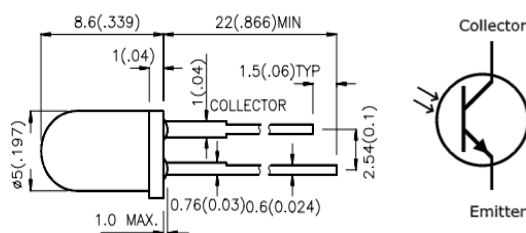


Figura 10 : Pinout do PL-51P3C.

O PL-51P3C é um fototransistor que detecta luz visível e infravermelha, convertendo a luz em corrente elétrica. É comumente usado em sensores ópticos e sistemas de comunicação por luz.

#### Características :

Parâmetro	Símbolo	Valor	Unidade
Tensão Coletor-Emissor máximo	$V_{CEO}$	30 v	V
Tensão Emissor-Coletor máximo	$V_{eco}$	5 v	V
Dissipação máxima de Potência	$P_d$	100 mW	mW
Corrente escura do coletor	$I_{ceo}$	100 nA	nA
Corrente do coletor em operação	$I_{on}$	0.1 mA - 0.5 mA	mA

Tabela 4 : Características do pinout **PL-51P3C**.

#### Função no Projeto:

No projeto, o PL-51P3C pode ser utilizado em circuitos receptores para detectar sinais ópticos, como em sistemas de comunicação por infravermelho ou sensores de proximidade

## 6.1.4 - PL-53F3BT

### Pinout :

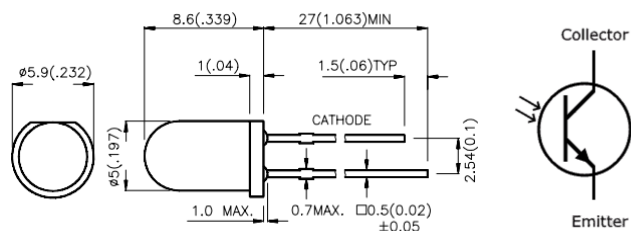


Figura 11 : Pinout do PL-51P3C.

O PL-51P3C é um fototransistor que detecta luz visível e infravermelha, convertendo a luz em corrente elétrica. É comumente usado em sensores ópticos e sistemas de comunicação por luz.

### Características :

Parâmetro	Símbolo	Valor	Unidade
Tensão reversa máxima	$V_R$	5 v	V
Corrente Contínua Direta Máxima	$I_f$	50 mA	mA
Dissipação Max de Potência	$P_{tot}$	100 mW	mW

Tabela 5 : Características do pinout **PL-53F3BT**.

### Função no Projeto:

No projeto, o PL-53F3BT pode ser usado em circuitos receptores para detectar sinais ópticos, como em sistemas de comunicação por infravermelho ou sensores de luz.

## 6.1.5 - BS170

**Pinout :**

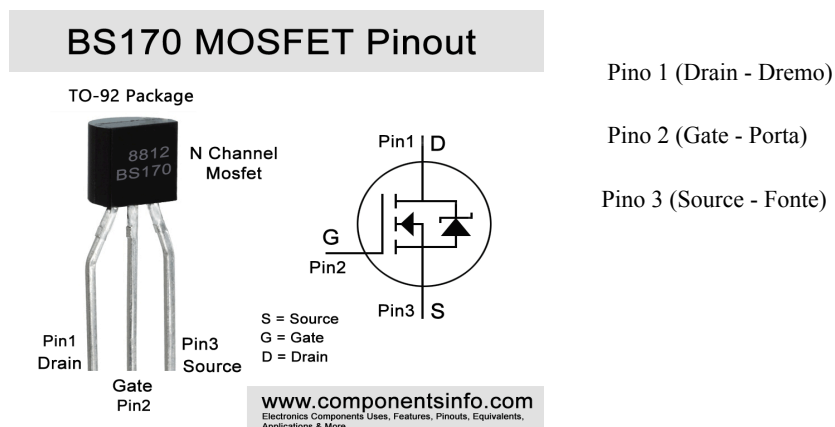


Figura 12 : Pinout do BS170.

**Características :**

Parâmetro	Símbolo	Valor	Unidade
Tensão Dreno-Fonte Máxima	$V_{DSS}$	60 v	V
Tensão Dreno-Gate Máxima	$V_{DGR}$	60 v	V
Tensão Gate-Fonte Máxima	$V_{GSS}$	+ - 20 v	mW
Dissipação máxima de Potência	$P_d$	830 mv	
Corrente de Dreno Contínua	$I_d$	500 mA	mA
Corrente de Dreno Pulsada	$I_{dp}$	1200 mA	mA

Tabela 6 : Características do pinout **BS170**.

**Função no Projeto:**

No projeto, o BS170 pode ser usado como um interruptor de alta velocidade em circuitos de controle de potência ou como amplificador em estágios de baixa potência.

## 6.2 Integrados

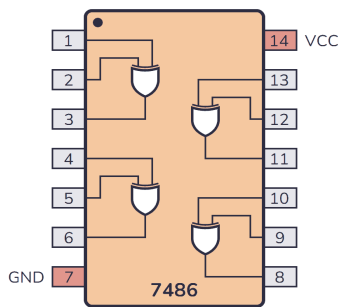


Figura 13 : Porta XOR 7486.

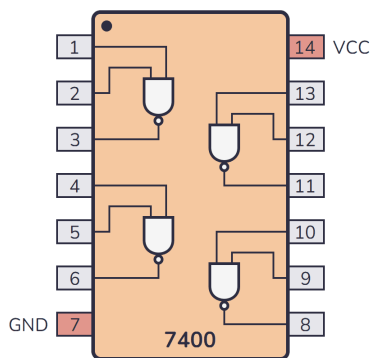


Figura 15 : Porta AND 7400.

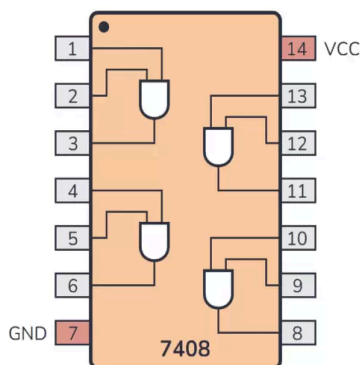


Figura 17 : Porta Inversores 7408.

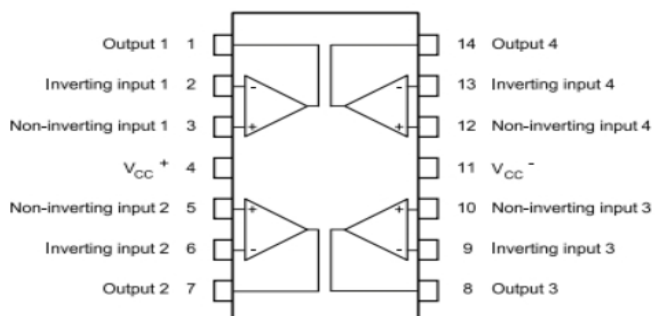


Figura 19 : Quad OP-Am.

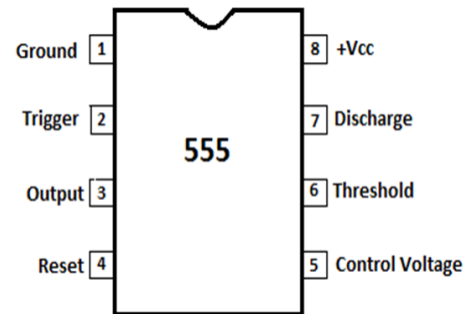


Figura 14 : NE555 timer.

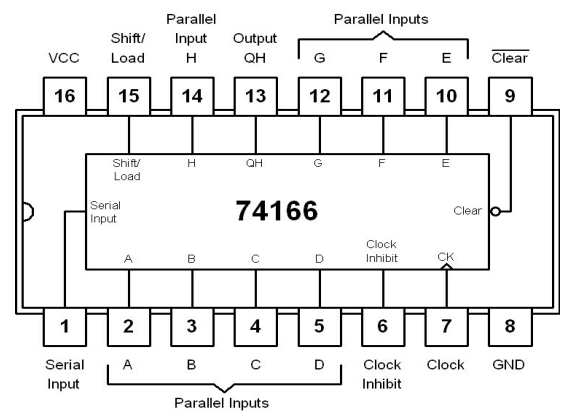


Figura 16 : Porta Shift-Register 74166.

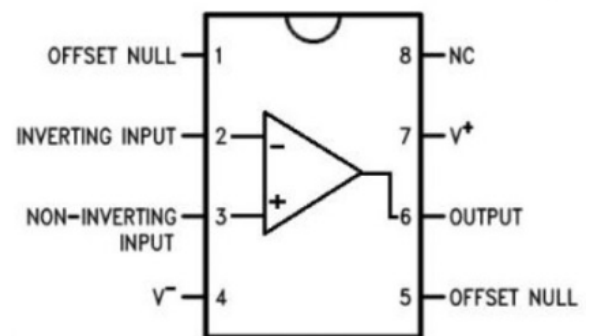


Figura 18 : Amplificador Operacional A741.



## 7. Planeamento Temporal

Apresentaremos a planificação temporal da Fase A do projeto através de um Diagrama de Gantt, que contém a lista completa de todas as tarefas e subtarefas desta fase, este encontra-se ilustrado na Figura 19.

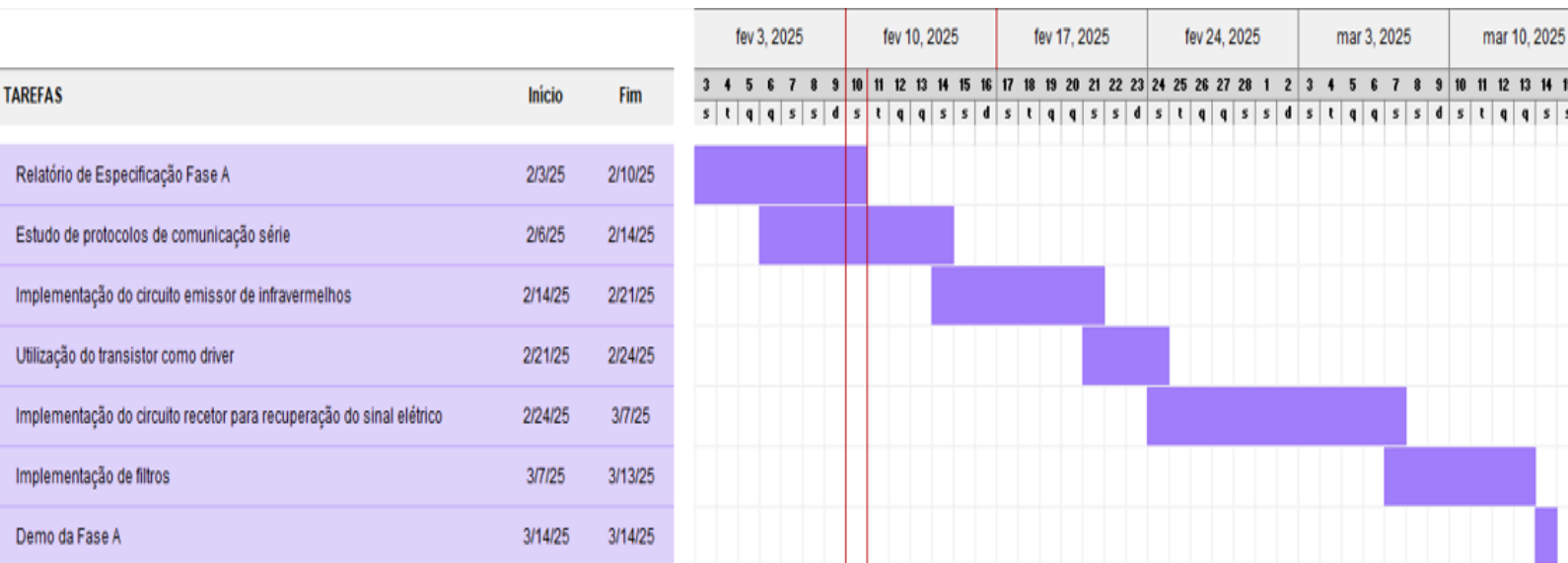


Figura 20 : Diagrama de Gantt.

## 8. Conclusão

Neste relatório de especificação da primeira fase do projeto, a Fase A, definimos estratégias técnicas e operacionais para a resolução do problema proposto. Apresentamos uma visão geral da arquitetura do projeto, detalhando as soluções adotadas para os principais componentes: o circuito emissor de infravermelhos, o link óptico e o circuito recetor destinado à recuperação do sinal elétrico.

Além disso, especificamos o formato das mensagens do protocolo UART e listamos os diferentes componentes fornecidos que poderão ou não ser usados no projeto. Por fim, fornecemos uma visão temporal da resolução desta fase que foi apresentada por meio de um Diagrama de Gantt, permitindo visualizar e organizar as principais atividades previstas.

Temos de prestar atenção às possíveis limitações que possam surgir e à necessidade de testes adicionais para verificar as soluções. A implementação não é perfeita, ainda se encontra um pouco incompleta, devido à dependência do conhecimento dos resultados obtidos para a decisão dos filtros.