

计算机组成原理408大题训练营——DAY03

前言概述

大家好，欢迎来到蓝蓝星球组织的第一期计算机组成原理408大题专项突破！

我们将通过计算机组成原理的精选出的一系列重点题以及09-22年所有的真题的练习。针对大家头疼的浮点数计算、cache访存与虚拟存储、一堆和一条指令的运行情况以及I/O数据传输的所有方面帮助大家攻克难关。本次活动深度剖析了历年真题，精选出了需要大家重点掌握的计组细节题目，在听完咸鱼强化的基础上，以真题为始，结合所选的重点题目来全面加强计组大题理解，最后通过二刷真题来全面理解考试出题类型，一共50多道大题帮助大家稳扎稳打，拿下计组大题。本着参加打卡活动希望大家都可以学有所成的初心，邀请了猫叔、酒、Tina等几位同学给大家答疑并且帮助督促大家做好知识的输出工作，希望大家可以认真做题，坚持在星球打卡，念念不忘，必有回响！

题外话

欢迎大家多多关注蓝蓝B站首页：[蓝蓝希望你上岸呀B站首页](#)

关于蓝蓝计算机考研3000+圈子：[计算机考研必备](#)

以及蓝蓝公众号：[应用题训练营专题](#)

也可以关注一下猫叔的B站账号，希望与大家共同进步[薛定谔的猫叔叔是你](#)

做题须知

- 1.建议先听咸鱼强化可后，针对咸鱼所讲真题，先跟着浏览真题，确保了解真题出题难度，浏览题目后，自己去先独立思考题目的知识点是否可以用自己的语言论述并写出
- 2.通过翻阅资料查阅真题的考点，并加以理解，接着利用重点题目的辅助练习来巩固每一章知识点
- 3.针对不会的内容需要反复思考，查阅王道书中相关章节知识，及时巩固题目细节考察重点，归纳总结常考题目类型
- 4.汇总每天的习题成册并留出足够的空白空间方便后期复盘与增补知识点，加强记忆
- 5.持之以恒，多总结多思考，多与管理员和群友及时交流处理所遇到的问题，学习中复盘，复盘中学习，通过培养费曼学习法让自己从输入者变成输出者，手中无剑而心中有剑，万变不离其宗，遇到陌生问题依旧可以迎刃而解的境界！
- 6.以终为始，通过前期的了解真题，到后面的重点模拟，剖析真题，把握出题规律，最后二刷真题，确保题目知识点胸有成竹，闲庭信步，信手捏来！

IO专题真题相关题目：

01、三种传输方式均有，综合性强-18年真题

11. 【2018 统考真题】假定计算机的主频为 500MHz，CPI 为 4。现有设备 A 和 B，其数据传输率分别为 2MB/s 和 40MB/s，对应 I/O 接口中各有一个 32 位数据缓冲寄存器。回答下列问题，要求给出计算过程。

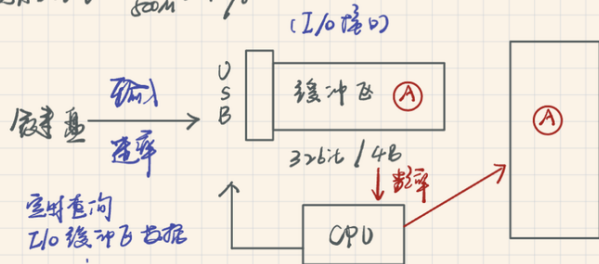
- 1) 若设备 A 采用定时查询 I/O 方式，每次输入/输出都至少执行 10 条指令。设备 A 最多间隔多长时间查询一次才能不丢失数据？CPU 用于设备 A 输入/输出的时间占 CPU 总时间的百分比至少是多少？
- 2) 在中断 I/O 方式下，若每次中断响应和中断处理的总时钟周期数至少为 400，则设备 B 能否采用中断 I/O 方式？为什么？
- 3) 若设备 B 采用 DMA 方式，每次 DMA 传送的数据块大小为 1000B，CPU 用于 DMA 预处理和后处理的总时钟周期数为 500，则 CPU 用于设备 B 输入/输出的时间占 CPU 总时间的百分比最多是多少？

1) 程序查询方式 定时查询 查询数据 I/O 至少 10 条指令 防止数据丢失

例 $40/2MB = 3\mu s$ 每隔 2MB 查一次 查询次数 15 次 $2MB/s / 4B = 0.5M/s$

每秒 CPU 用于设备 A 的输入/输出时间为 $0.5M \times CPI \times 10 = 0.5M \times 4 \times 10 = 20M$

\therefore 百分比为 $\frac{20M}{500M} = 4\%$



重点关注:

- ① 查询速率
- ② 缓冲器大小

①/② = CPU 定时查询频率 $\begin{cases} \text{数据丢失} \\ \text{数据不丢} \end{cases}$
CPU 查询缓冲寄存器

若 CPU 查询速率小于输入速率则
缓冲器会溢数据

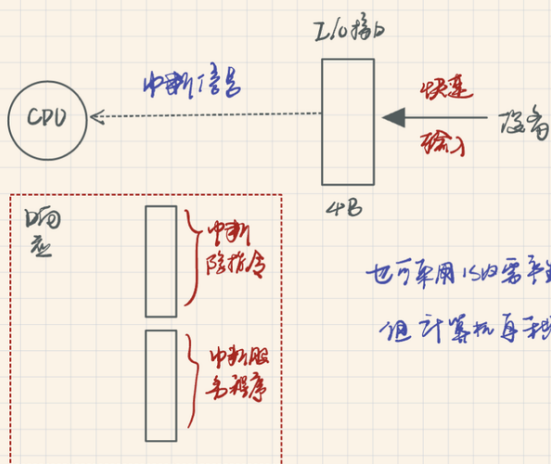
11. 【2018 统考真题】假定计算机的主频为 500MHz，CPI 为 4。现有设备 A 和 B，其数据传输率分别为 2MB/s 和 40MB/s，对应 I/O 接口中各有一个 32 位数据缓冲寄存器。回答下列问题，要求给出计算过程。

- 2) 在中断 I/O 方式下，若每次中断响应和中断处理的总时钟周期数至少为 400，则设备 B 能否采用中断 I/O 方式？为什么？

12) 采用中断 I/O 则 中断响应+中断处理 $T = 400/500M = 0.8s$ T_B : 传输 32B 数据时间 $4B/40MB = 0.1\mu s$

B 传输 32B 数据时间 < 中断响应+处理时间 则数据被刷新 造成丢失

$0.8 \gg 0.1$ 故 B 不适合中断 I/O 方式



重点关注:

- ① 速率
- ② 缓冲器大小

①/② 为 每隔多久充满一次 (中断频率)
中断每次开销

也可采用 1s 需产生 $40MB/4B = 10M$ 次中断 共 $10M \times 400 = 4000M$ 时钟
但计算机每秒只能处理 500M 时钟 故不适合 I/O 中断方式

数据缓冲

② 外设与CPU的DMA传输中断信号

③ 外设中断信号

11. 【2018 统考真题】假定计算机的主频为 500MHz，CPI 为 4，现有设备 A 和 B，其数据传输率分别为 2MB/s 和 40MB/s，对应 I/O 接口中各有一个 32 位数据缓冲寄存器。回答下列问题，要求给出计算过程。

3) 若设备 B 采用 DMA 方式，每次 DMA 传送的数据块大小为 1000B，CPU 用于 DMA 预处理和后处理的总时钟周期数为 500，则 CPU 用于设备 B 输入/输出的时间占 CPU 总时间的百分比最多是多少？

② 采用 DMA B 40MB/s 每次传 1000B 只有预处理 预处理后 CPU

则预处理+预处理共 500 周期 设备 B 1s 中 DMA 次数最多为 $(40MB/s) / 1000B = 40000$ 次

则用于 CPU 的时间为 $400 \times 500 = 2 \times 10^7$

占总 CPU 时间 $\frac{2 \times 10^7}{500 \times 10^6} = 4\%$

③ 设备发出中断信号

1s 中 DMA 传输数据块的时间 / 1s 中 DMA 传输 CPU 总时间

$= \frac{1000}{500 \times 10^6} / \frac{1000}{40 \times 10^6} = 4\%$

① 预处理 发出信号云

② 预处理 发出信号云

③ 预处理 发出信号云

主要过程：

预处理 } 总时间 \Rightarrow 每块传递 / 每次 DMA 传递的开销

后处理 }

通过计算再得出其占 CPU 总时间的百分比即可得出与 CPU 的时间占比。

02、看c程序计算cache容量与命中率执行速度—10年真题

注意：1. 程序部分的不同写法大家根据自身理解掌握。

2. 问命中率时是在第一次命中条件下求取换入 cache 新的块

06. 【2010 统考真题】某计算机的主存地址空间大小为 256MB，按字节编址，指令 Cache 和数据 Cache 分离，均有 8 个 Cache 行，每个 Cache 行大小为 64B，数据 Cache 采用直接映射方式。现有两个功能相同的程序 A 和 B，其代码如下所示：

```

程序 A:
int a[256][256];
...
int sum_array1()
{
    int i, j, sum=0;
    for(i=0; i<256; i++)
        for(j=0; j<256; j++)
            sum += a[i][j];
    return sum;
}

程序 B:
int a[256][256];
...
int sum_array2()
{
    int i, j, sum=0;
    for(j=0; j<256; j++)
        for(i=0; i<256; i++)
            sum += a[i][j];
    return sum;
}

```

假定 int 类型数据用 32 位补码表示，程序编译时，i、j 和 sum 均分配在寄存器中，数组 a 按行优先方式存放，其首地址为 320（十进制数）。请回答下列问题，要求说明理由或给出计算过程。

1) 不考虑用于 Cache 一致性维护和替换算法的控制位，数据 Cache 的总容量为多少？

2) 数组元素 a[0][31] 和 a[1][1] 各自所在的主存块对应的 Cache 行号是多少（Cache 行号从 0 开始）？

3) 程序 A 和 B 的数据访问命中串各是多少？哪个程序的执行时间更短？

② 直接映射 int 为 4B 16B 若行号能化为 320 则

a[0][31] 所在行号为 $\lfloor \frac{320 + (256 \times 31) \times 4}{64} \rfloor \% 8 = 6$

其 5 个 31 在 哪 4 个

a[1][1] 所在行号为 $\lfloor \frac{320 + (1 \times 256 + 1) \times 4}{64} \rfloor \% 8 = 5$

其 a[0][31] 地址为 $320 + 31 \times 4 = 1011120B$ 行号为 6

a[1][1] 地址为 $320 + 256 \times 4 + 1 \times 4 = 1010100B$ 行号为 5

程序 A 逐行访问数组 a 64x8=512B 数组 a 一行为 1KB 为 Cache 2 倍

由此可知不同行同一列元素共用一个单元，每次访问将 2 倍的数据

换入因每次访问均不同

由于 Cache 读取数据速度远大于从内存读取速度 $V_A > V_B$ A 快

03、读文字中断方式与DMA方式传输—09真题

08. 【2009 统考真题】某计算机的 CPU 主频为 500MHz，CPI 为 5（即执行每条指令平均需 5 个时钟周期）。假定某外设的数据传输率为 0.5MB/s，采用中断方式与主机进行数据传送，以 32 位为传输单位，对应的中断服务程序包含 18 条指令，中断服务的其他开销相当于 2 条指令的执行时间。回答下列问题，要求给出计算过程。

- 1) 在中断方式下，CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？
- 2) 当该外设的数据传输率达到 5MB/s 时，改用 DMA 方式传送数据。假定每次 DMA 传送块大小为 5000B，且 DMA 预处理和后处理的总开销为 500 个时钟周期，则 CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少（假设 DMA 与 CPU 之间没有访存冲突）？

1) CPU 主频 500M CPI=5 $\varphi=0.5\text{MB/s}$ 4B

CPU 每次用于数据传输的时钟周期为 $5 \times 18 + 2 = 100$ 外设每秒申请的中断次数 $0.5\text{MB} / 4\text{B} = 125000$

1s 内中断开销 $100 \times 125000 = 12.5\text{M}$

外设 I/O 时间 / CPU 时间 = $12.5\text{M} / 500\text{M} = 2.5\%$

2) $\varphi=5\text{MB/s}$ 用 DMA 传送 每次 DMA 传送数据块 5000B 1s 产生 DMA 次数 $5\text{MB} / 500\text{B} = 1000$

CPU 用 DMA 总开销为 $1000 \times 500 = 0.5\text{M}$ 时钟周期

CPU 用外设 I/O / 总 CPU 时间 = $0.5 / 500 = 0.1\%$

04 低位交叉与顺序存储带宽计算—流水线方式，未考压题

完成（即流水线不间断）。这样，连续存取 m 个字所需的时间为

$$t_1 = T + (m - 1)r$$

而顺序方式连续读取 m 个字所需的时间为 $t_2 = mT$ 。可见低位交叉存储器的带宽大大提高。模块数为 4 的流水线方式存取示意图如图 3.9 所示。

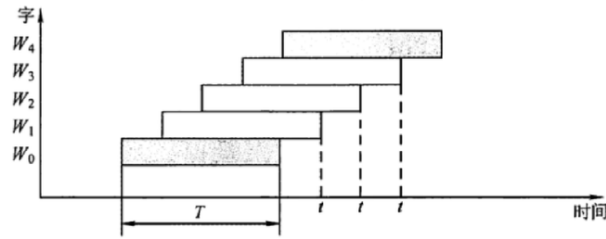


图 3.9 低位交叉编址流水线方式存取示意图

【例 3.1】 设存储器容量为 32 个字，字长为 64 位，模块数 $m = 4$ ，分别采用顺序方式和交叉方式进行组织。存储周期 $T = 200\text{ns}$ ，数据总线宽度为 64 位，总线传输周期 $r = 50\text{ns}$ 。在连续读出 4 个字的情况下，求顺序存储器和交叉存储器各自的带宽。

解：顺序存储器和交叉存储器连续读出 $m = 4$ 个字的信息总量均是

$$q = 64 \text{ 位} \times 4 = 256 \text{ 位}$$

顺序存储器和交叉存储器连续读出 4 个字所需的时间分别是

$$t_1 = mT = 4 \times 200\text{ns} = 800\text{ns} = 8 \times 10^{-7}\text{s}$$

$$t_2 = T + (m - 1)r = 200\text{ns} + 3 \times 50\text{ns} = 350\text{ns} = 35 \times 10^{-8}\text{s}$$

顺序存储器和交叉存储器的带宽分别是

$$W_1 = q/t_1 = 256/(8 \times 10^{-7}) = 32 \times 10^7 \text{ b/s}$$

$$W_2 = q/t_2 = 256/(35 \times 10^{-8}) = 73 \times 10^7 \text{ b/s}$$