

计算机组成原理408大题训练营——DAY03

前言概述

大家好，欢迎来到蓝蓝星球组织的第一期计算机组成原理408大题专项突破！

我们将通过计算机组成原理的精选出的一系列重点题以及09-22年所有的真题的练习。针对大家头疼的浮点数计算、cache访存与虚拟存储、一堆和一条指令的运行情况以及I/O数据传输的所有方面帮助大家攻克难关。本次活动深度剖析了历年真题，精选出了需要大家重点掌握的计组细节题目，在听完咸鱼强化的基础上，以真题为始，结合所选的重点题目来全面加强计组大题理解，最后通过二刷真题来全面理解考试出题类型，一共50多道大题帮助大家稳扎稳打，拿下计组大题。本着参加打卡活动希望大家都可以学有所成的初心，邀请了猫叔、酒、Tina等几位同学给大家答疑并且帮助督促大家做好知识的输出工作，希望大家可以认真做题，坚持在星球打卡，念念不忘，必有回响！

题外话

欢迎大家多多关注蓝蓝B站首页：[蓝蓝希望你上岸呀B站首页](#)

关于蓝蓝计算机考研3000+圈子：[计算机考研必备](#)

以及蓝蓝公众号：[应用题训练营专题](#)

也可以关注一下猫叔的B站账号，希望与大家共同进步[薛定谔的猫叔叔是你](#)

做题须知

- 1.建议先听咸鱼强化可后，针对咸鱼所讲真题，先跟着浏览真题，确保了解真题出题难度，浏览题目后，自己去先独立思考题目的知识点是否可以用自己的语言论述并写出
- 2.通过翻阅资料查阅真题的考点，并加以理解，接着利用重点题目的辅助练习来巩固每一章知识点
- 3.针对不会的内容需要反复思考，查阅王道书中相关章节知识，及时巩固题目细节考察重点，归纳总结常考题目类型
- 4.汇总每天的习题成册并留出足够的空白空间方便后期复盘与增补知识点，加强记忆
- 5.持之以恒，多总结多思考，多与管理员和群友及时交流处理所遇到的问题，学习中复盘，复盘中学习，通过培养费曼学习法让自己从输入者变成输出者，手中无剑而心中有剑，万变不离其宗，遇到陌生问题依旧可以迎刃而解的境界！
- 6.以终为始，通过前期的了解真题，到后面的重点模拟，剖析真题，把握出题规律，最后二刷真题，确保题目知识点胸有成竹，闲庭信步，信手捏来！

IO专题真题相关题目：

01、三种传输方式均有，综合性强-18年真题

【2018统考真题】假定计算机的主频为500MHz，CPI为4。现有设备A和B，其数据传输率分别为2MB/s和40MB/s，对应I/O接口中各有一个32位数据缓冲寄存器。回答下列问题，要求给出计算过程。[公众号：蓝蓝考研]

- 1) 若设备A采用定时查询I/O方式，每次输入/输出都至少执行10条指令。设备A最多间隔多长时间查询一次才能不丢失数据？CPU用于设备A输入/输出的时间占CPU总时间的百分比至少是多少？
- 2) 在中断I/O方式下，若每次中断响应和中断处理的总时钟周期数至少为400，则设备B能否采用中断I/O方式？为什么？

3) 若设备B采用DMA方式, 每次DMA传送的数据块大小为1000B, CPU用于DMA预处理和后处理的总时钟周期数为500, 则CPU用于设备B输入/输出的时间占CPU总时间的百分比最多是多少?

02、看c程序计算cache容量与命中率执行速度—10年真题

某计算机的主存地址空间为256MB, 按字节编址, 指令Cache分离均有8个Cache行, 每个Cache行的大小为64MB, 数据Cache采用直接映射方式, 现有两个功能相同的程序A和B,其伪代码如下所示:

程序A:

```
1.  int a[256][256];
2.  int sum_array1()
3.  (
4.      int i,j,sum=0;
5.      for(i=0;i<256;i++)
6.          for (j=0; j<256; j++)
7.              sum += a[i][j];
8.      return sum;
9.  }
```

程序B:

```
1.  int a[256][256];
2.  int sum_array2(){
3.      int i,j,sum=0;
4.      for(j=0;j<256;j++)
5.          for(i=0;i<256;i++) sum += a[i][j];
6.      return sum;
7.  }
```

假定int 类型数据用32位补码表示, 程序编译时i,j, sum 均分配在寄存器中, 数据a按行优先方式存放, 其地址为320 (十进制数), 请回答下列问题, 要求说明理由或给出计算过程。

- (1)、若不考虑用于cache一致性维护和替换算法的控制位, 则数据Cache的总容量是多少?
- (2)、要组元素a[0][31]和a[1][1]各自所在的主存块对应的Cache行号分别是多少 (Cache行号从0开始)?
- (3)、程序A和B的数据访问命令中各是多少? 那个程序的执行时间更短?

03、三种不同程序查询下cpu处理时间占比

【2009统考真题】某计算机的 CPU 主频为 500MHz，CPI为 5（即执行每条指令平均需 5个时钟周期）。假定某外设的数据传输率为 0.5MB/S，采用中断方式与主机进行数据传送，以 32 位为传输单位，对应的中断服务程序包含 18 条指令，中断服务的其他开销相当于2条指令的执行时间。回答下列问题，要求给出计算过程。

- 1) 在中断方式下，CPU用于该外设I/O的时间占整个CPU时间的百分比是多少？
- 2) 当该外设的数据传输率达到5MB/S时，改用DMA方式传送数据。假定每次DMA 传送块大小为 5000B，且DMA预处理和后处理的总开销为500个时钟周期，则 CPU用于该外设I/O的时间占整个CPU时间的百分比是多少（假设DMA与CPU之间没有访存冲突）？

04 低位交叉与顺序存储带宽计算—流水线方式，未考压题

完成（即流水线不间断）。这样，连续存取 m 个字所需的时间为

$$t_1 = T + (m - 1)r$$

而顺序方式连续读取 m 个字所需的时间为 $t_2 = mT$ 。可见低位交叉存储器的带宽大大提高。模块数为 4 的流水线方式存取示意图如图 3.9 所示。

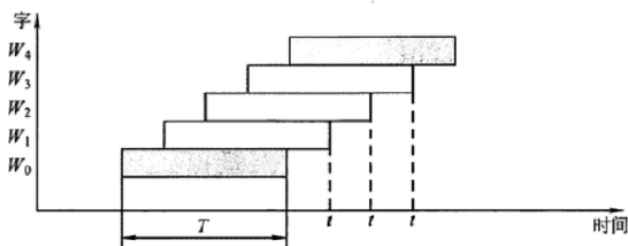


图 3.9 低位交叉编址流水线方式存取示意图

【例 3.1】 设存储器容量为 32 个字，字长为 64 位，模块数 $m = 4$ ，分别采用顺序方式和交叉方式进行组织。存储周期 $T = 200\text{ns}$ ，数据总线宽度为 64 位，总线传输周期 $r = 50\text{ns}$ 。在连续读出 4 个字的情况下，求顺序存储器和交叉存储器各自的带宽。

解：顺序存储器和交叉存储器连续读出 $m = 4$ 个字的信息总量均是

$$q = 64 \text{ 位} \times 4 = 256 \text{ 位}$$

顺序存储器和交叉存储器连续读出 4 个字所需的时间分别是

$$t_1 = mT = 4 \times 200\text{ns} = 800\text{ns} = 8 \times 10^{-7}\text{s}$$

$$t_2 = T + (m - 1)r = 200\text{ns} + 3 \times 50\text{ns} = 350\text{ns} = 35 \times 10^{-8}\text{s}$$

顺序存储器和交叉存储器的带宽分别是

$$W_1 = q/t_1 = 256/(8 \times 10^{-7}) = 32 \times 10^7 \text{ b/s}$$

$$W_2 = q/t_2 = 256/(35 \times 10^{-8}) = 73 \times 10^7 \text{ b/s}$$