Dekoder sygnału wzorca czasu DCF77 z wykorzystaniem radia programowalnego i FPGA

Zachodniopomorski Uniwersytet Technologiczny w Szczecinie Wydział Informatyki

Łukasz Stolcman

Spis treści

- Cele pracy
- 2 Sprzęt
- Moduły programowe
- 4 Symulacje
- 6 Rezultaty

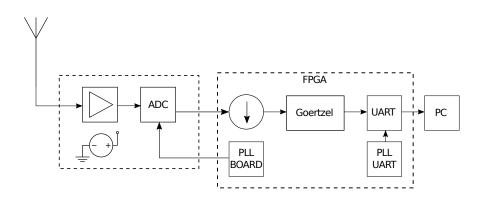
Cele pracy

Główny cel

Analiza, opracowanie i symulacja prototypu systemu radia programowalnego

- Sprzęt: Zaprojektowanie alternatywnej do istniejących platformy SDR
- Oprogramowanie: Analiza i implementacja podstawowych modułów
- Algorytm: Implementacja jednego z istniejących algorytmów używanych w radiu programowalnym
- Symulacja: Symulacja działania zaimplementowanego algorytmu

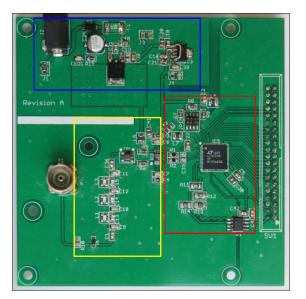
Struktura projektu



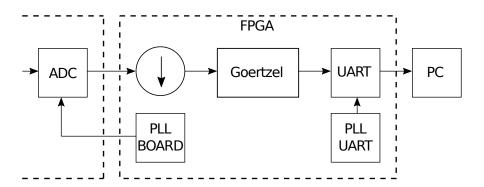
Moduły sprzętowe

- Antena: dobierana przez użytkownika, sygnał odporowadzany przez złącze BNC
- Filtry wejściowe: pasywny filtr eliptyczny
- Przedwzmacniacz: LTC6405, Linear Technology
- ADC: LTC2208, Linear Technology
- Zasilanie: ON NCP1117, TI TPS73733

PCB - Płytka drukowana

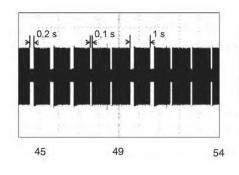


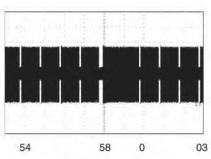
Architektura programowa



7 / 13

Algorytm Goetzela

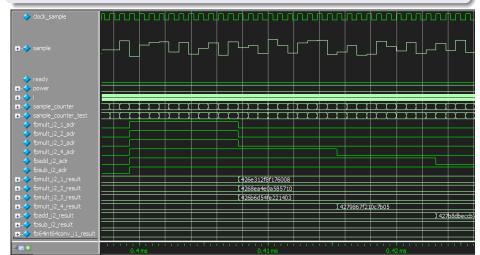




Symulacje

ModelSim

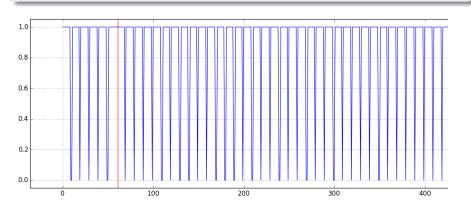
Skrypty symulacyjne przepływu danych w filtrze i algorytmie Goertzla



Symulacje

Python

Skrypt dekodujący komunikat DCF77



Rezultaty

- Prototyp PCB działa
- Zasoby FPGA wystarczające do syntezy projektu
- Symulacje oprogramowania zakończone powodzeniem
- Możliwość dalszego rozwoju algorytmów w FPGA

Dalszy rozwój

- Sprzęt: Opracowanie wersji finalnej, usunięcie błędów
- Oprogramowanie: Napisanie zoptymalizowanej wersji algorytmów
- Interfejsy: Dodanie szybkich interfejsów typu Ethernet oraz dla popularnych programów typu GNU Radio
- Rzeczywiste uruchomienie: Testowanie projektu w rzeczywistym środowisku

Dziękuję za uwagę