

AKADEMIA GÓRNICZO-HUTNICZA IM. STANISŁAWA STASZICA W KRAKOWIE Wydział Fizyki i Informatyki Stosowanej

Praca inżynierska

Rafał Wójcik

kierunek studiów: Fizyka Techniczna

kierunek dyplomowania: Fizyka Jądrowa

Wykonanie projektu układu VLSI przy użyciu pakietu Cadence

Opiekun: dr hab. inż. Marek Idzik prof. AGH

| niejszą pracę dyplomową wykonałem(-am) osobiście i samodzielnie i nie korzysta źródeł innych niż wymienione w pracy. | ałem(-am) ze |
|--|-------------------|
| | |
| | |
| | |
| | |
| | (czytelny podpis) |

Oświadczam, świadomy(-a) odpowiedzialności karnej za poświadczenie nieprawdy, że ni-

Spis treści

| W | stęp | | 5 |
|----------|--------|----------------------------------|----|
| 1 | Koı | nparator - Podstawy teoretyczne | 7 |
| | 1.1 | Wprowadzenie | 7 |
| | 1.2 | Charakterystyki | 8 |
| | | 1.2.1 Charakterystyka statyczna | 8 |
| | | 1.2.2 Charakterystyka dynamiczna | 10 |
| | 1.3 | Histereza | 11 |
| | 1.4 | Budowa komparatorów statycznych | 12 |
| | | 1.4.1 Komparatory "open-loop" | 12 |
| | | 1.4.2 Komparatory regeneracyjne | 13 |
| 2 | Pro | jekt - Komparatora statycznego | 15 |
| | 2.1 | Założenia projektowe | 15 |
| | 2.2 | Projekt | 16 |
| | | 2.2.1 Stopień wejściowy | 16 |
| | | 2.2.2 Układ decyzyjny | 17 |
| | | 2.2.3 Bufor wyjściowy | 18 |
| | 2.3 | Rozmiary tranzystorów | 19 |
| 3 | Syn | nulacje - Działanie komparatora | 21 |
| Po | odsu | mowanie | 27 |
| Bi | bliog | grafia | 28 |
| Sp | ois ry | vsunków | 31 |
| Sr | ois ta | ahel | 33 |

4 SPIS TREŚCI

Wstęp

Celem pracy inżynierskiej jest projekt układu scalonego. Aby zaprojektować układ scalony należało zdobyć wiedzę teoretyczna na temat projektowanego układ oraz praktyczną polegająca na zapoznaniu się ze środowiskiem Cadance, które służy do projektowania układów scalonych.

Wybranym układem do realizacji w niniejszej prazy inżynierskiej jest projekt komparatora statycznego. Układ ten został wybrany do realizacji, ponieważ jest jednym z podstawowych układów elektronicznych. Ponadto jest przykładem układu elektronicznego o zaawansowanej budowie, zawierającej część analogową i cyfrową. Jest układem z pogranicza elektroniki cyfrowej i analogowej.

Rozdział pierwszy przedstawia podstawy teoretyczne dotyczących komparatorów. Definiuje pojęcie komparatora, przedstawiające podstawowe parametry opisujące pracę komparatora.

W drugim rozdziale przedstawione zostaną założenia projektowe dotyczące realizacji projektu oraz opis zasady działania poszczególnych podukładów komparatora.

Rozdział trzeci zawierać będzie opis symulacji i wyniki pracy komparatora.

6 SPIS TREŚCI

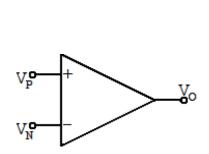
Rozdział 1

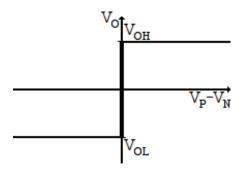
Komparator - Podstawy teoretyczne

1.1 Wprowadzenie

Komparator to układ elektroniczny, którego zadaniem jest porównywanie sygnałów analogowych i generowaniem sygnału wyjściowego będącego wynikiem tej operacji. Prosty komparator jest zwykłym wzmacniaczem operacyjnym bez kompensacji. Nie jest ona potrzeba, ponieważ komparatory generalnie pracują w otwartej petli sprzeżenia zwrotnego. Dzięki temu osiągają najszerszy możliwy zakres, który skutkuje najszybsza możliwą odpowiedzią do uzyskania. W elektronice do oznaczenia komparatora używa się, takiego samego symbolu (rys.(1.1)) jak dla wzmacniacza operacyjnego, ponieważ oba układy posiadają wiele wspólnych cech takich jak np. wejście różnicowe, duże wzmocnienie. Pojedyncze komparatory możemy uważać za układy logiczno decyzyjne. Komparator sygnalizuje wynik porównania, poprzez generowanie odpowiedniego stanu logicznego na wyjściu. Jeżeli wejście nieodwracające "+" ma wyższy potencjał niż wejście odwracające "-", wtedy na wyjściu pojawi się napięcie V_{OH} symbolizujące stan wysoki, jeżeli zaś wejście odwracające ma na wyższy potencjał niż nieodwracające, to na wyjściu ustali się napięcie V_{OL} reprezentująca stan niski. Funkcje przenoszenia takiego komparatora przedstawioa rysunek (1.2). Komparatory są powszechnie stosowanie w procesie przetwarzania sygnałów analogowych na ich cyfrowe odpowiedniki. Można powiedzieć ze pojedynczy komparator to nic innego jak jednobitowy przetwornik analogowo-cyfrowy. Wyróżnia się dwie architektury komparatorów: statyczny i dynamiczny. Główną różnicą pomiędzy tymi architekturami jest rodzaj pracy. Komparatory statyczne charakteryzują się pracą ciągłą, zaś komparatory dynamiczne charakteryzują się praca wymuszoną co oznacza pracują tylko po podaniu sygnału wyzwalającego.

$$V_O = \begin{cases} V_{OH} & dla & V_P > V_N \\ V_{OL} & dla & V_P < V_N \end{cases}$$
 (1.1)





Rysunek 1.1: Symbol komparatora

Rysunek 1.2: Funkcja przenoszenia idealnego komparatora o nieskończonym wzmocnieniu.

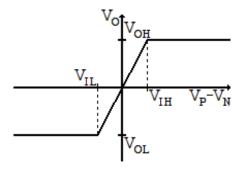
1.2 Charakterystyki

1.2.1 Charakterystyka statyczna

Jednym ze statycznych parametrów opisujących komparator jest wzmocnienie (ang. gain). Dla idealnego komparatora możemy je wyrazić za pomocą wzoru (1.2), gdzie ΔV to różnica napięć wejściowych ($\Delta V = V_P - V_N$). Ponieważ w przypadku idealnym wzmocnienie jest nieskończone, stąd otrzymujemy że nieskończenie mała różnica napięć wejściowych (ΔV) powoduje przełączenie idealnego komparatora.

$$A_v = \lim_{\Delta V \to 0} \frac{V_{OH} - V_{OL}}{\Delta V} \tag{1.2}$$

W rzeczywistości komparatory mają skończone wzmocnienie, stąd funkcja przenoszenia przypomina bardziej funkcję przedstawiona na rysunku (1.3). Matematycznie funkcje przenoszenia możemy zapisać za pomocą wzoru (1.3). Gdzie V_{IH} , V_{IL} reprezentują wartość napięć potrzebnych do uzyskania nasycenia wyjścia (to znaczy $V_O = V_{OH}$ lub $V_O = V_{OL}$).



Rysunek 1.3: Funkcja przenoszenia komparatora o skończonym wzmocnieniu.

$$V_{O} = \begin{cases} V_{OH} & dla & V_{OH} < V_{P} - V_{N} \\ A_{v}(V_{P} - V_{N}) & dla & V_{IL} < V_{P} - V_{N} < V_{IH} \\ V_{OL} & dla & V_{P} - V_{N} < V_{IL} \end{cases}$$
(1.3)

9

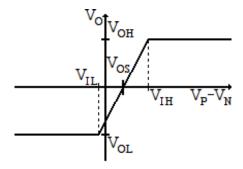
Wzmocnienie dla rzeczywistego komparatora można wyrazić za pomocą wzoru (1.4).

$$A_V = \frac{V_{OH} - V_{OL}}{V_{IH} - V_{IL}} \tag{1.4}$$

Różnice napięć $V_{IH} - V_{IL}$ nazywamy rozdzielczością komparatora.

Kolejnym parametrem opisującym rzeczywisty komparator jest *offset* napięciowy lub napięciem niezrównoważenia.

Wpływ napięcia niezrównoważenia na funkcje przenoszenia ilustruje rysunek (1.4).



Rysunek 1.4: Funkcja przenoszenia komparatora o skończonym wzmocnieniu z uwzględnionym offsetem napięciowym.

Matematycznie funkcje przenoszenia z uwzględnionym offsetem napięciowym przedstawia wzór(1.5).

$$V_{O} = \begin{cases} V_{OH} & dla & V_{OH} < V_{P} - V_{N} \pm V_{OS} \\ A_{v}(V_{P} - V_{N} \pm V_{OS}) & dla & V_{IL} < V_{P} - V_{N} \pm V_{OS} < V_{IH} \\ V_{OL} & dla & V_{P} - V_{N} \pm V_{OS} < V_{IL} \end{cases}$$
(1.5)

Offset napięciowy definiuje się jako: wartość różnicy napięć wejściowych przy których następuje zmiana stanu wyjścia. Dla idealnego komparatora offset jest równy zeru($V_{OS}=0$). W przypadku rzeczywistego układu problem jest nieco bardziej skomplikowany, ponieważ na etapie projektowania i produkcji nie jesteśmy wstanie określić jego wartości. Wartości offsetu są losowe i mogą się różnić dla poszczególnych układów.

Na całkowity offset składają się dwa rodzaje offsetu:

- offset systematyczny powodowany przez niedopasowanie napięć polaryzujących i wymiarów elementów
- offset losowy wynikający z błędów powstałych w procesie produkcji

1.2.2 Charakterystyka dynamiczna

Charakterystyki dynamiczne komparatora obejmują zarówno zachowanie małosygnałowe jak i wielkosygnałowe. Jedna z dynamicznych charakterystyk jest charakterystyka opóźnienia między reakcją wejścia a wyjścia, nazywana czasem propagacji (propagation delay time). Graficznie problem ilustruje rysunek (1.5). Jest to bardzo ważny parametr komparatora, ponieważ określa on jak szybko komparator dokonuje konwersji sygnału analogowego na cyfrowy. Dodatkowo czas propagacji zależy od amplitudy sygnału wejściowego. Sygnały o większej amplitudzie są szybciej przetwarzane niż sygnały od mniejszej. Istnieje jednak górna granica amplitudy sygnału wejściowego, powyżej której dalszy wzrost amplitudy sygnału nie zmniejsza już czasu opóźnienia propagacji. Parametrem opisującym tą granice jest slew $rate(SR=\frac{dV}{dt})$, czyli maksymalna szybkość zmiany napięcia wyjściowego.

Dynamika mało-sygnałowa komparatora jest z charakteryzowana przez odpowiedź częstotliwościową. W najprostszym przypadku, funkcję przenoszenia komparatora możemy przedstawić za pomocą funkcji posiadającej jeden biegun dominujący (wzór (1.6)).

$$A_v(s) = \frac{A_v(0)}{\frac{s}{w_c} + 1} = \frac{A_v(0)}{s\tau_c + 1}$$
(1.6)

gdzie:

- $A_v(0)$ stałoprądowe wzmocnienie różnicowe
- w_C częstość graniczna(dominującego bieguna)

Dla komparatorów wartość wzmocnienia różnicowego jest mniejsza, a częstość graniczna większa, niż dla wzmacniaczy operacyjnych.

Komparator nie jest w stanie przetwarzać sygnałów od dowolnej amplitudzie. Istnieje dolna granica wartości napięcia wejściowego jaką sygnał wejściowy powinien posiadać, aby komparator działał poprawnie. Napięcie to nazywamy **rozdzielczością** lub **minimalnym napięciem wejściowym** $(V_{in}(min))$ komparatora. Wzór (1.7) opisuje sposób wyliczania wartości napięcia minimalnego.

$$V_{in}(min) = \frac{V_{OH} - V_{OL}}{A_{v}(0)} \tag{1.7}$$

Jeżeli na wejście podamy sygnał o minimalnej amplitudzie, to zachowanie wyjścia określać będzie funkcja czasowej odpowiedzi eksponencjalnej rzędu pierwszego (1.8)).

$$A_v(0)(1 - exp(\frac{-t_p}{\tau_c}))V_{in}(min) = \frac{V_{OH} - V_{OL}}{2}$$
(1.8)

Gdzie : t_p to tzw. czas propagacji.

Podstawiając teraz do (1.8) wartość $V_{in}(min)$ ze wzoru (1.7) i następnie rozwiązując

równanie ze względu na t_p , otrzymujemy maksymalną wartość czasu propagacji.

$$t_p(max) = \tau_c ln(2) \tag{1.9}$$

Jeśli do komparatora zostanie podane napięcie \mathbf{k} razy większe od napięcia $V_{in}(min)$ to czas propagacji możemy obliczyć ze zmodyfikowanego wzoru (1.9).

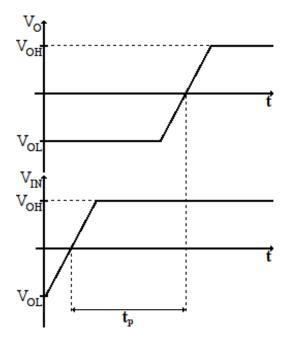
$$t_p(V_{in}) = \tau_c ln(\frac{2k}{2k-1})$$
 (1.10)

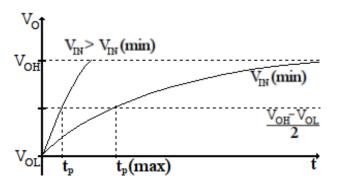
gdzie:

$$k = \frac{V_{in}}{V_{in}(min)}V_{in} \tag{1.11}$$

Przy bardzo dużej amplitudzie sygnału wejściowego, czas opóźnienia odpowiedzi układu będzie determinowany przez parametr SR komparatora, wówczas wzór na t_p będzie postaci :

$$t_p = \Delta T = \frac{\Delta V}{SR} = \frac{V_{OH} - V_{OL}}{2SR} \tag{1.12}$$





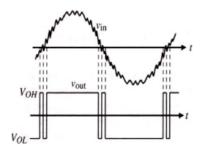
Rysunek 1.5: Czas opóźnienia propagacji

Rysunek 1.6: Zależność czasu opóźnienia propagacji od amplitudy sygnału wejściowego

Komparatory projektuje się tak, aby uzyskać jak najmniejszy czas propagacji. Dlatego też używa się kilu kaskadowo połączonych ze sobą układów, o niskim wzmocnienie cechujących się krótkim czasem odpowiedzi, zamiast jednego układu o wielkim wzmocnieniu, który charakteryzuje się dłuższym czasem odpowiedzi.

1.3 Histereza

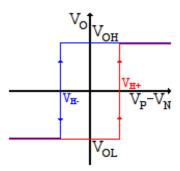
Często komparator musi pracować w zaszumionym środowisku. Jeśli komparator jest układem szybkim a amplituda szumów duża, to przy napięciu wejściowym bliskim napięciu odniesienia mogą wystąpić przypadkowe przełączanie sygnału na wyjściu, ilustruje ten problem to rysunek (1.7). Aby zapowiedz temu zjawisku, stosuje się komparatory histerezą, rysunek (1.8). Wartość histerezy dobiera się tak aby była nieco większa od maksymalnej spodziewanej amplitudy szumu. Odpowiedz komparatora z histerezą przedstawia rysunek (1.9).



V_HV_{OH}
V_{OU}

Rysunek 1.7: Komparator bez histerezy.

Rysunek 1.8: Komparator z histerezą.



Rysunek 1.9: Charakterystyka komparatora z histerezą.

1.4 Budowa komparatorów statycznych

Wyróżniamy kilka typów komparatorów, które różnią się wymaganiami projektowymi, topologią i specyfikacją zastosowań. Wybór odpowiedniego rodzaju komparatora jest często kompromisem pomiędzy szybkością, rozdzielczością a poborem mocy.

Wyróżniamy komparatory:

- Nieregeneracyjne(Open-loop)
- Regeneracyjne

1.4.1 Komparatory "open-loop"

Komparatory nieregeneracyjne używają z wzmacniaczy operacyjnych do porównywania napięć wejściowych. Dla jednoczłonowego komparatora napięcie wyjściowe można wyrazić wzorem:

$$V_o = g_m R_L (1 - exp(\frac{-t}{R_L C_L})) V_{in}$$
(1.13)

Zakładając że $t << \tau = R_L C_L$

$$V_o \approx \frac{g_m}{C_L} V_{in} t \tag{1.14}$$

Wzmocnienie:

$$A_v = \frac{g_m}{C_L} \tag{1.15}$$

Czas propagacji:

$$t_p = \frac{C_L}{q_m} \tag{1.16}$$

Widać że wraz ze wzrostem wzmocnienia, rośne szybkość układu, ale z drugiej strony rośnie też czas opóźnienia propagacji. Problem ten rozwiązuje się przez zastosowanie kilku wzmacniaczy o niskim wzmocnieniu. Wtedy napięcie wyjściowe opisuje wzór:

$$V_o = \frac{\left(\frac{g_m}{C_L}t\right)^n}{n!}V_{in} \tag{1.17}$$

gdzie: n - ilość wzmacniaczy.

Optymalną ilość stopni przy zadanym wzmocnieniu możemy obliczyć ze wzoru [4]:

$$A_n = \frac{(n+1)^n}{n!} {(1.18)}$$

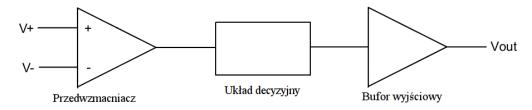
Czas propagacji będzie dla tak zbudowanego komparatora przedstawiał wzór:

$$t_n = (n+1)\frac{C_L}{q_m} (1.19)$$

Niestety optymalna ilość stopni wymaga dużo miejsca, stąd ilość stopni i ich wzmocnienie często jest podyktowanie kompromisem pomiędzy wydajnością a wielkością układu.

1.4.2 Komparatory regeneracyjne

Regeneracyjne komparatory są układami zatrzaskowymi, które używają pozytywnego sprzężenia dodatniego do detekcji różnic dwóch napięć wejściowych. Posiadają one możliwość implementacji histerezy, co sprawia ze idealnie nadają się do pracy z zaszumionym sygnałem wejściowym. Czasem stosuje się połączenie komparatorów open loop z regeneracyjnymi. Dzięki takiemu połączeniu uzyskujemy znakomitą rozdzielczość dyskryminacji sygnału wejściowego oraz możliwość implementacji histerezy zachowując przy tym przyzwoity czas propagacji. Na wyjściu z układu decyzyjnego stosuje się dodatkowo bufor wyjściowy (ang. post amplifier), aby dostosować sygnał do odpowiedniej logiki napięciowej. Rysunek (1.10) przedstawia idee budowy tego typu komparatorów.



Rysunek 1.10: Budowa komparatora regeneracyjnego z przedwzmacniaczem i buforem wyjściowym

Rozdział 2

Projekt - Komparatora statycznego

2.1 Założenia projektowe

Założenia projektowe odnośnie komparatora statycznego zostały przedstawione poniżej:

- Minimalna amplituda sygnału wejściowego 20[mV]
- Pobór prądu na poziomie 1[mA]
- Możliwość pracy z histerezą
- Optymalizacja szybkości pracy
- Technologia AMS $0.35 \ \mu m$

Do realizacji założeń został wybrany komparator regeneracyjny. Wybór padł na ten rodzaj komparatorów ze względu na duża szybkość pracy, łatwość implementacji histerezy. Komparator będzie składał się z trzech stopni:

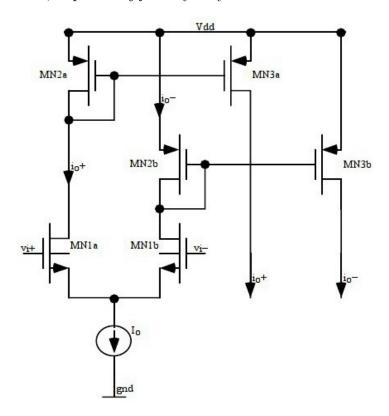
- Stopień wejściowy przedwzmacniacz
- Blok decyzyjny odpowiedzialny za rozstrzyganie które wejście komparatora jest na wyższym potencjale
- Bufor wyjściowy dostosowujący wyjście komparatora do pracy w odpowiedniej logice napięciowej

Poszczególne stopnie zostaną omówione szczegółowo w kolejnych pod rozdziałach.

2.2 Projekt

2.2.1 Stopień wejściowy

Na stopień wejściowy komparatora został wybrany układ przedstawiony na rysunku(2.1). Jest to para różnicowa z obciążeniem aktywnym w postaci tranzystorów spiętych diodowo. Za główne parametry stopnia wejściowego, takie jak transkonduktancja, pojemność, rezystancja wejściowa, odpowiadają tranzystory MN1a i MN1b.



Rysunek 2.1: Schemat stopnia wejściowego komparatora.

Działanie stopnia wejściowego, polega przekształcaniu napięcia v_{i+} i v_{i-} na prądy i_{o+},i_{o-} . Prądów tych używamy w stopniu decyzyjny, do którego są przenoszone za pomocą luster prądowych zbudowanych z tranzystorów MP2a, MP3a oraz MP2b i MP3b. Jeśli tranzystory MN1a, MN1b są takie same, to wartość pradu i_{o+} można obliczyć ze wzoru(2.1).

$$i_{o+} = g_m V_{GS} + \frac{I_0}{2} = g_m (\frac{v_{i+} - v_{i-}}{2}) + \frac{I_0}{2} = I_0 - i_{o-}$$
 (2.1)

 $gdy: g_m = g_{m1a} = g_{m1b}$

Dodatkowo wzmocnienie stopnia wejściowego możemy podnieść przeskalowując wymiary tranzystorów MP3a i MP3b.

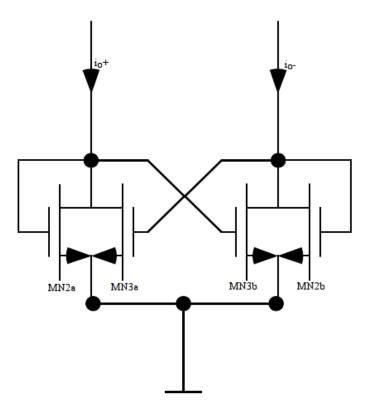
Wtedy:

$$i'_{o\pm} = i_{o\pm} \frac{\left(\frac{W}{L}\right)_{MP3a/b}}{\left(\frac{W}{L}\right)_{MP3a/b}} \tag{2.2}$$

2.2. PROJEKT

2.2.2 Układ decyzyjny

Rysunek (2.2) przedstawia schemat zastosowanego w komparatorze układu decyzyjnego. Układ ten używa dodatniego sprzężenia zwrotnego do detekcji niewielkich różnic wartości prądów. Dodatkowo układ umożliwia implementacje histerezy po przez odpowiednie dobranie wymiarów tranzystorów. Opis działania układu, zastał poprzedzony wprowadze-



Rysunek 2.2: Schemat stopnia układu decyzyjnego.

niem oznaczeń:

$$I_o' = i_{o+} + i_{o-} (2.3)$$

$$\beta_A = \beta_{MN2a} = \beta_{MN2b} \tag{2.4}$$

$$\beta_B = \beta_{MN5a} = \beta_{MN5a} \tag{2.5}$$

Pierwszym rozpatrywanym przypadkiem jest sytuacja, gdy prąd $i_{o+} \gg i_{o-}$. W tedy tranzystory MN2a i MN3b są włączone, zaś tranzystory MN3a i MN2b są w stanie odcięcia. Zapisując równania Kirchhoffa dla prądu i_{o+} otrzymujemy:

$$i_{o+} = i_{MN2a} + i_{MN3a} (2.6)$$

Wiedząc ze tranzystor MN3a jest w stanie odcięcia $(i_{MN3a}=0)$ otrzymujemy:

$$i_{o+} = i_{MN2a} \tag{2.7}$$

Przeprowadzając analogiczne rozumowanie dla prądu i_{o-} otrzymujemy:

$$i_{o-} = i_{MN3b}$$
 (2.8)

Stąd napięcie v_{o+} równa się napięciu bramy tranzystora MN2a ($v_{o+} = V_{GSMN2a}$), zaś napięcie v_{o-} jest równe w przybliżeniu zeru($v_{o-} \approx 0$), ponieważ praktycznie cały prąd przepływa przez otwarty tranzystor MN3b. Tranzystor MNP2a pracuje w zakresie saturacji stąd wzór na prąd i_{o+} jest postaci:

$$i_{o+} = \frac{1}{2}\beta_A(v_{o+} - V_T)^2 \tag{2.9}$$

Jeżeli teraz prąd i_{o+} zacznie maleć, to równocześnie będzie rosnąć prąd $i_{o-}(2.3)$. Maleje napięcie V_{GSMN2a} , powodując spadek wartości prądu przepływające przez tranzystor MN3b, co z kolej daje wzrost napięcia za tranzystorze MN2b. Przed wyłączeniem się tranzystora MN2a, a włączeniem tranzystora MN2b wzór opisujący i_{o-} jest postaci:

$$i_{o-} = \frac{1}{2}\beta_B(v_{o+} - V_T)^2 \tag{2.10}$$

Wartość napięć v_{o+} , v_{o-} w zależności prądów i_{o+} , i_{o-} opisują wzory:

$$v_{o+} = \sqrt{\frac{2i_{o+}}{\beta_A}} + V_{Th} \tag{2.11}$$

$$v_{o-} = \sqrt{\frac{2i_{o-}}{\beta_A}} + V_{Th} \tag{2.12}$$

Wartość prądów przy której następuje przełączenie tranzystorów, można obliczyć porównując wzory (2.9), (2.10). Stąd:

$$i_{o-} = \frac{\beta_B}{\beta_A} i_{o+} \tag{2.13}$$

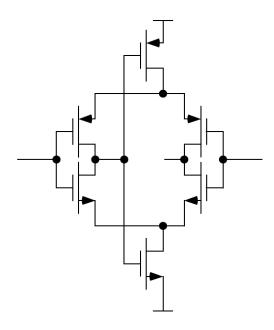
Wzór 2.13 mowi przy jakiej wartości prądu i_{o-} nastąpi wyłącznie tranzystora MN3b i włączenie MN3a. Jeśli $\beta_B = \beta_A$, to przełączanie następuje, gdy prądy mają taką samą wartość, to komparator nie posiada histerezy. Jeżeli jednak komparator ma posiadać histerezę to parametry tranzystorów muszą tak dobrane, aby $\beta_B > \beta_A$. Wartość napięć V_{H+}, V_{H+} przedstawiają następujące wzory:

$$V_{H+} = v_{o-} - v_{o+} (2.14)$$

$$V_{H-} = v_{o-} - v_{o+} = -V_{H+} \tag{2.15}$$

2.2.3 Bufor wyjściowy

Ostatnim stopniem komparatora jest bufor wyjściowy. Zadaniem bufora jest konwersja sygnałów wychodzących z bloku decyzyjnego do sygnału cyfrowego. W niniejszym projekcie jako bufor wyjściowy został użyty samopolaryzujący się wzmacniacz różnicowy (ang. self-biasing differential amplifier), którego schemat przedstawia rysunek (2.3). Dodatkowo zostały dodane dwa inwertery, aby wyostrzyć sygnał wychodzący z komparatora. Schemat całego komparatora przedstawia rysunek (2.4).



Rysunek 2.3: Schemat bufora wyjściowego.

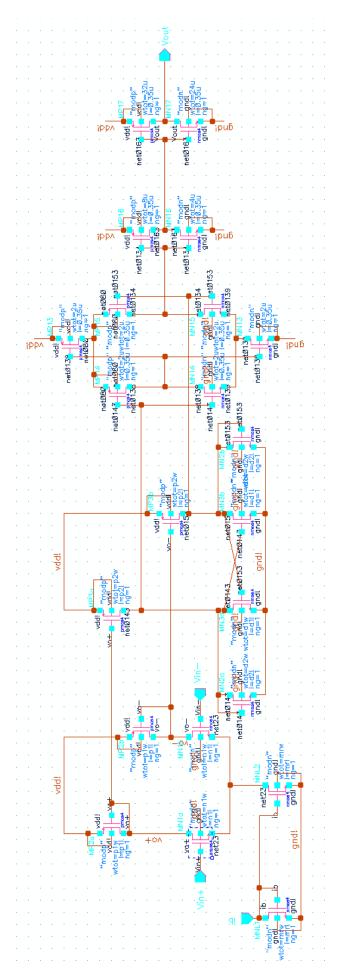
2.3 Rozmiary tranzystorów

Wymiary tranzystorów zostały dobrane drogą kompromisu pomiędzy szybkością pracy komparatora, a jego wzmocnieniem. Zostały one ustalone w oparciu o przeprowadzone symulacje, które opisano w następnym rozdziale. W stopniu wejściowym i w lustrze prądowym zostały zastosowane tranzystory o dłuższych kanałach, by zminimalizować wpływ efektu krótkiego kanału (ang. short effect channel) i niedopasowania elementów(ang. matching) na parametry tych podukładów. Stąd dla lustra prądowego zastosowane zostały tranzystory o długości 500 nm, zaś dla stopnia wejściowego tranzystory o długości kanału równej 400 nm, aby zbytnio nie ograniczyć szybkości pracy komparatora. Dodatkowo tranzystory wejściowe otrzymały duża szerokość wynoszącą 20 um, by zminimalizować ewentualne niedopasowanie elementów, które powodowałoby offset wejściowy oraz uzyskać jak największa transkonduktancję. W układzie decyzyjnym i w inwerterach zostały użyte tranzystory o minimalnej długości kanału czyli 350 nm i tak dobranej szerokości ka-

nału, by uzyskać jak najszybsza pracy tych podukładów. Sygnał dochodzący do nich jest już wstępnie wzmocniony i nie musimy przejmować się ewentualnym niedopasowaniem elementów. Wymiary wszystkich tranzystorów przedstawia tabela (2.1).

| Tranzystor | W[um] | L[um] |
|--------------------|-------|-------|
| MN1a/b | 20 | 3,43 |
| MN2a/b | 7 | 0,35 |
| MN3a/b | 8 | 0,35 |
| MP1a/b | 1 | 1 |
| MP2a/b | 10 | 0,35 |
| MN13 = MN14 = MN15 | 2 | 0,35 |
| MP13 = MP14 = MP15 | 2 | 0,35 |
| MN16 | 4 | 0,35 |
| MP16 | 8 | 1,29 |
| MN17 | 24 | 0,35 |
| MP17 | 48 | 0,35 |
| MNL2 | 10 | 0,5 |
| MNL1 | 10 | 0,5 |

Tabela 2.1: Wymiary tranzystorów



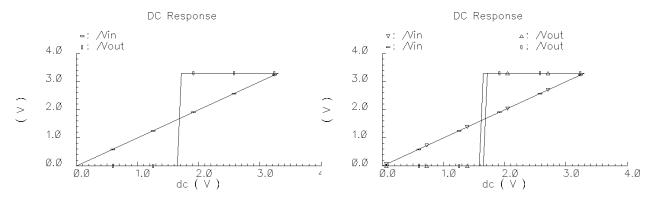
Rysunek 2.4: Schemat komparatora.

Rozdział 3

Symulacje - Działanie komparatora

Symulacje pracy komparatora zostały przeprowadzone w programie Cadence, przy użyciu symulatora "Spectre". Na podstawie wyników symulacji zostały wyznaczone takie parametry jak: wzmocnienie, czas opóźnienia, moc pobierana przez układ. Szerokości tranzystorów były tak dobierane, aby jak najbardziej zminimalizować czas opóźnienia reakcji komparatora na sygnał wejściowy.

W pierwszej kolejności została zbadana statyczna charakterystyka napięciowa rys. (3.1) i rys. (3.2), na podstawie której zostało obliczone wzmocnienie i szerokość histerezy komparatora.



Rysunek 3.1: Charakterystyka napięciowa komparatora.

Rysunek 3.2: Histereza komparatora

Wzmocnienie zostało wyliczone ze wzoru (1.2) i wyniosło:

$$A_v = \frac{3.3V - 0V}{66mV} = 50\frac{V}{V} \tag{3.1}$$

Szerokość histerezy została wyznaczona na :

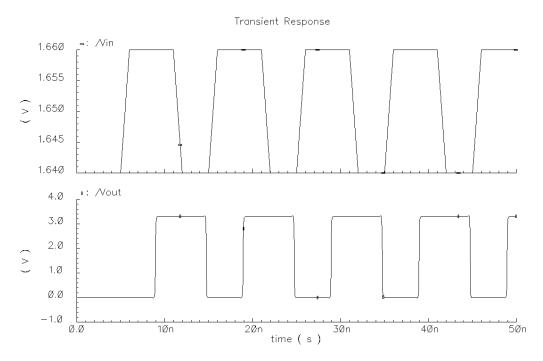
$$\Delta V_H = 18mV \tag{3.2}$$

Stąd:

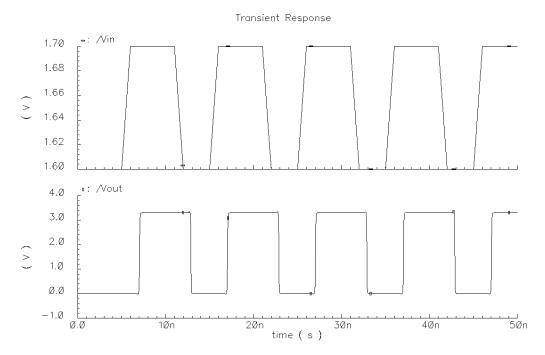
$$V_{H+} = -V_{H-} = 9mV (3.3)$$

Pobór pradu przez komparator został określony na 1,5mA.

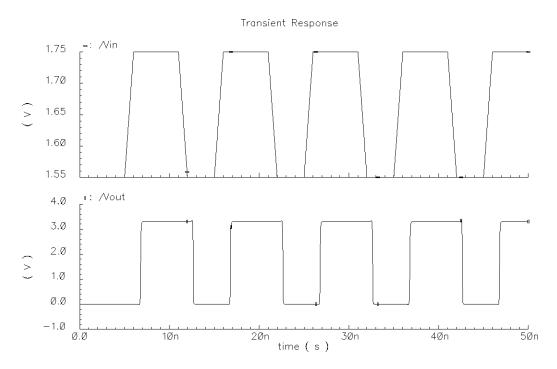
Kolejnym typem symulacji, którym został poddany układ, były symulacje typu transient. Pojedyncza symulacja polegała na podaniu sygnału prostokątnego na wejście komparatora i obserwowaniu sygnału wyjściowego. Przeprowadzane zostało pięć symulacji dla sygnałów prostokątnych o wysokościach: 20mV, 50mV, 100mV, 150mV i 200mV. W każdej symulacji sygnał prostokąty miał taki sam czas narastania i opadania równy 1ns i miał szerokość wynoszącą 5ns. Wyniki kilku symulacji zostały zaprezentowanie poniżej w postaci graficznej na rysunkach: (3.3), (3.4), (3.5).



Rysunek 3.3: Symulacja transient: sygnał prostokątny o wysokości 20mV.



Rysunek 3.4: Symulacja transient: sygnał prostokątny o wysokości 100mV.

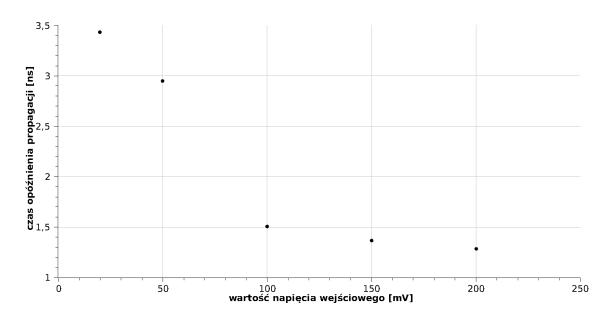


Rysunek 3.5: Symulacja transient: sygnał prostokątny o wysokości 200mV.

Na podstawie rezultatów symulacji został zmierzony czas opóźnienia reakcji komparatora od amplitudy sygnału wejściowego. Za czas propagacji był brany czas, który upływał od momentu osiągnięcia przez sygnał wejściowy 50% wysokości do momentu osiągnięcia przez wyjście komparatora 50% napięcia zasilania. Wyniki pomiarów zostały przedstawione w tabeli (3.1) i graficznie na rysunku (3.6).

| lp. | Wysokość sygnału [mV] | Czas opóźnienia propagacji [ns] |
|-----|-----------------------|---------------------------------|
| 1 | 20 | 3,43 |
| 2 | 50 | 2,95 |
| 3 | 100 | 1,51 |
| 4 | 150 | 1,37 |
| 5 | 200 | 1,29 |

Tabela 3.1: Wyniki pomiaru czasu narastania



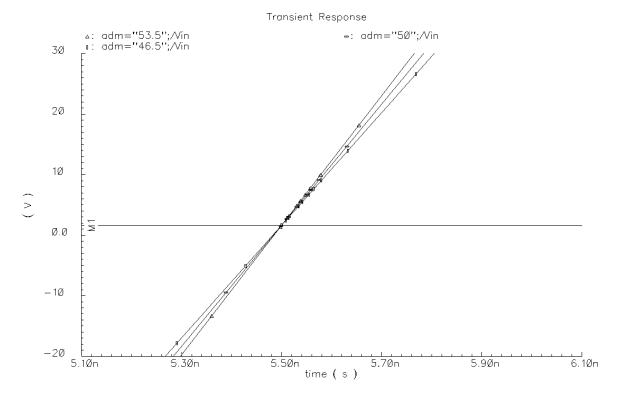
Rysunek 3.6: Wykres czasu opóźnienia propagacji od amplitudy sygnału wejściowego

Z wykresu przedstawionego na rysunku (3.6) widzimy zgodność wyników symulacji z teoretycznymi rozważaniami dotyczącymi czasu propagacji.

Kolejną symulacją miała być symulacja transient z uwzględnionym szumem, która przedstawiałaby wpływ szumu w sygnale wejściowym na czas załączania komparatora. Niestety wersja programu Cadence zainstalowana na serwerze fatcat, nie posiadała możliwości przeprowadzenia takiej symulacji. Dlatego zostały przeprowadzone symulacje transient, w których amplituda sygnału wejściowego została zmodulowana wartością $\pm \sigma$ symulująca wpływ szumów na pracę komparatora. Wartość σ -my została obliczona przez podzielenie wartości szumów na wyjściu komparatora przez jego wzmocnienie.

$$\sigma = \frac{166, 4mV}{50} \approx 3.5mV \tag{3.4}$$

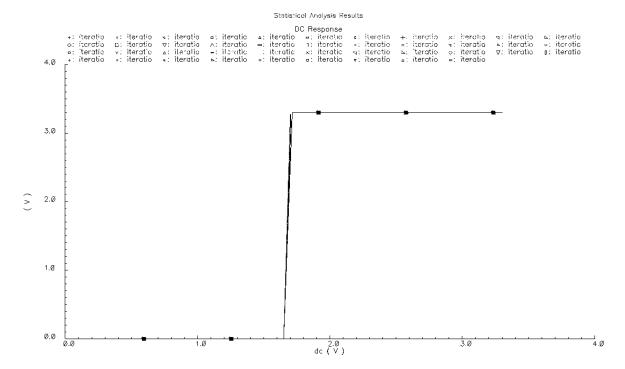
W symulacje zostały przeprowadzone dla sygnału prostokątnego o amplitudzie podstawowej 50mV. Wynik symulacji został przedstawiony poniżej na rysunku (3.7).



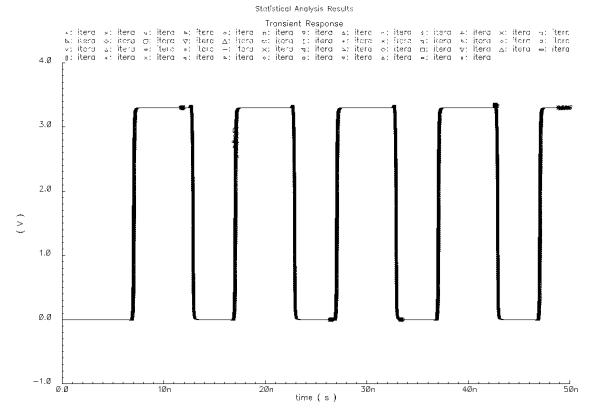
Rysunek 3.7: Symulacja transient: sygnał prostokątny o amplitudach: 46,5mv; 50mV; 53,5mV

Na podstawie tak przeprowadzonych symulacji, możemy jedynie jakościowo stwierdzić jak szum w sygnale wejściowym wpływa na czas reakcji komparatora. Z rysunku (3.7) jednak widać, że czas propagacji nie ulega zmianie dla takiego prostokątnego sygnału wejściowego.

Dodatkowo zostały przeprowadzone symulacje Monte Carlo komparatora uwzględniające rozrzut produkcyjny parametrów tranzystorów. Dla symulacji dc response i transient response zostało przeprowadzone 50 powtórzeń. W symulacji transient response sygnałem wejściowym był sygnał prostokątny o amplitudzie 30mV o czasie na narastania i opadania równym 1ns i miał szerokość 5ns. Wyniki symulacji Monte Carlo zostały zamieszczone na rysunkach (3.8), (3.9). Na podstawie rezultatów symulacji Monte Carlo, możemy stwierdzić że rozrzut produkcyjny parametrów tranzystorów nie będzie wpływał negatywnie na pracę komparatora.



Rysunek 3.8: Symulacja Monte Carlo: DC Response.



Rysunek 3.9: Symulacja Monte Carlo: Transient Response.

Podsumowanie

W trakcie wykonywanie pracy inżynierskiej pogłębiłem wiedzę teoretyczną na temat budowy i zasady działania komparatorów oraz zapoznałem się z podstawowymi zasadami projektowania układów scalonych. Nabyłem również doświadczenia w pracy z pakietem Cadence. Wynikiem pracy inżynierskiej był kompletny projekt komparatora statycznego, który spełnił wszystkie założenia projektowe.

Bibliografia

- [1] Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer: *Analysis and design of analog integrated circuits*, John Wiley & Sons Inc., 2001.
- [2] R. Jacob Baker, Harry W. Li, David E. Boyce: CMOS Circuit Design, Layout, and Simulation, John Wiley & Sons Inc., 1997.
- [3] Roubik Gregorian: Introduction to CMOS OP-AMPs and Comparators, John Wiley & Sons Inc., 1999.
- [4] http://ims.unipv.it/Microelettronica/PresentationNO06.pdf, 10.12.2010.

32 BIBLIOGRAFIA

Spis rysunków

| 1.1 | Symbol komparatora | 8 |
|------|--|----|
| 1.2 | Funkcja przenoszenia idealnego komparatora o nieskończonym wzmocnieniu. | 8 |
| 1.3 | Funkcja przenoszenia komparatora o skończonym wzmocnieniu | 8 |
| 1.4 | Funkcja przenoszenia komparatora o skończonym wzmocnieniu z uwzględ- | |
| | nionym offsetem napięciowym | 9 |
| 1.5 | Czas opóźnienia propagacji | 11 |
| 1.6 | Zależność czasu opóźnienia propagacji od amplitudy sygnału wejściowego . | 11 |
| 1.7 | Komparator bez histerezy | 12 |
| 1.8 | Komparator z histerezą. | 12 |
| 1.9 | Charakterystyka komparatora z histerezą. | 12 |
| 1.10 | Budowa komparatora regeneracyjnego z przedwzmacniaczem i buforem wyj- | |
| | ściowym | 13 |
| 2.1 | Schemat stopnia wejściowego komparatora | 16 |
| 2.2 | Schemat stopnia układu decyzyjnego | 17 |
| 2.3 | Schemat bufora wyjściowego | 18 |
| 2.4 | Schemat komparatora | 20 |
| 3.1 | Charakterystyka napięciowa komparatora. | 21 |
| 3.2 | Histereza komparatora | 21 |
| 3.3 | Symulacja transient: sygnał prostokątny o wysokości 20mV | 22 |
| 3.4 | Symulacja transient: sygnał prostokątny o wysokości 100m V | 23 |
| 3.5 | Symulacja transient: sygnał prostokątny o wysokości 200mV | 23 |
| 3.6 | Wykres czasu opóźnienia propagacji od amplitudy sygnału wejściowego | 24 |
| 3.7 | Symulacja transient: sygnał prostokątny o amplitudach: $46,5$ mv; 50 mV; | |
| | 53,5 mV | 25 |
| 3.8 | Symulacja Monte Carlo: DC Response | 26 |
| 3.9 | Symulacja Monte Carlo: Transient Response | 26 |

34 SPIS RYSUNKÓW

Spis tabel

| 2.1 | Wymiary tranzystorów | 19 |
|-----|---------------------------------|----|
| 3.1 | Wyniki pomiaru czasu narastania | 24 |