**FACULTATEA DE AUTOMATICĂ ȘI CALCULATOARE**

**DEPARTAMENTUL CALCULATOARE**

**PROIECT**

La disciplina

**ARHITECTURA CALCULATOARELOR**

**Profesor coordonator: Nume student:**

**Muresan Mircea Paul Pal Tudor Ovidiu**

**Grupa: 30224, semestrul II, 2022**

### An academic: 2021 – 2022

**Cuprins**

### Introducere

### Instructiuni MIPS

### Tabel cu rezolvarea hazardurilor

### Bibliografie

1. **Introducere**

Proiectul presupune dezvoltarea unui procesor MIPS, pipeline, pe 16 biți folosind limbajul de descriere hardware VHDL si Vivado pentru a putea testa microprocesorul pe plăcută FPGA. Programul afiseaza numerele din sirul Fibonacci.

1. **Instructiuni MIPS**

Pentru MIPS putem sa avem 3 tipuri de instrucțiuni:

* De tip R
* De tip I
* De tip J

Din setul minimal de instrucțiuni al procesorului fac parte urmatoarele:

De tip R:

* ADD (adăugare)
* SUB (scădere)
* SLL (shift left logic)
* SRL (shift right logic)
* AND
* OR

De tip I:

* ADDI (add immediate)
* BEQ (branch on equal)
* LW (load word)
* SW (store word)

De tip J:

* Jump

Pe lângă aceste instrucțiuni, am mai adăugat doua instrucțiuni de tip R: XOR si SGT (set on greater than) si doua instrucțiuni de tip I: BGTZ (Branch on Greater Than Zero) si BLTZ (Branch on Less Than Zero) pentru a putea verifica mai ușor minimul si maximul din sir.

1. **Tabel cu rezolvarea hazardurilor**

Este atasat in arhiva.

1. **Bibliografie**

<https://users.utcluj.ro/~onigaf/files/AC.html>

<https://www.youtube.com/channel/UCaw7etQgv0cfDcDdnBAnCBw>