



Министерство науки и высшего образования Российской Федерации  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Московский государственный технический университет  
имени Н.Э. Баумана  
(национальный исследовательский университет)»  
(МГТУ им. Н.Э. Баумана)

---

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ  
КАФЕДРА ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ЭВМ И ИНФОРМАЦИОННЫЕ  
ТЕХНОЛОГИИ (ИУ7)  
НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 ПРОГРАММНАЯ ИНЖЕНЕРИЯ

## ОТЧЕТ

По лабораторной работе № 2

Название: Исследование дешифраторов

Дисциплина: Архитектура ЭВМ

Студент

ИУ7-44Б

\_\_\_\_\_  
(Группа)

Н. А. Гурова

\_\_\_\_\_  
(Подпись, дата)

\_\_\_\_\_  
(И.О. Фамилия)

Преподаватель

\_\_\_\_\_  
(Подпись, дата)

\_\_\_\_\_  
(И.О. Фамилия)

Москва, 2021

## Цель работы

Изучить принципы построения и методы синтеза дешифраторов

## Задание

1. Исследовать работу линейного двухвходового дешифратора с инверсными выходами

Построение таблицы истинности:

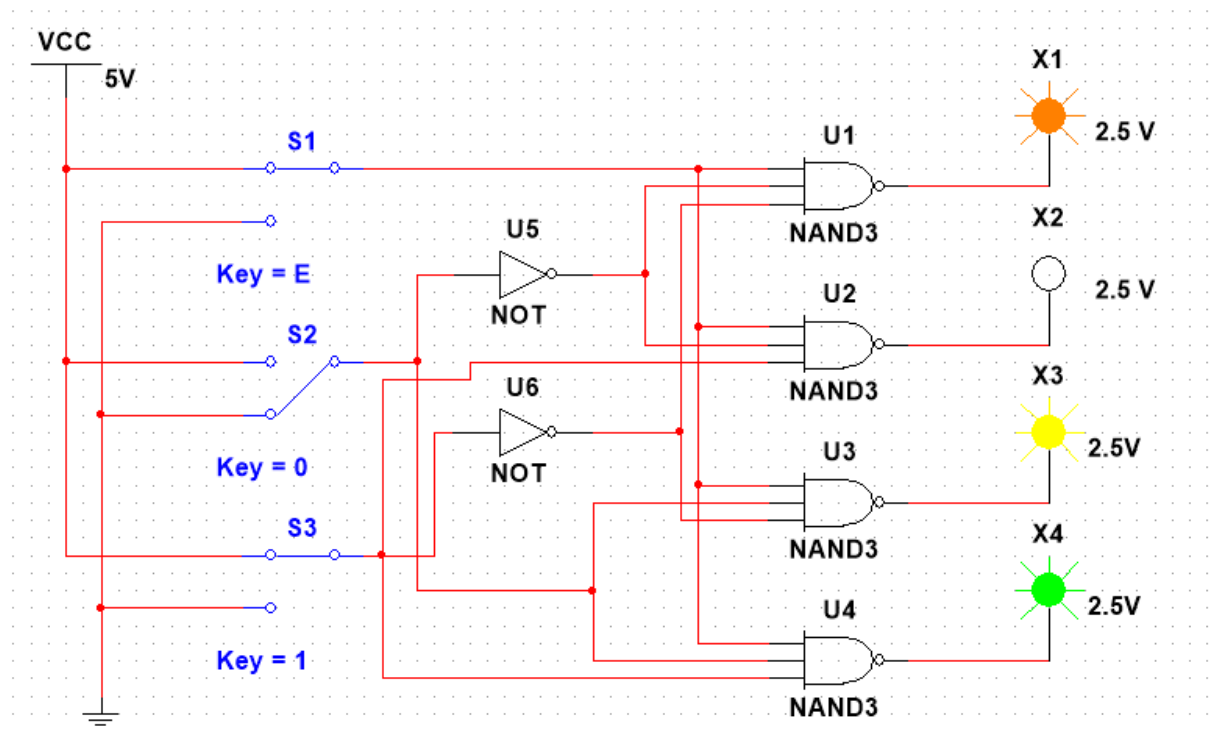
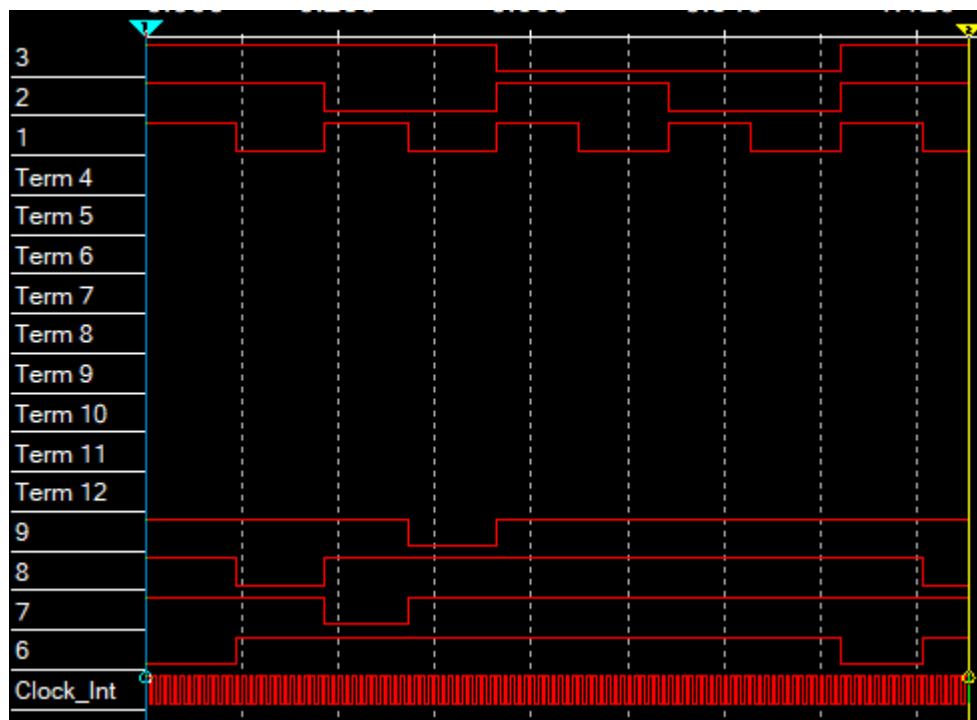
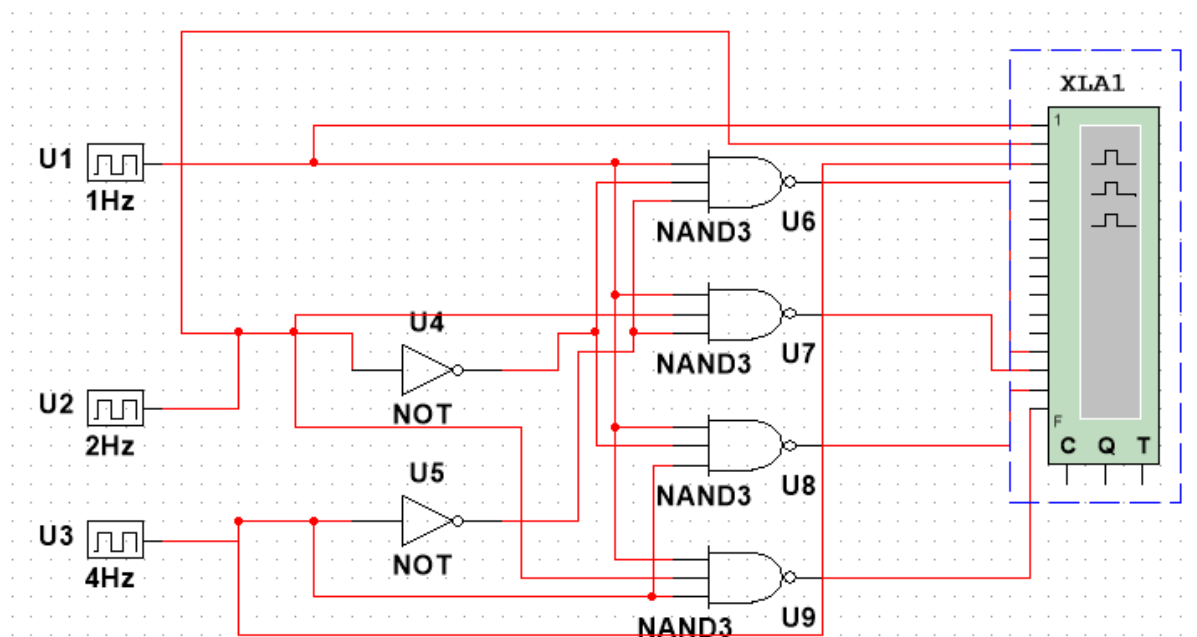


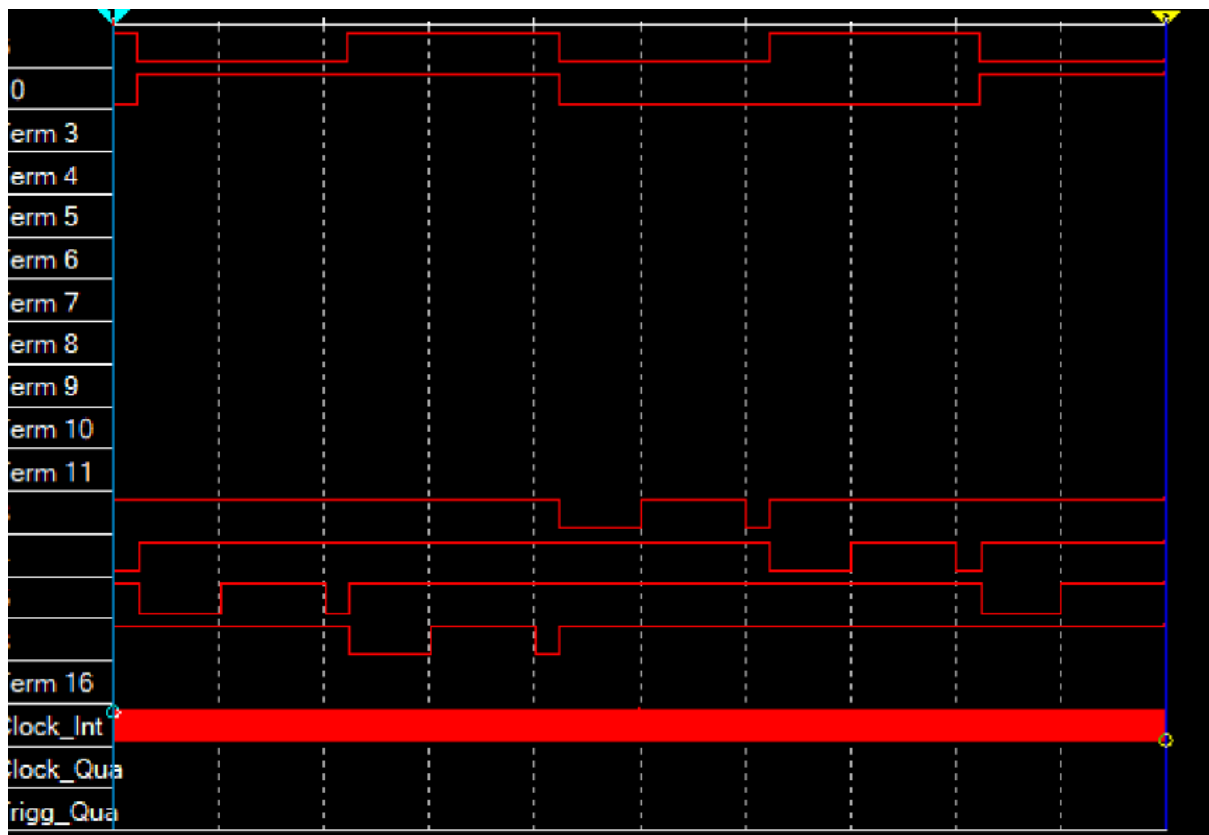
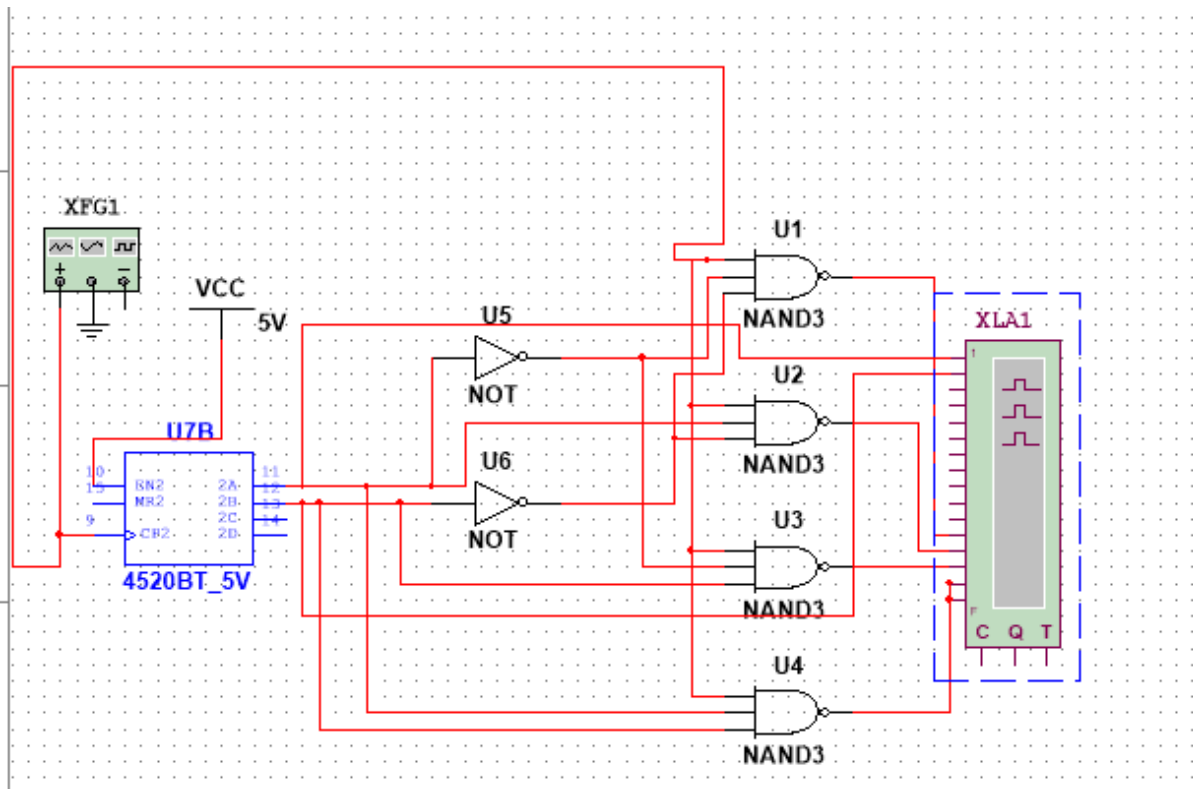
Таблица истинности						
Входы			Выходы			
$E$	$A_0$	$A_1$	$F_1$	$F_2$	$F_3$	$F_4$
0			1	1	1	1
1	0	0	0	1	1	1
1	0	1	1	0	1	1
1	1	0	1	1	0	1
1	1	1	1	1	1	0

Построение временной диаграммы:

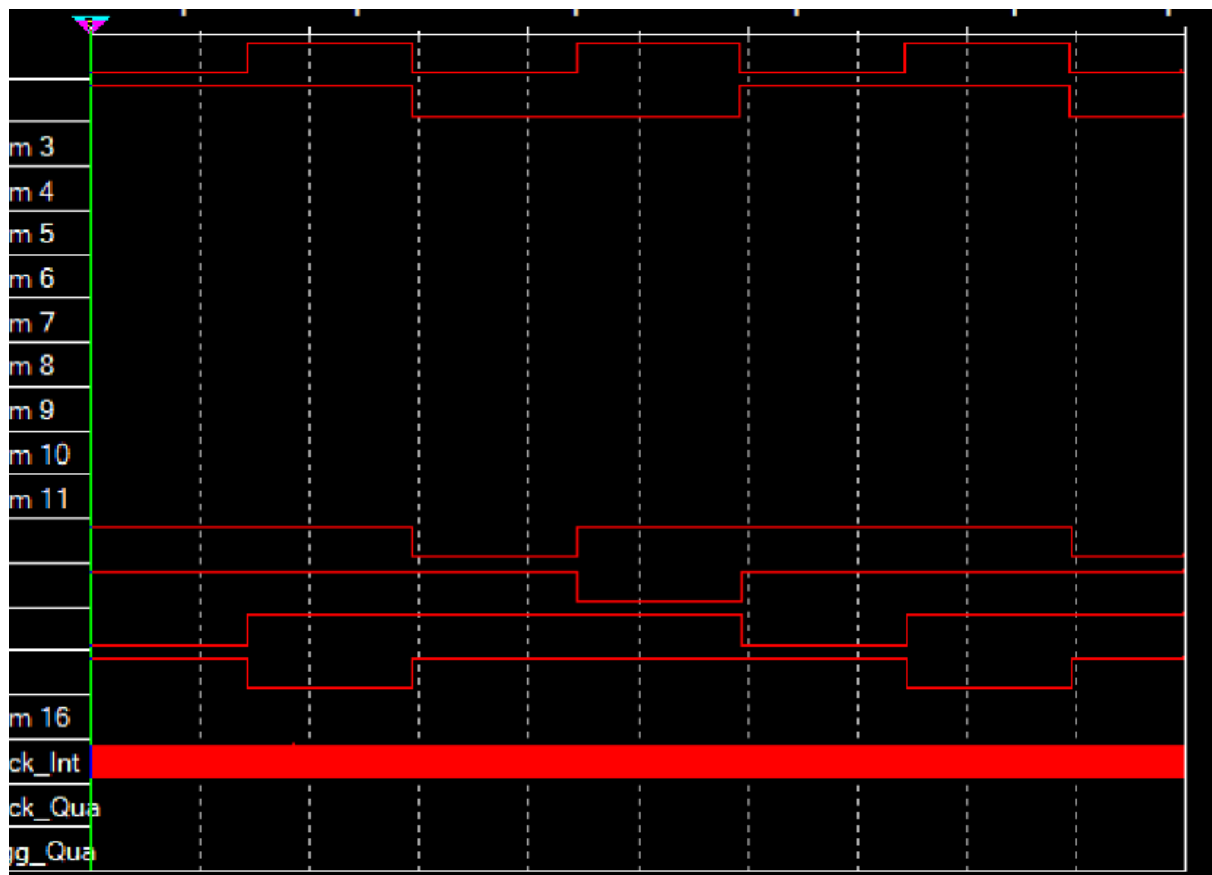


Файл 2.ms14

Определение длительности помех:



Длительность помех равна 265 ns.

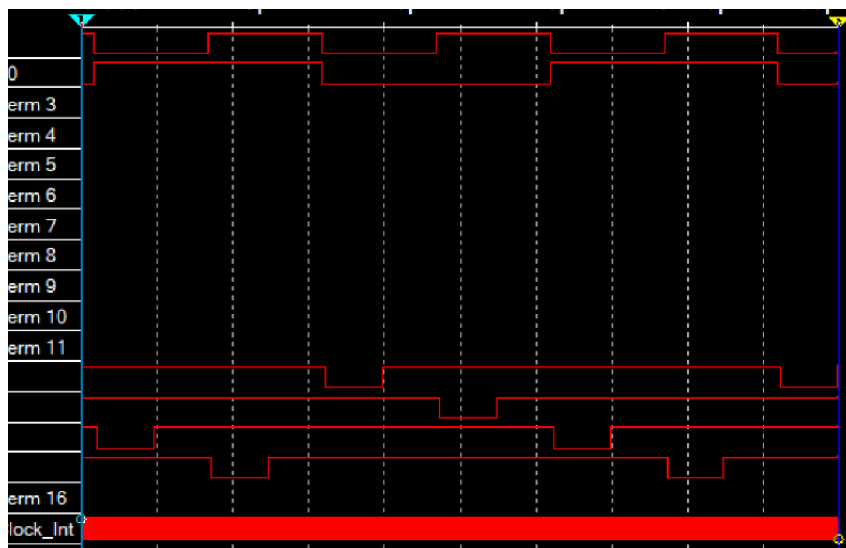
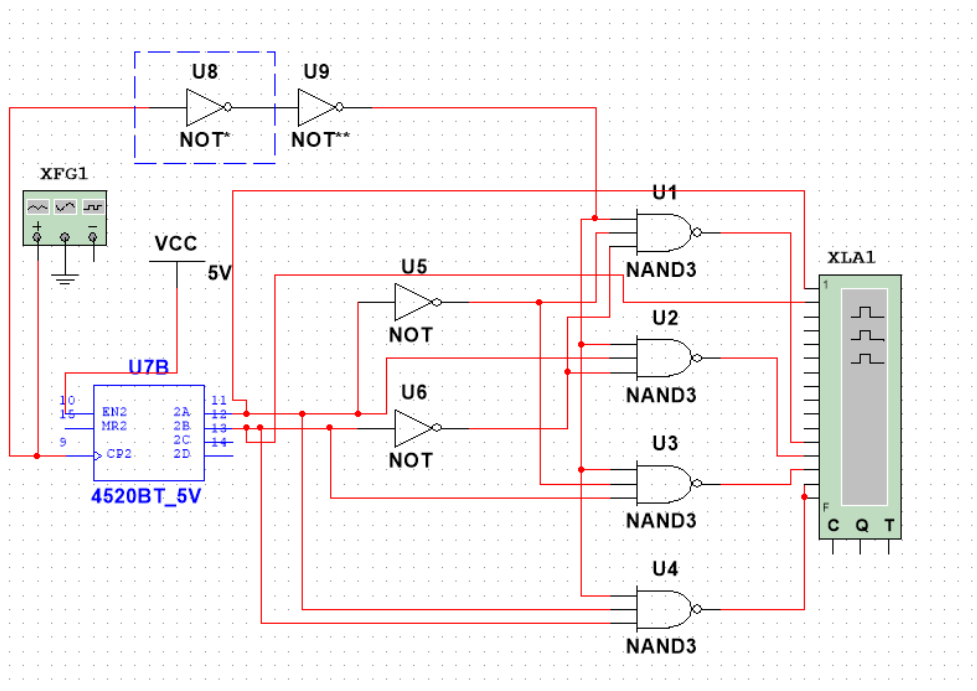
[illegible]

Определение времени задержки:

Время задержки должно быть больше, чем суммарная задержка всех элементов в цепи от входа до выхода дешифратора. Время задержки, необходимое для исключения помех на выходах равно половине длительности помех. То есть примерно  $265 / 2 = 133 \text{ ns}$ .

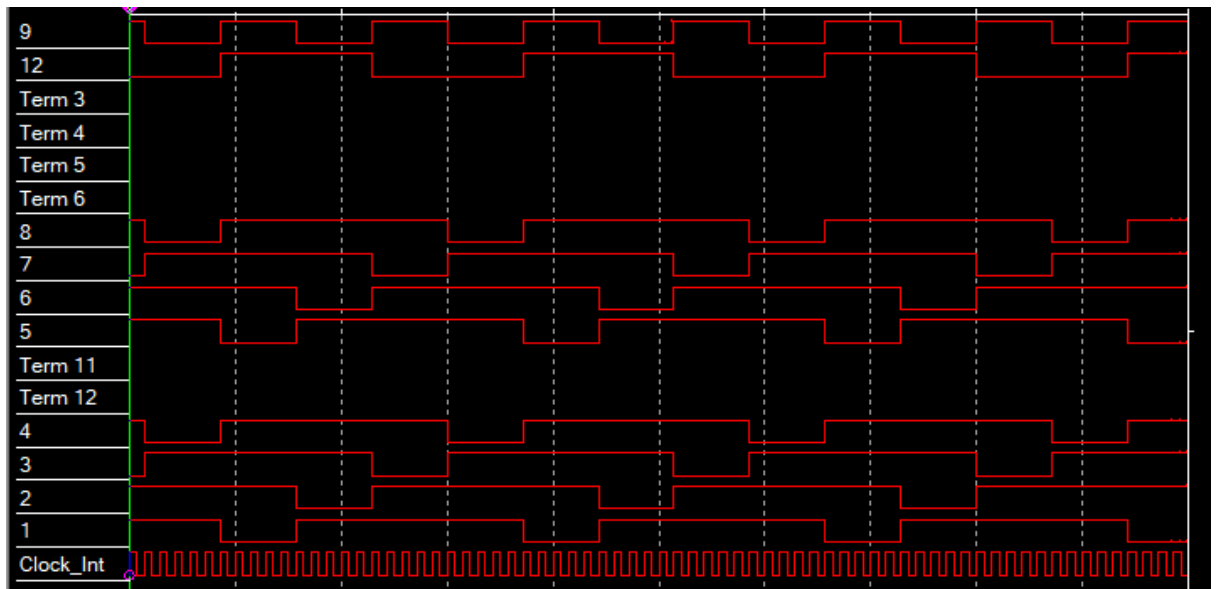
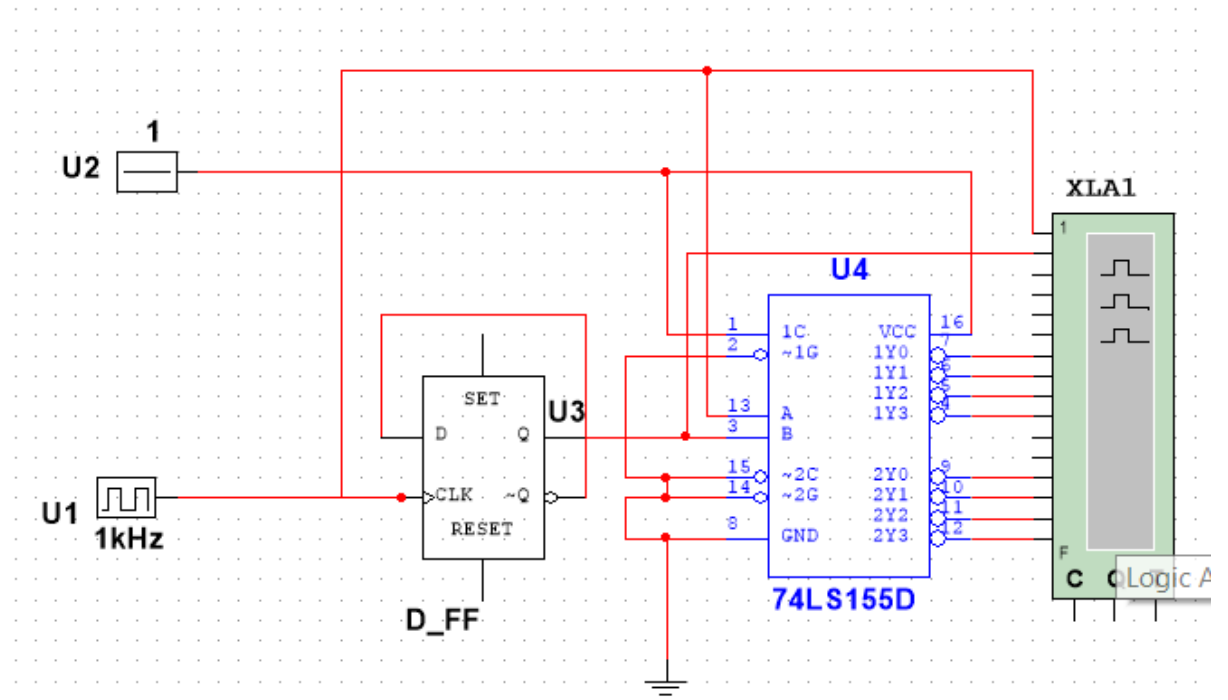
Для проверки этого утверждения построим еще одну схему, куда добавим еще один NOT и настроим добавленные NOT-ы следующим образом:

+ (rise\_delay = 132n fall\_delay = 132n)

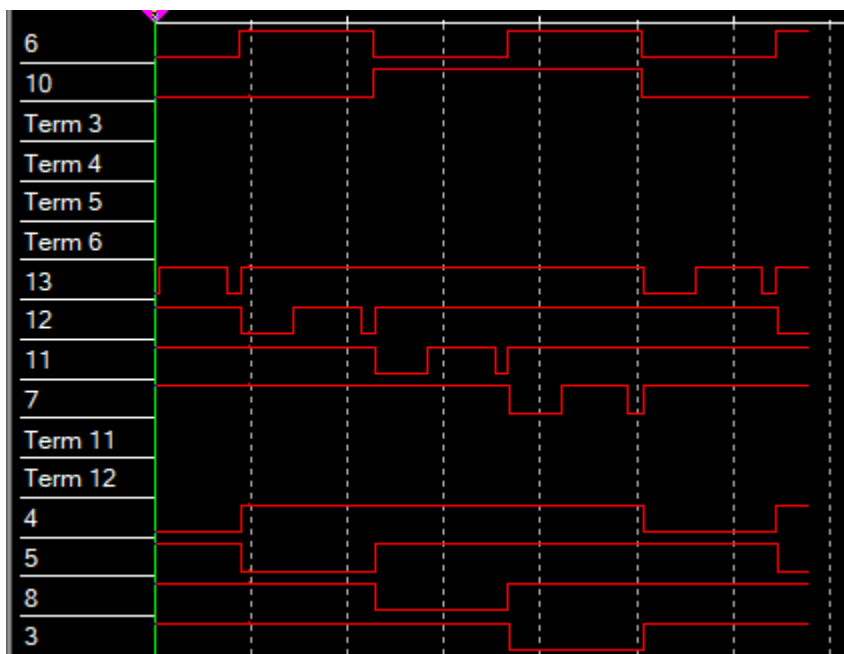
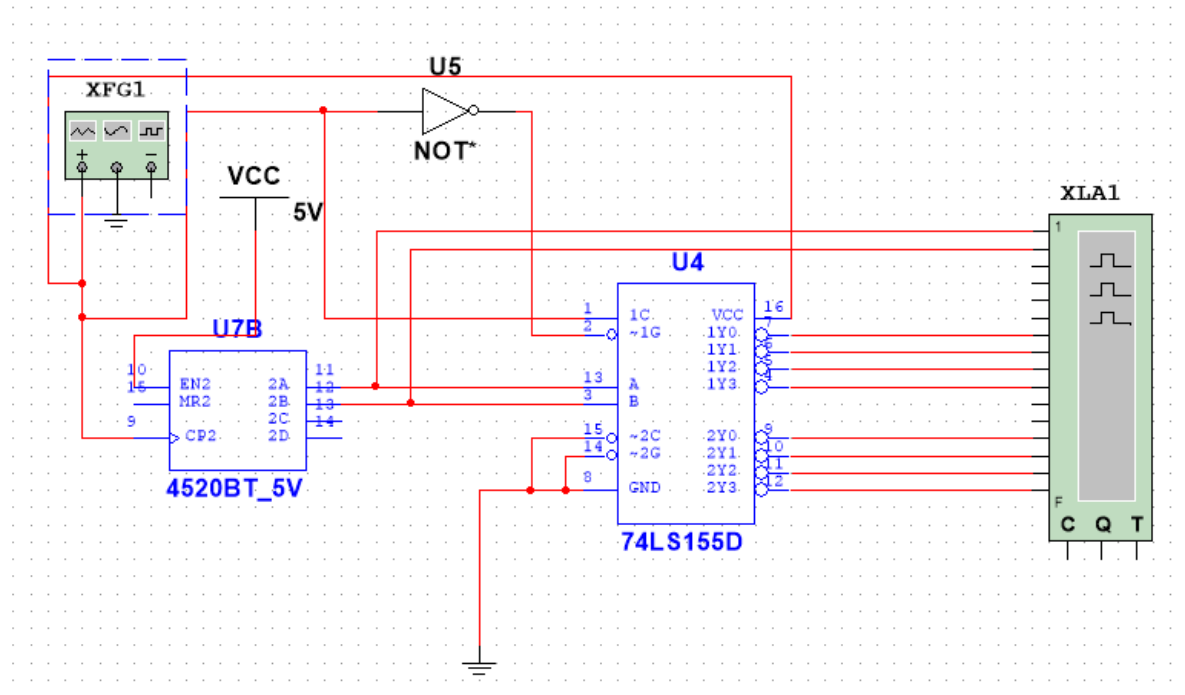


Помехи не возникли.

## 2. Исследование дешифраторов ИС К155ИД4 (74LS155)



Работа с помехами:



Длительность помех 269.4 ns => время задержки примерно 132ns.

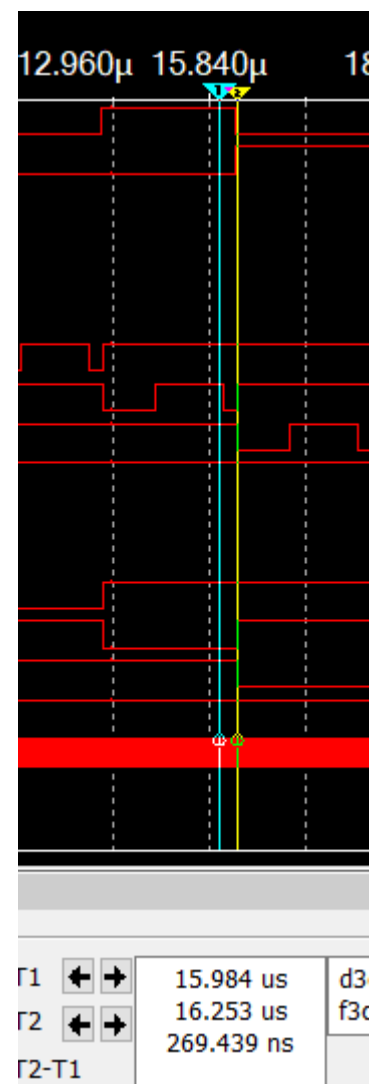
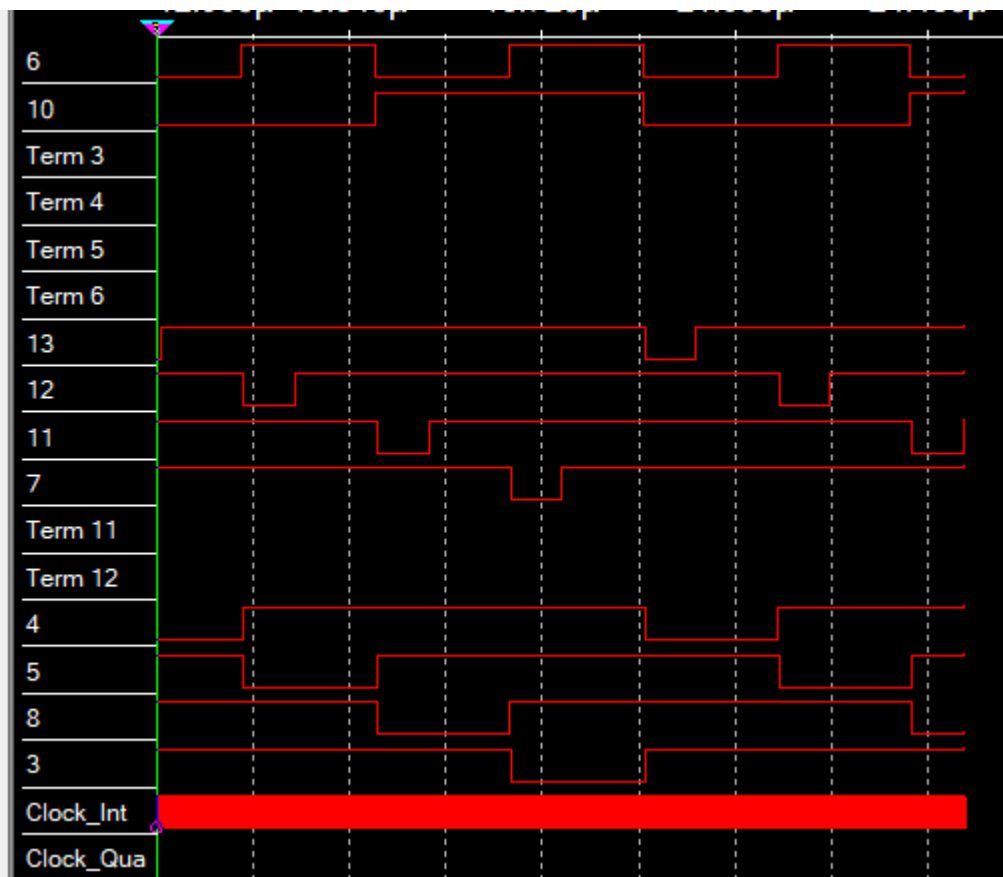
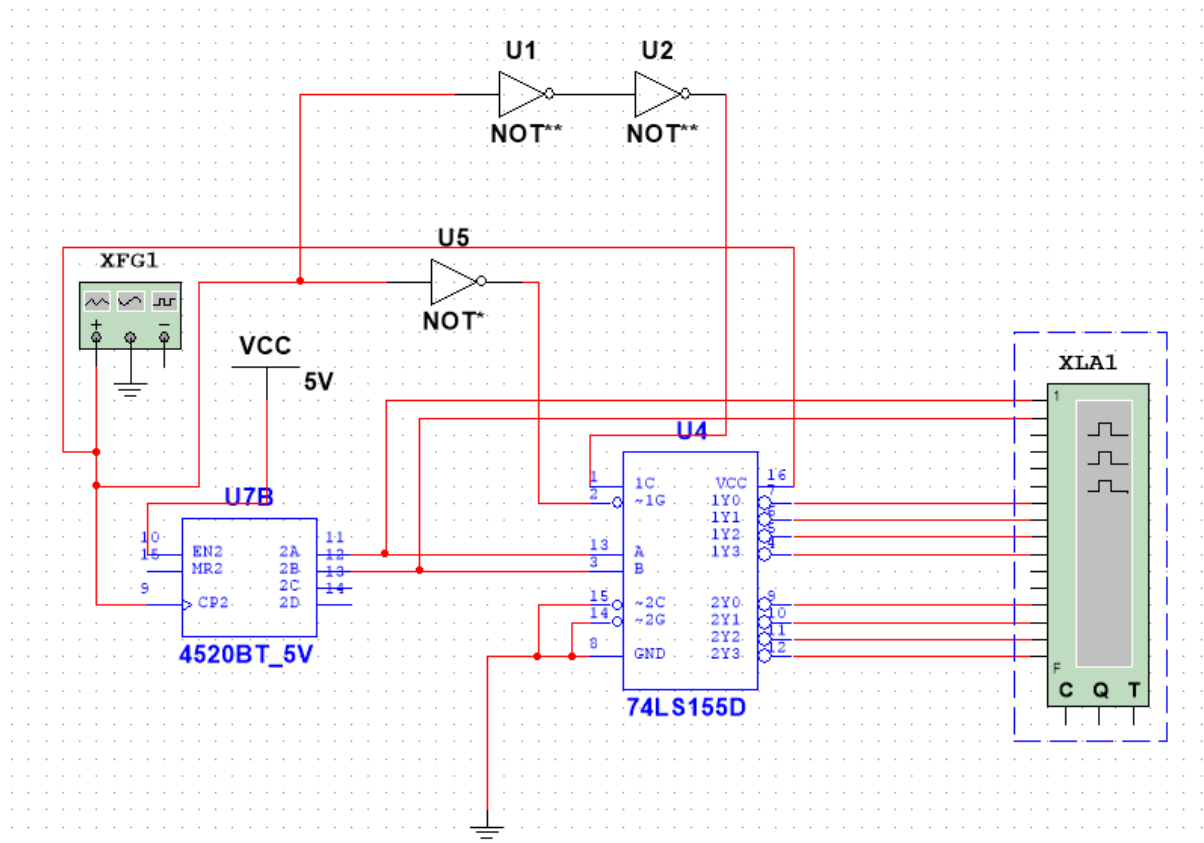


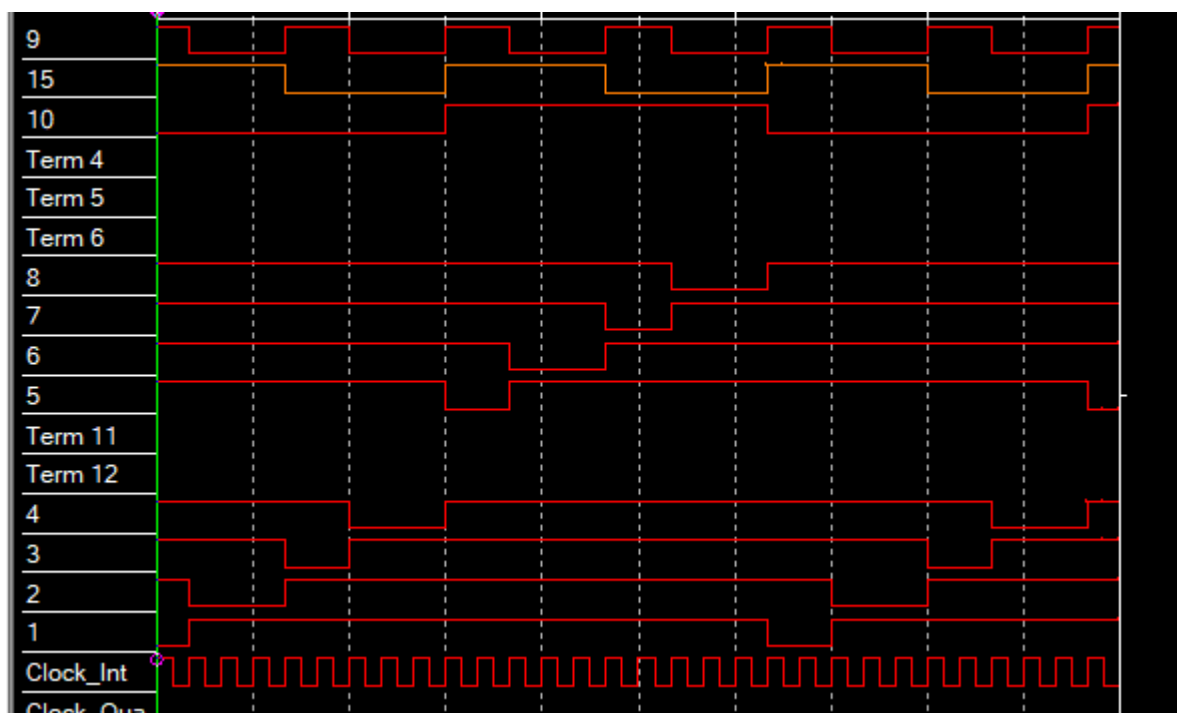
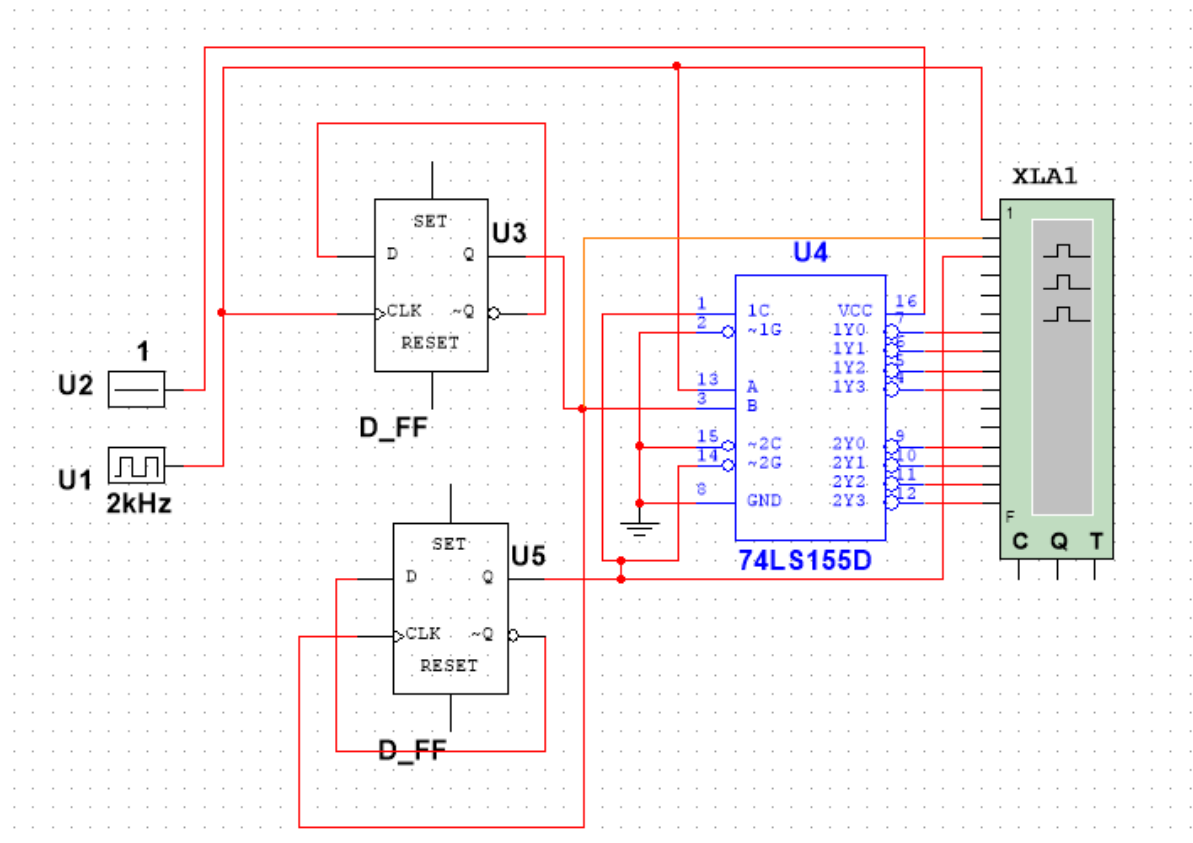


Схема с двумя доп элементами, которые позволяют устранить помехи:



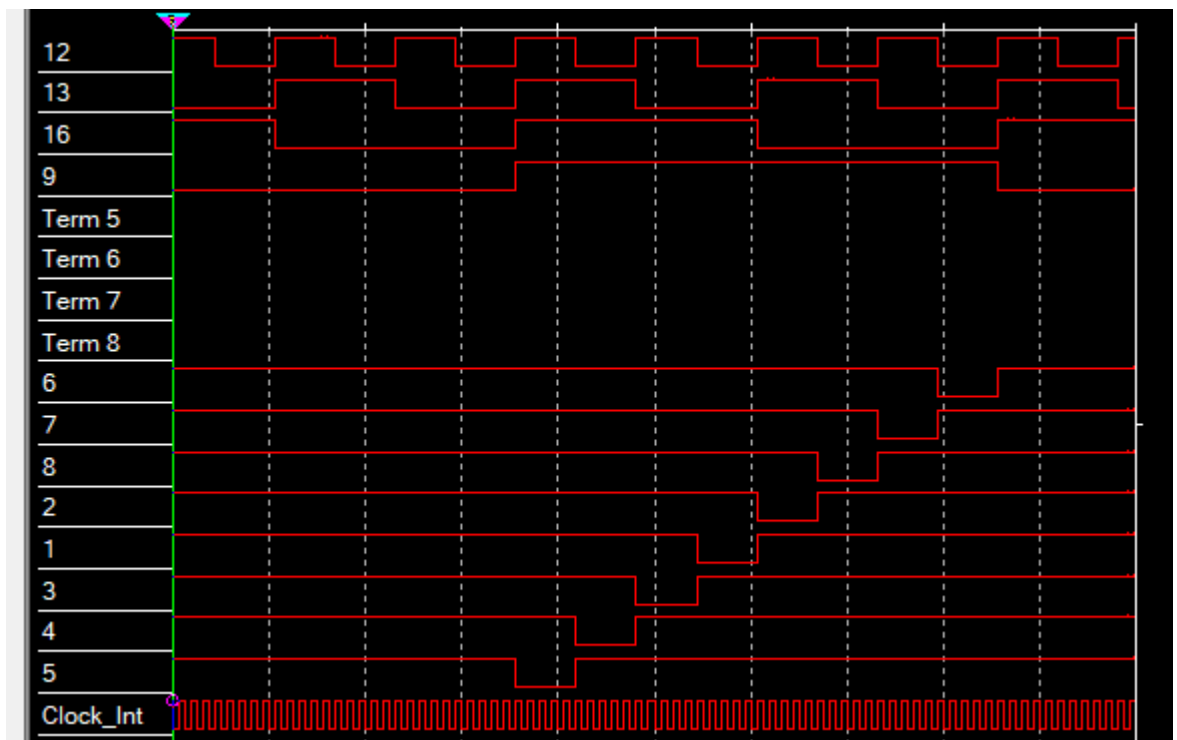
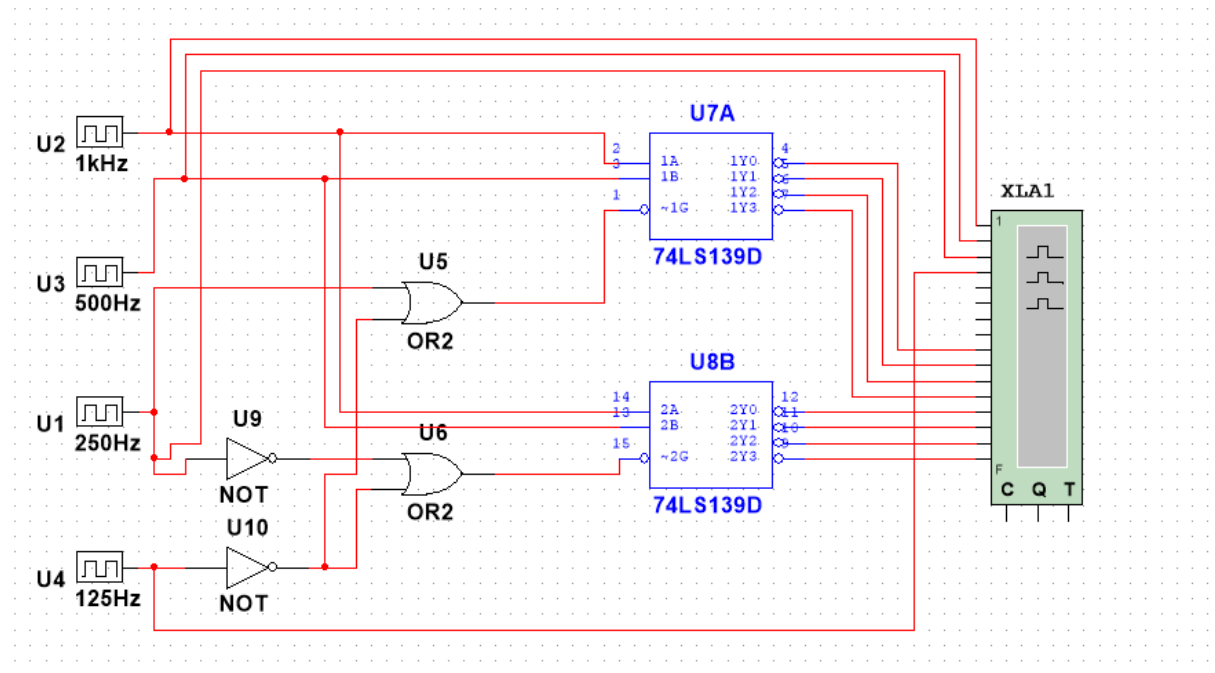
Видно, что помехи устранены.

# Схема трехвходового дешифратора

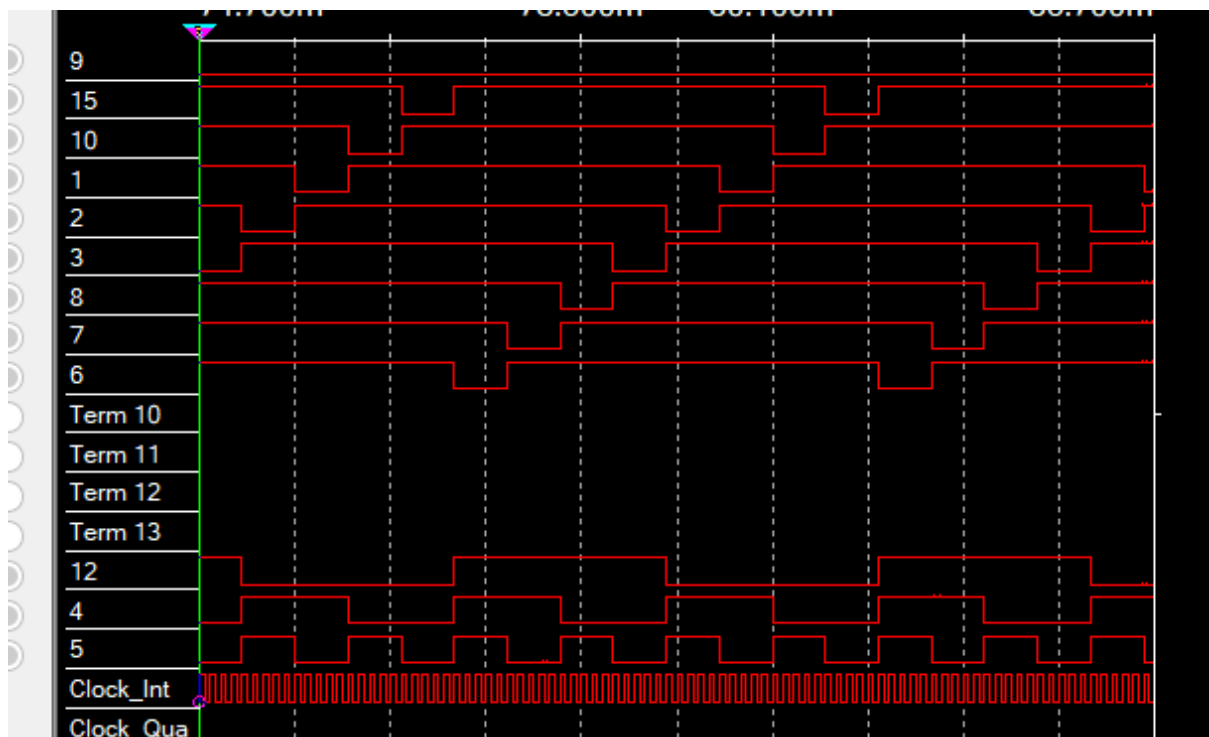
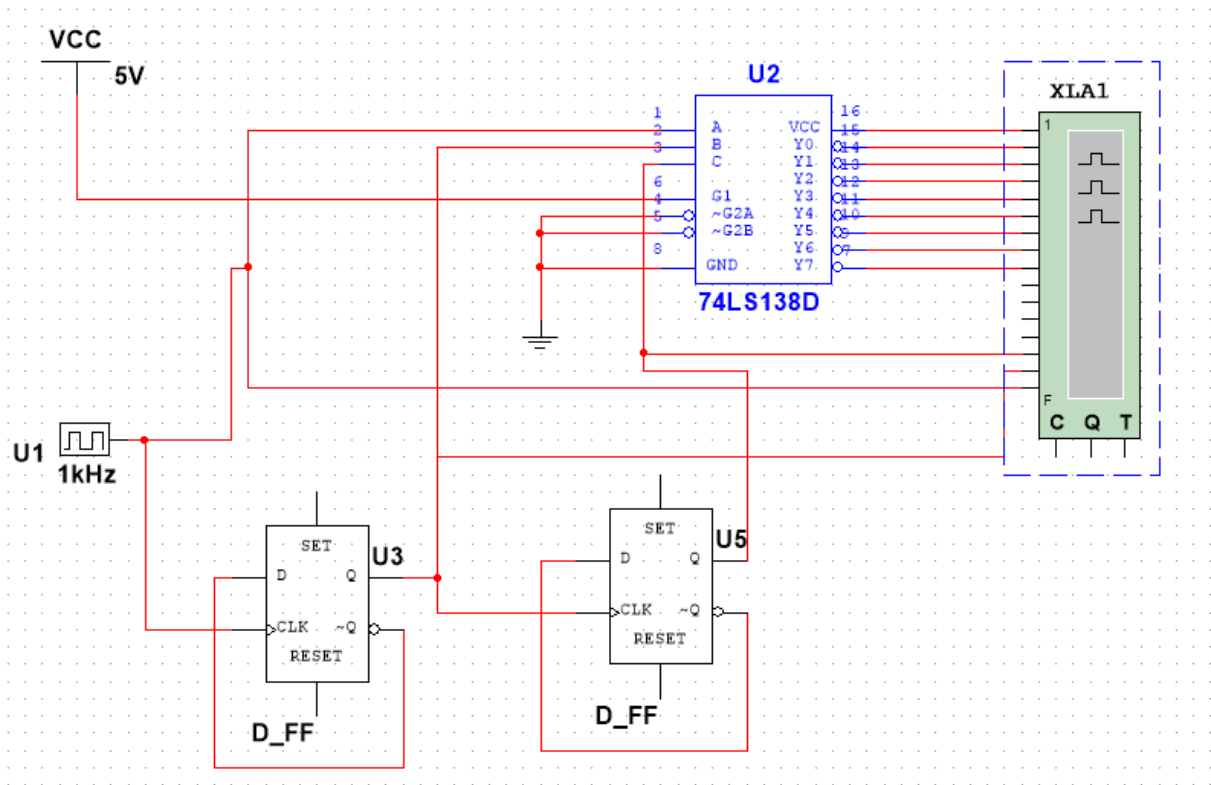


[illegible]

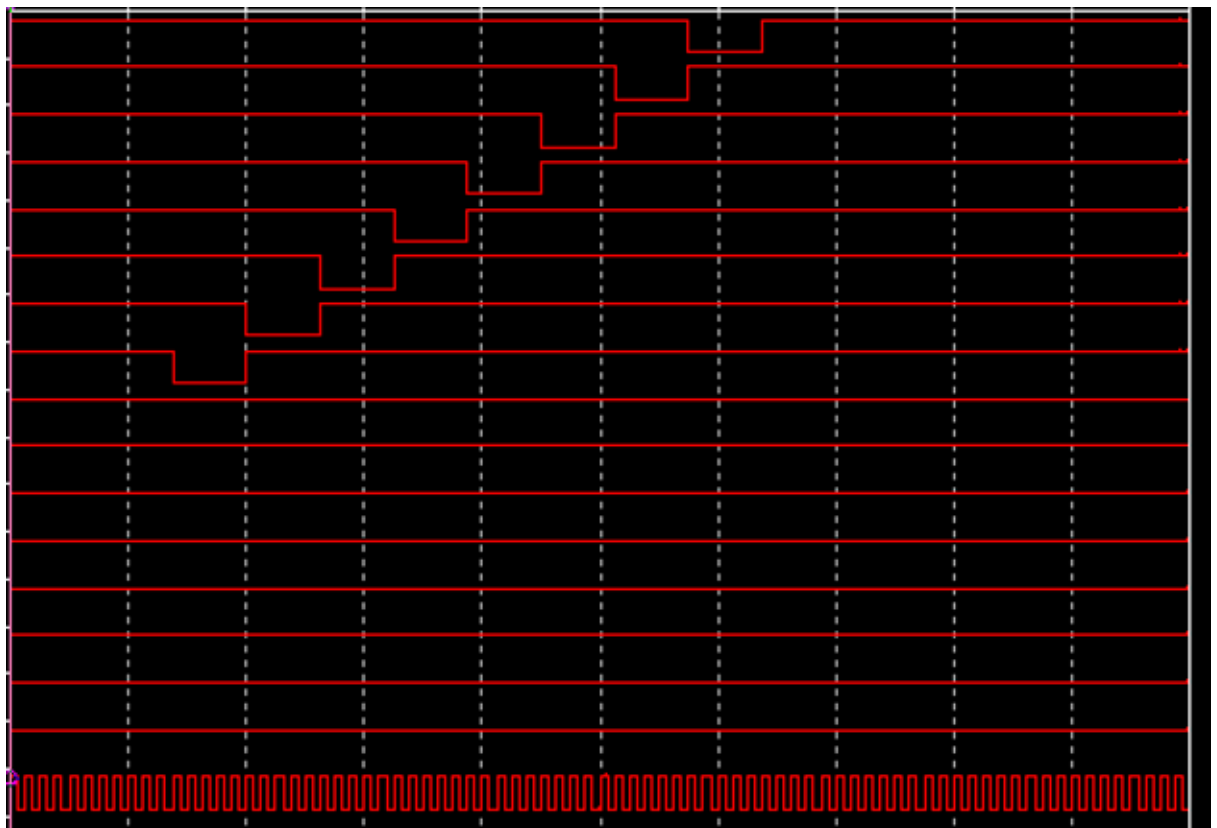
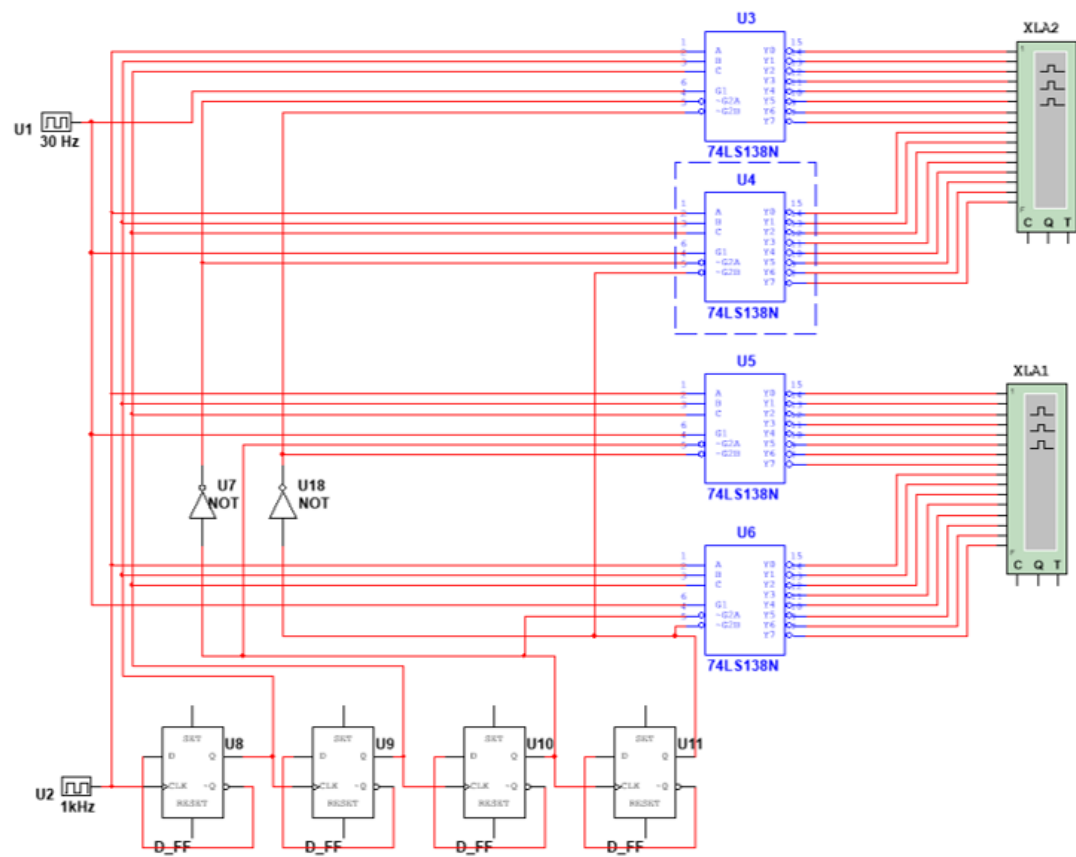
3. Исследовать работу дешифратора ИС КР531ИД14.

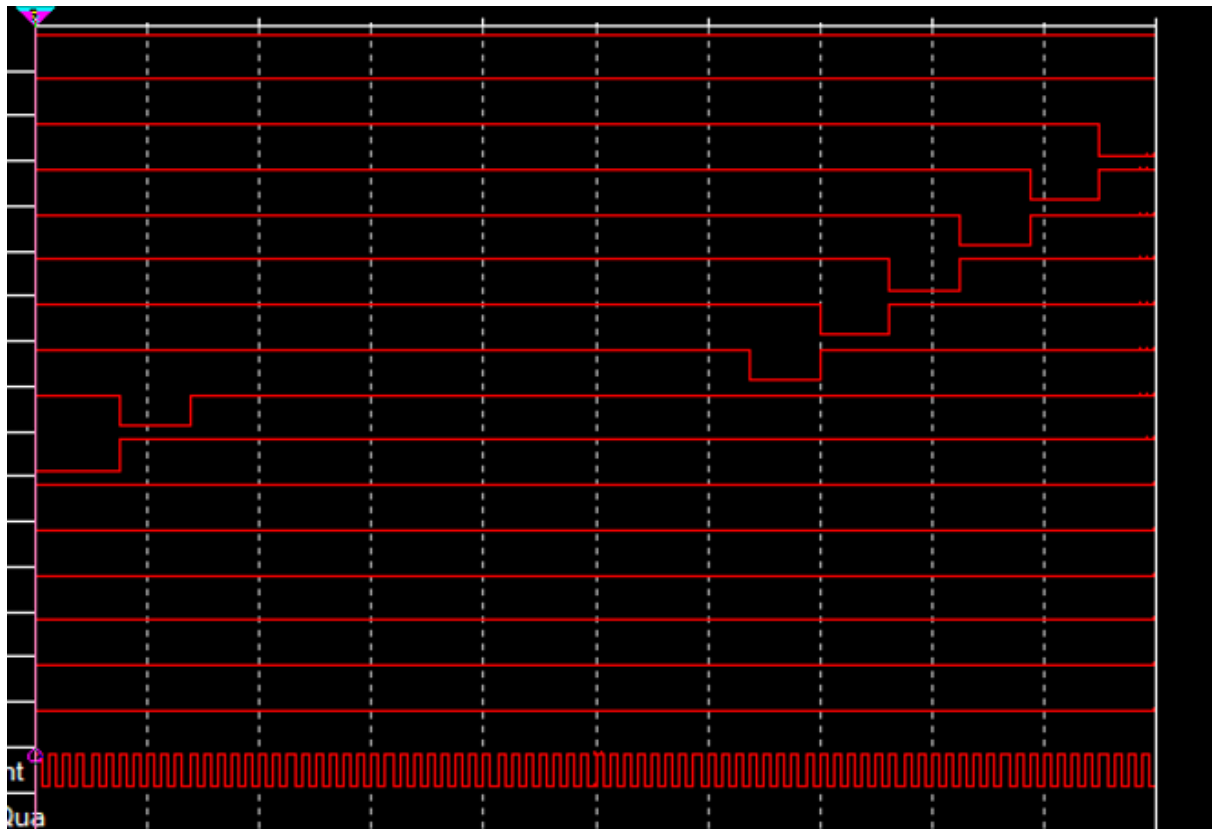


#### 4. Исследовать работу дешифратора ИС 533ИД7.



5. Схема дешифратора DC 5-32 согласно методике наращивания числа входов





## Контрольные вопросы

1. Что называется дешифратором?

Дешифратор - это комбинационный узел с  $n$  входами и  $N$  выходами, преобразующий каждый набор двоичных входных сигналов в активный сигнал на выходе, соответствующий этому набору.

2. Какой дешифратор называется полным (неполным)?

Полный –  $N = 2^n$ , при меньшем числе выходов - неполный.

3. Определите закон функционирования дешифратора аналитически и таблично. Функционирование дешифратора определяется таблицей истинности:

Входы							Выходы					
EN	$A_{n-1}$	$A_{n-2}$	$A_{n-3}$	...	$A_1$	$A_0$	$F_0$	$F_1$	$F_2$	...	$F_{N-2}$	$F_{N-1}$
0	x	x	x	...	x	x	0	0	0	...	0	0
1	0	0	0	...	0	0	1	0	0	...	0	0
1	0	0	0	...	0	1	0	1	0	...	0	0
1	0	0	0	...	1	0	0	0	1	...	0	0
...	...	...	...	...	...	...	...	...	...	...	...	...
...	...	...	...	...	...	...	...	...	...	...	...	...

4. Поясните основные способы построения дешифраторов.

Линейный дешифратор строится в соответствии с системой из предыдущего вопроса, и представляет собой конъюнкторов или логических элементов (ЛЭ) ИЛИ-НЕ с  $n$ - входами каждый при отсутствии стробирования и с  $n$  входами - при его наличии.

Пирамидальный дешифратор. Строится на основе последовательной (каскадной) реализации выходных функций. На первом этапе реализуются конъюнкции двух переменных. На втором – все конъюнкции трех переменных путем логического умножения каждой ранее полученной конъюнкции двух переменных на переменную. На третьем этапе каждую из полученных выше конъюнкций трех переменных умножают на  $A_2$  и т.д. Таким образом, на каждом следующем этапе получают вдвое больше конъюнкций, чем на предыдущем. Пирамидальные дешифраторы независимо от числа их входов строятся на основе только двухвходовых конъюнкторов.

5. Что называется гонками и как устраняются ложные сигналы, вызванные гонками?



Вследствие переходных процессов и временных задержек сигналов в цепях логических элементов могут возникнуть так называемые гонки (состязания), приводящие к появлению ложных сигналов на выходах схемы. Основным средством, позволяющим исключить гонки, является стробирование (выделение из информационного сигнала той части, которая свободна от искажений, вызываемых гонками). Стробирующий сигнал на этом входе не должен быть активным во время переходных процессов в дешифраторе.

6. Каковы способы наращивания дешифраторов по количеству входов и выходов и как они реализуются схемотехнически?

Пусть для построения сложного дешифратора  $n - N$  используются простые дешифраторы  $n_1 - N_1$ , причем  $n_1 \ll n$ , следовательно и  $N_1 \ll N$ .

1. Число каскадов равно  $n / n_1$ . Если  $K$  – целое число, то во всех каскадах используются полные дешифраторы  $n_1 - N_1$ . Если  $K$  – правильная или смешанная дробь, то во входном каскаде используется неполный дешифратор  $n_1 - N_1$ .
2. Количество простых дешифраторов  $n_1 - N_1$  в выходном каскаде равно  $N / N_1$ , в предвыходном -  $N / (N_1)^2$ , в предпредвыходном -  $N / (N_1)^3$  и т.д.; во входном каскаде -  $N / (N_1)^K$ . Если  $N / (N_1)^K$  – правильная дробь, то это означает, что во входном каскаде используется неполный простой дешифратор.
3. В выходном каскаде дешифрируются  $n_1$  младших разрядов адреса сложного дешифратора, в предвыходном – следующие  $n_1$  младших разрядов адреса сложного дешифратора и т.д. Во входном каскаде дешифрируется полная или неполная группа старших разрядов адреса. Поэтому  $n_1$  младших разрядов адреса сложного дешифратора подаются параллельно на адресные входы всех дешифраторов выходного каскада, следующие  $n_1$  младших разрядов адреса – на адресные входы всех дешифраторов предвыходного каскада и т.д.; группа старших разрядов адреса подается на адресные входы дешифратора.
4. Выходы дешифраторов предвыходного каскада соединяются с входами разрешения простых дешифраторов выходного каскада, выходы дешифраторов предпредвыходного каскада – с входами разрешения простых дешифраторов предвыходного каскада и т.д.