



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ
КАФЕДРА ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ЭВМ И ИНФОРМАЦИОННЫЕ
ТЕХНОЛОГИИ (ИУ7)
НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 ПРОГРАММНАЯ ИНЖЕНЕРИЯ

ОТЧЕТ

По лабораторной работе № 4

Название: Исследование мультиплексоров

Дисциплина: Архитектура ЭВМ

Студент

ИУ7-44Б

(Группа)

(Подпись, дата)

Н. А. Гурова

(И.О. Фамилия)

Преподаватель

(Подпись, дата)

(И.О. Фамилия)

Москва, 2021

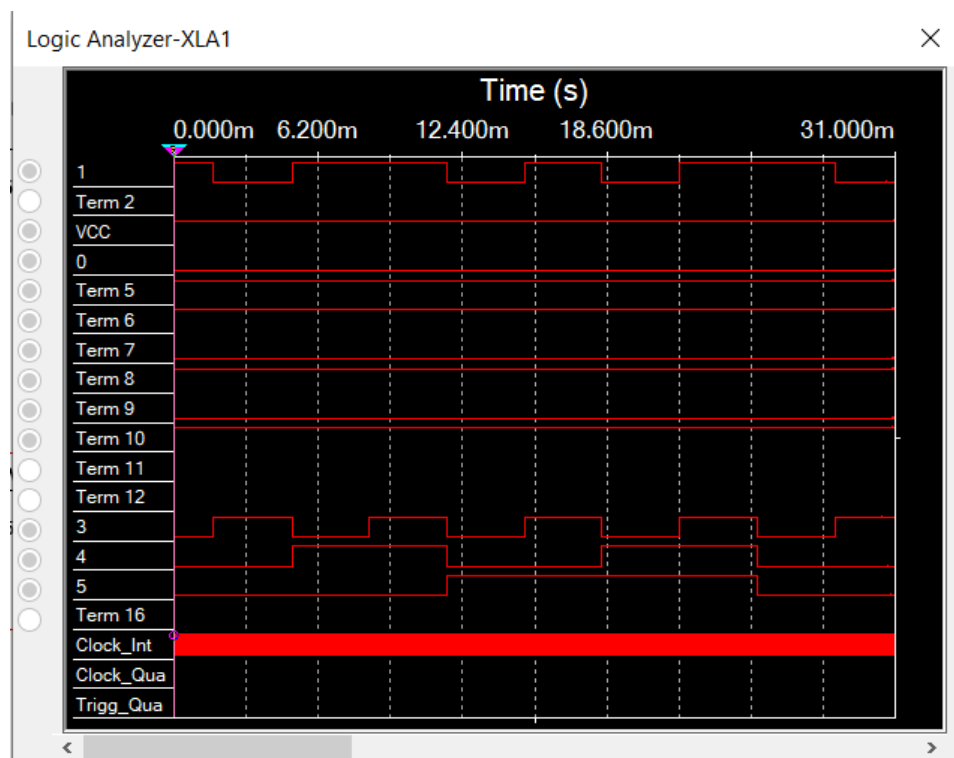
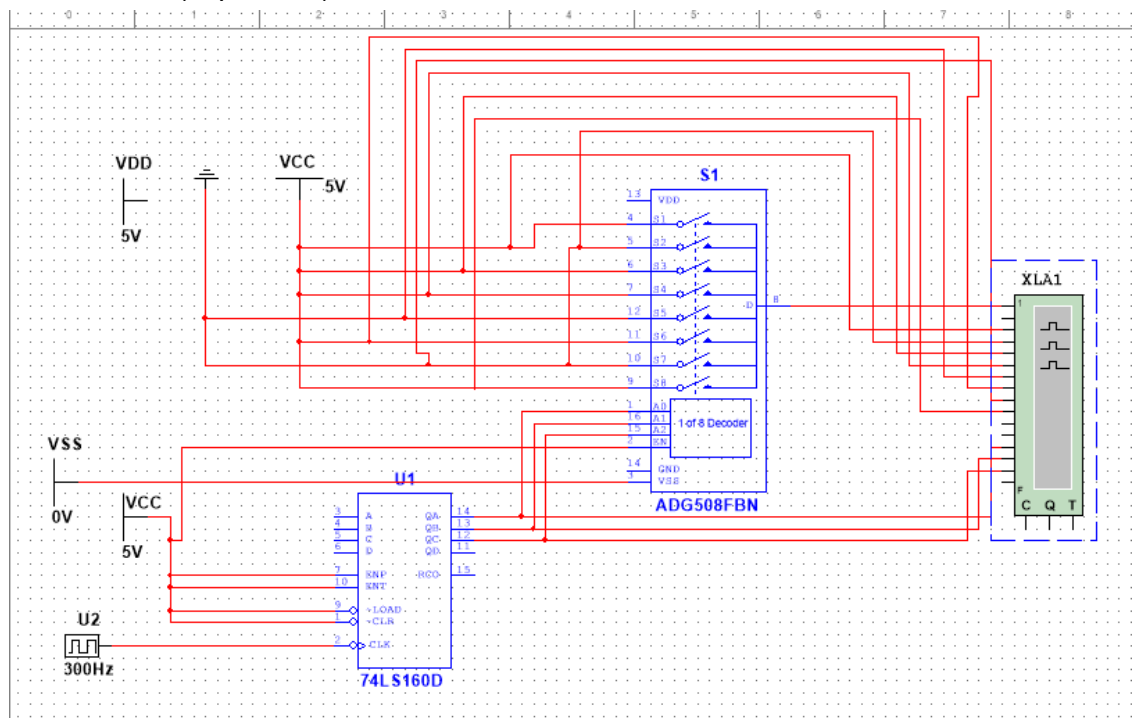
Цель работы

Изучение принципов построения, практического применения и экспериментального исследования мультиплексоров.

Задание

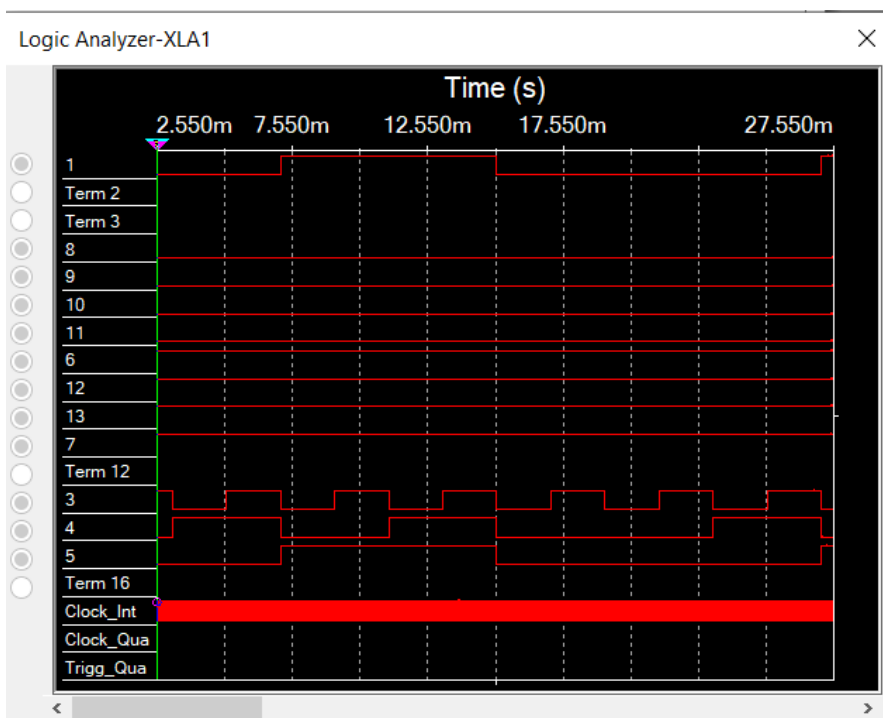
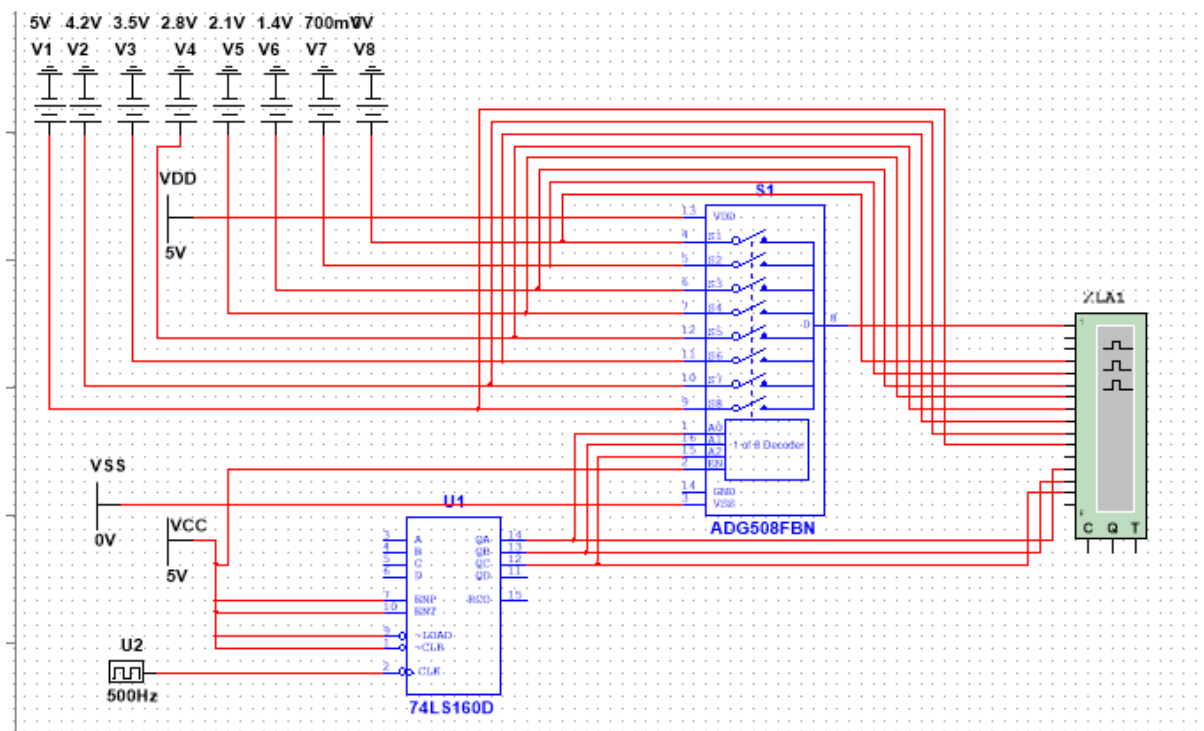
1. Исследование ИС ADG408 или ADG508 в качестве коммутатора MUX 8 – 1 цифровых сигналов

D: 10110101 (вариант 3)



Проводя анализ полученных данных, можно заметить, что на самом деле мультиплексор выполняет функцию адресного коммутатора, т.е. выполняет передачу на выход того информационного сигнала, адрес которого установлен на адресных входах.

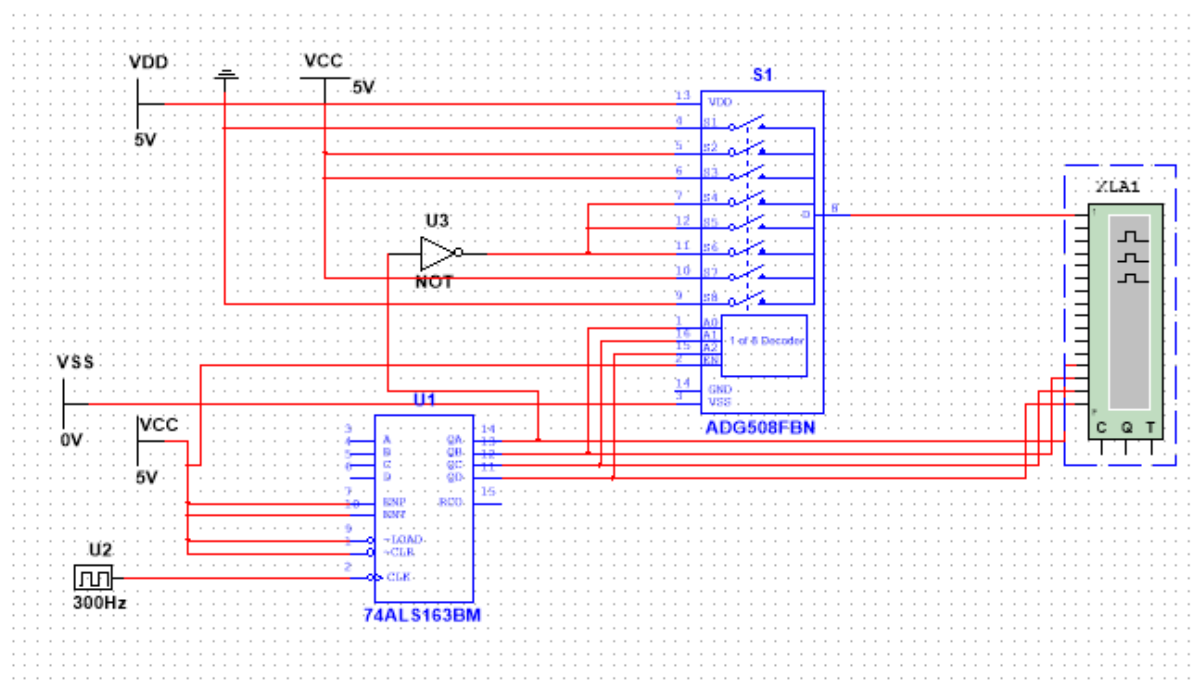
2. Исследование ИС ADG408 или ADG508 в качестве коммутатора MUX 8 – 1 аналоговых сигналов

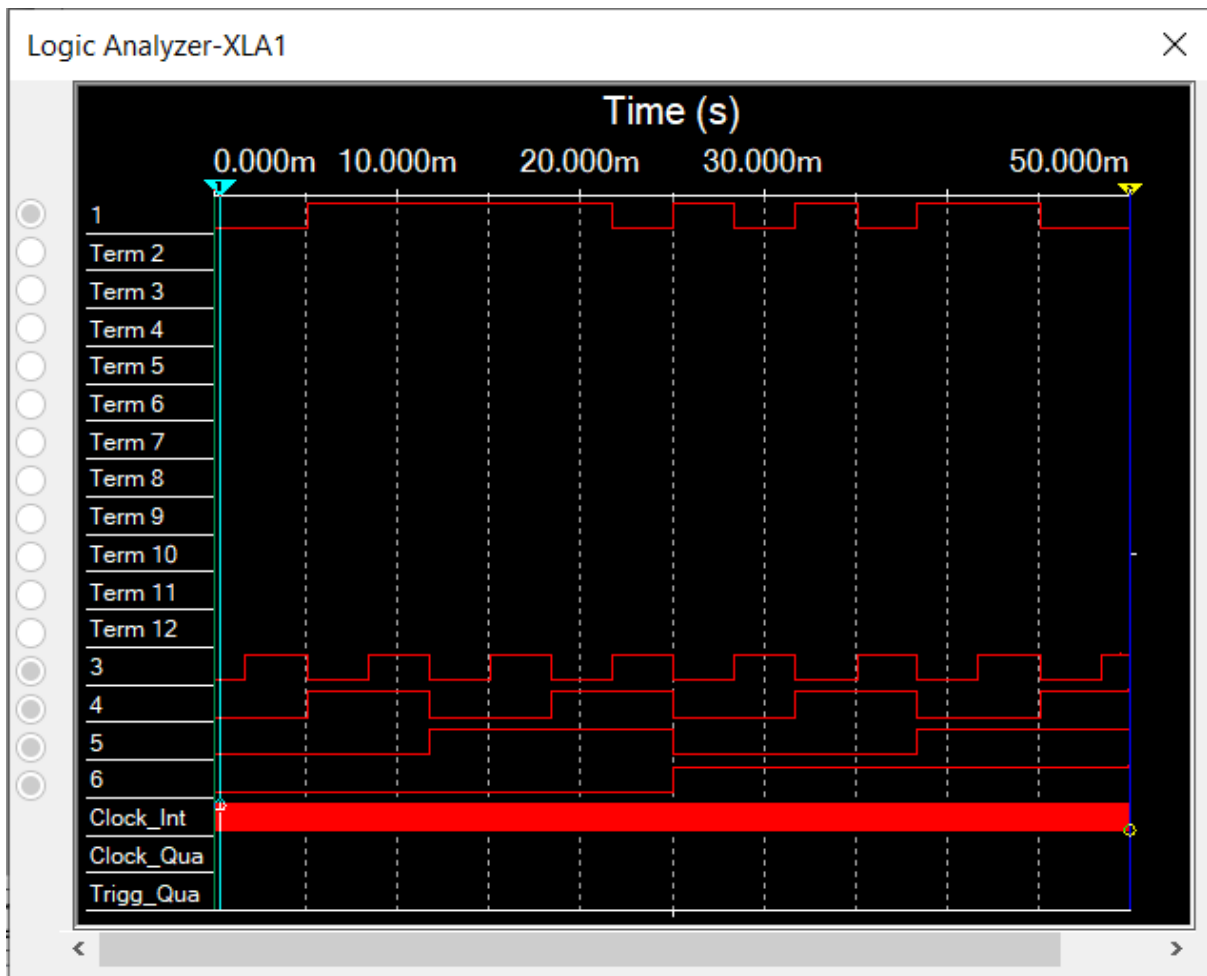


3. Исследование ИС ADG408 или ADG508 как коммутатора MUX 8 – 1 цифровых сигналов в качестве формирователя ФАЛ четырех переменных.

ЛФ: 2, 3, 4, 5, 6, 8, 10, 12, 13 (вариант 3)

№	X_4	X_3	X_2	X_1	f	Примечание
0	0	0	0	0	0	$D_0 = 0$
1	0	0	0	1	0	
2	0	0	1	0	1	$D_1 = 1$
3	0	0	1	1	1	
4	0	1	0	0	1	$D_2 = 1$
5	0	1	0	1	1	
6	0	1	1	0	1	$D_3 = \overline{x_1}$
7	0	1	1	1	0	
8	1	0	0	0	1	$D_4 = \overline{x_1}$
9	1	0	0	1	0	
10	1	0	1	0	1	$D_5 = \overline{x_1}$
11	1	0	1	1	0	
12	1	1	0	0	1	$D_6 = 1$
13	1	1	0	1	1	
14	1	1	1	0	0	$D_7 = 0$
15	1	1	1	1	0	

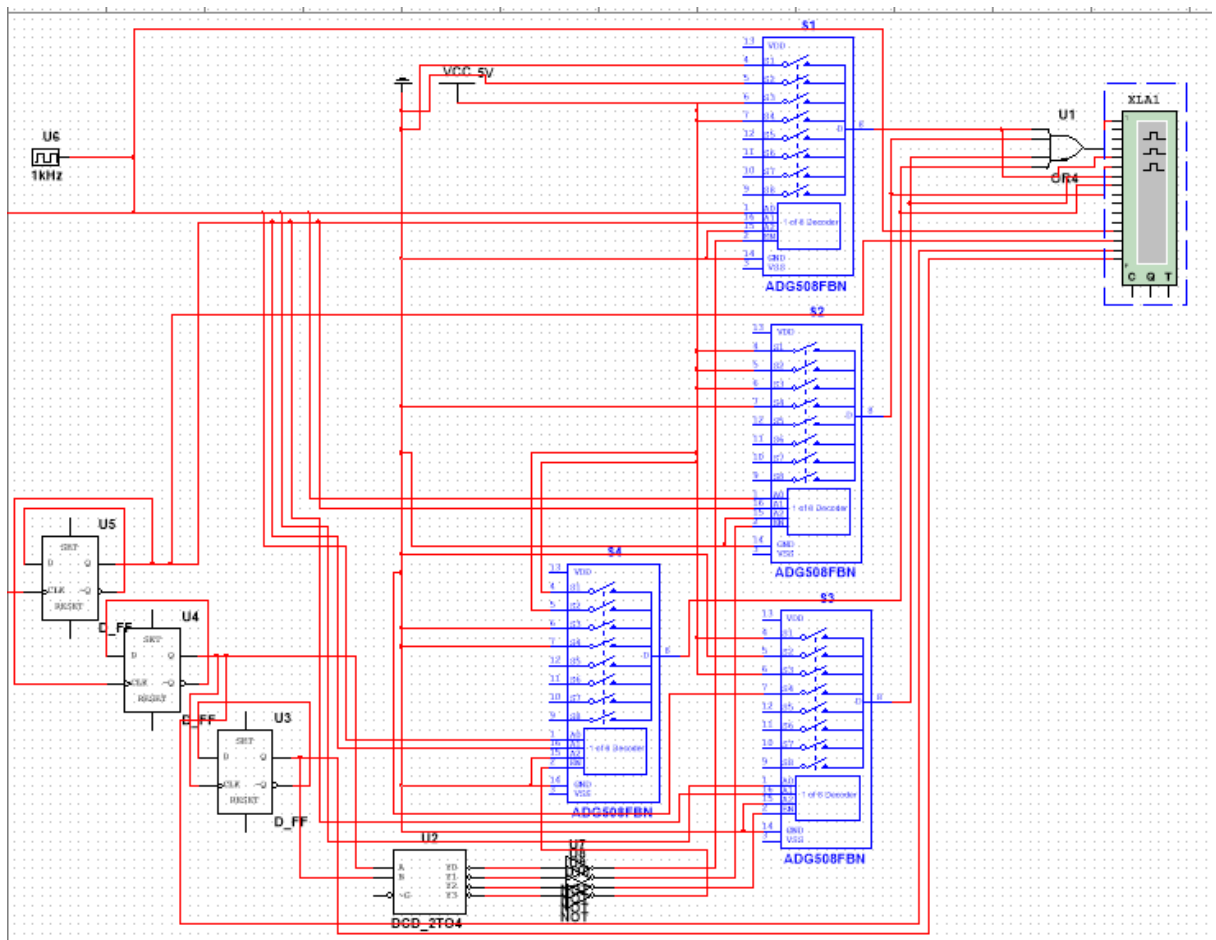




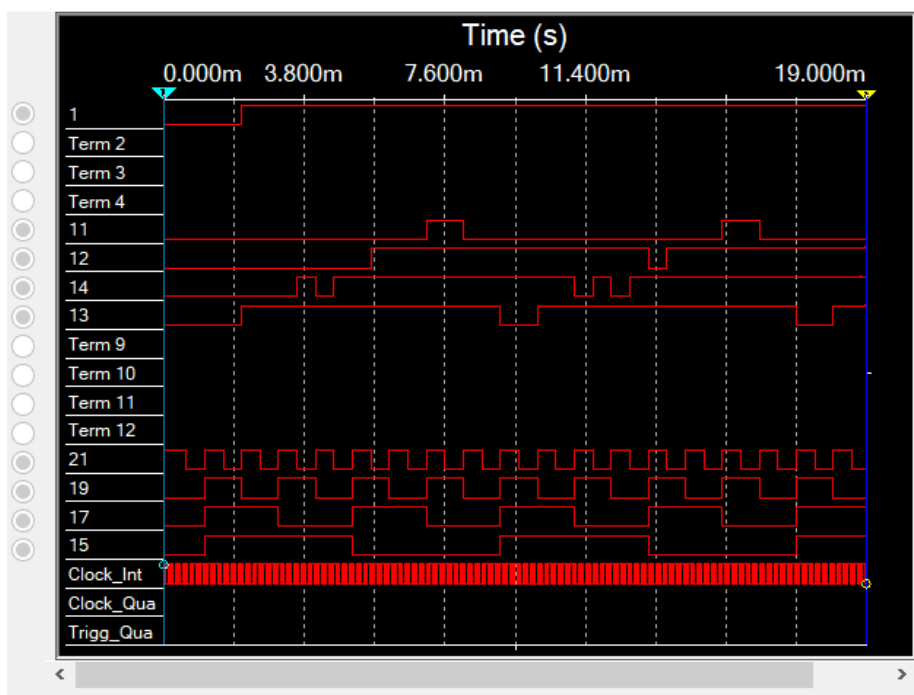
Исходя из данных полученных с логического анализатора, построенная схема работает верно.

4. Нарращивание мультиплексора

ЛФ: 2, 3, 4, 5, 6, 8, 10, 12, 13 (вариант 3)



Logic Analyzer-XLA1



Исходя из данных логического анализатора, наша построенная схема работает верно, соответственно, можно сделать вывод о том, что построение было выполнено верно.

Таким образом, используя данный метод наращивания, можно реализовать мультиплексор любой сложности.

Вывод

В результате данной лабораторной работы были изучены принципы построения и практического применения, а также экспериментально исследованы мультиплексоры.

Контрольные вопросы

1. Что такое мультиплексор?

Мультиплексор – это функциональный узел, имеющий n адресных входов и $N = 2^n$ информационных входов и выполняющий коммутацию на выход того информационного сигнала, адрес (т.е. номер) которого установлен на адресных входах. Мультиплексор переключает сигнал с одной из N входных линий на один выход.

2. Какую логическую функцию выполняет мультиплексор?

A_i - адресные входы и сигналы

D_j - информационные входы и сигналы

m_j - конститuenta числа, образованному двоичным кодом сигналов на адресных входах

EN - вход и сигнал разрешения (стробирования)

3. Каково назначение и использование входа разрешения?

Вход EN используется для:

- разрешения работы мультиплексора
- стробирования
- наращивания числа информационных входов

При $EN = 1$, разрешается работа мультиплексора, при $EN = 0$ – работа запрещена.

4. Какие функции может выполнять мультиплексор?

Мультиплексоры широко применяются для построения:

- коммутаторов-селекторов,
- постоянных запоминающих устройств емкостью бит
- комбинационных схем, реализующих функции алгебры логики
- преобразователей кодов (например, параллельного кода в последовательный) и других узлов.

5. Какие способы наращивания мультиплексоров?

Существует два способа наращивания коммутируемых каналов:

- по пирамидальной схеме соединения мультиплексоров меньшей размерности

- путем выбора мультиплексора группы информационных входов по адресу (т.е. номеру) мультиплексора с помощью дешифратора адреса мультиплексора группы, а затем выбором информационного сигнала мультиплексором группы по адресу информационного сигнала в группе.

6. Поясните методику синтеза формирователя ФАЛ на мультиплексоре?

Для реализации ФАЛ $n + 1$ переменных на адресные входы мультиплексора подаются n переменных, на информационных входы $n+1$ -ая переменная (или ее инверсия), константы 0 или 1 (в соответствии со значениями ФАЛ)

7. Почему возникают ложные сигналы на выходе мультиплексора? Как их устранить?

Для исключения на выходе ложных сигналов (их вызывают гонки входных сигналов), вход EN используется как стробирующий. Для выделения полезного сигнала на вход EN подается сигнал в интервале времени, свободном от действия ложных сигналов.