



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ Информатика и системы управления

КАФЕДРА Компьютерные системы и сети

ОТЧЕТ ПО ЛАБОРАТОРНОЙ РАБОТЕ №1
«Синхронные одноступенчатые триггеры со
статическим и динамическим управлением записью»

Студент Гурова Наталия Алексеевна

Группа ИУ7 – 34Б

Преподаватель Попов Алексей Юрьевич

Цель работы

Изучить схемы асинхронного RS-триггера, который является запоминающей ячейкой всех типов триггеров, синхронных RS- и D-триггеров со статическим управлением записью и DV-триггера с динамическим управлением записью.

Задание

1. Исследовать работу **асинхронного RS-триггера** с инверсными входами в статическом режиме.

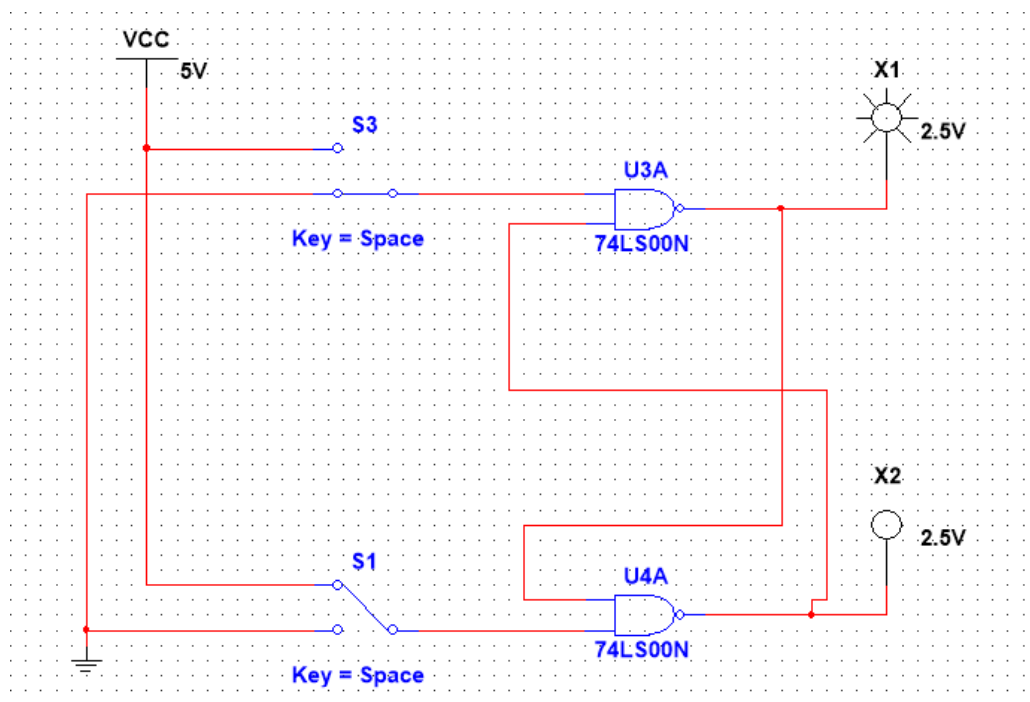


Таблица переходов			
S_n	R_n	Q_n	Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	x
1	1	1	x

Асинхронный RS - триггер сохраняет одно из устойчивых состояний независимо от многократного изменения информационного сигнала на одном входе при нулевом значении информационного сигнала на другом входе.

Можно заметить, что при $S = 0$ и $R = 0$ триггер находится в режиме сохранения, иначе S устанавливает состояние 1, а R состояние 0. $S = 1$, $R = 1$ – запрещенное состояние.

Файл: 1.ms14

2. Исследовать работу **синхронного RS-триггера** в статическом режиме.

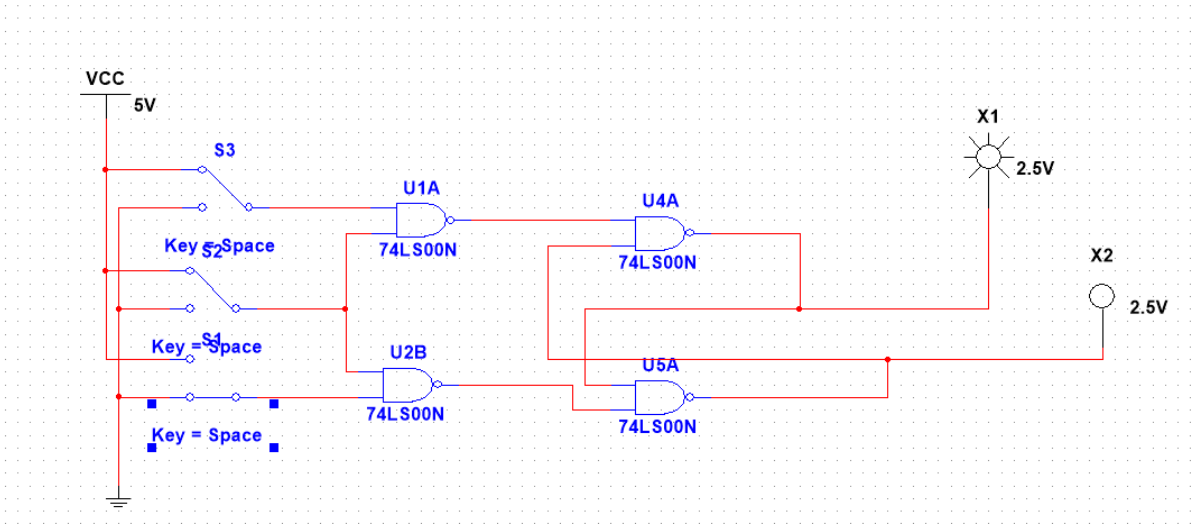


Таблица переходов				
C_n	S_n	R_n	Q_n	Q_{n+1}
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	x
1	1	1	1	x

Если $C = 0$, то будет сохраняться предыдущее состояние.

Если $C = 1$, то синхронный триггер переключается как асинхронный.

Одновременная подача сигналов $C = S = R = 1$ запрещена.

При $S = R = 0$ триггер не изменит своего состояния.

3. Исследовать работу **синхронного D-триггера** в статическом режиме.

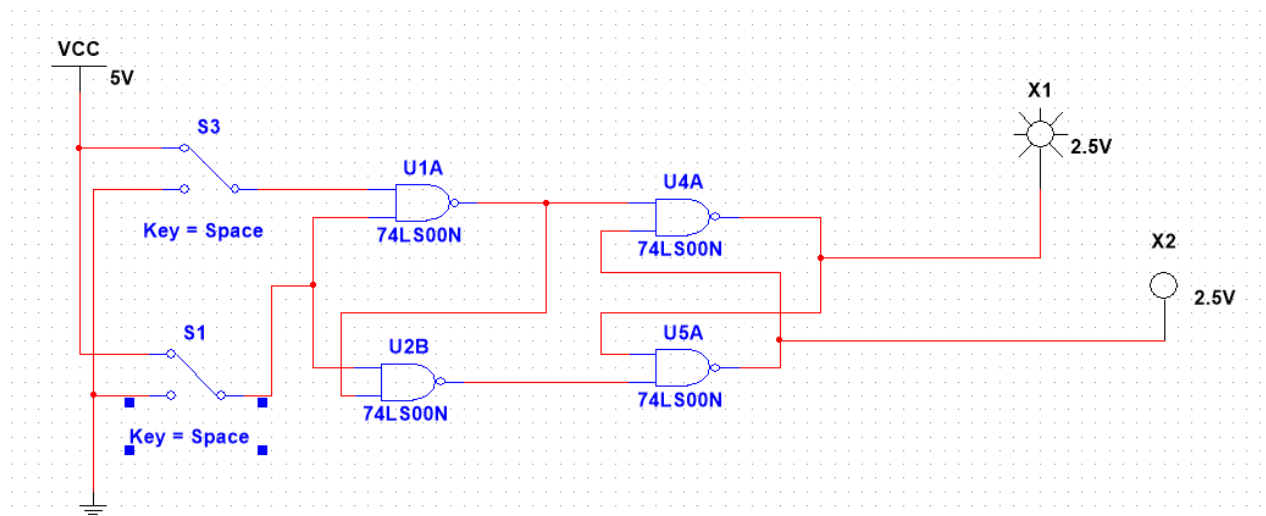


Таблица переходов			
C_n	D_n	Q_n	Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Можно заметить, что состояние D-триггера с каждым синхронизирующим импульсом передается на выход, то есть выходные сигналы представляют собой задержанные входные.

Файл: 3.ms14

4. Исследовать схему **синхронного D-триггера с динамическим управлением** записью в статическом режиме.

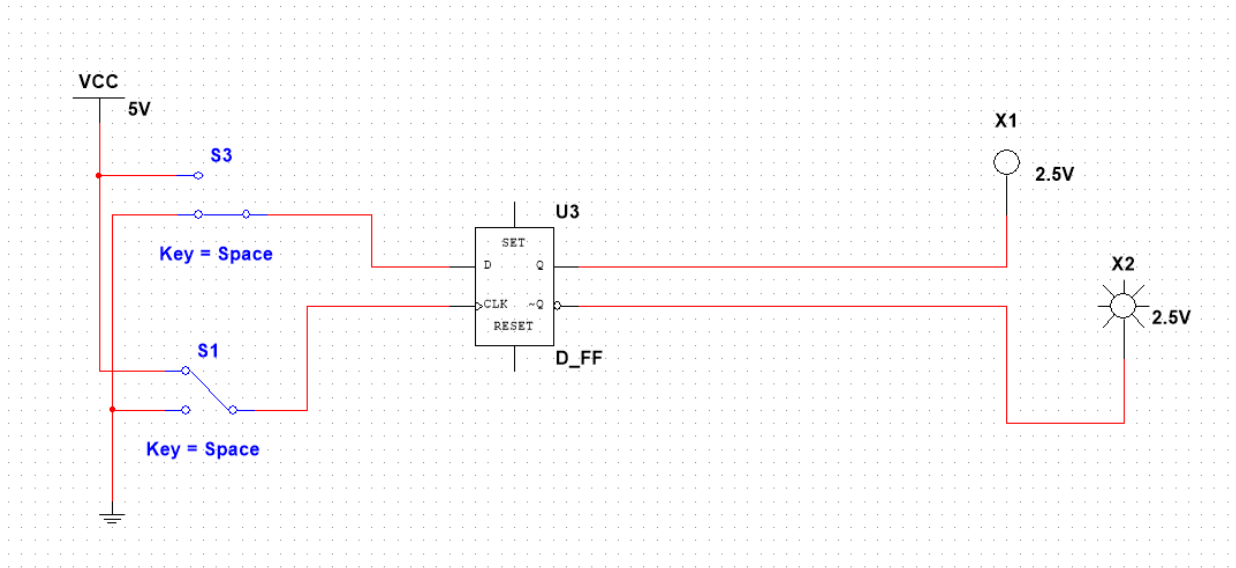
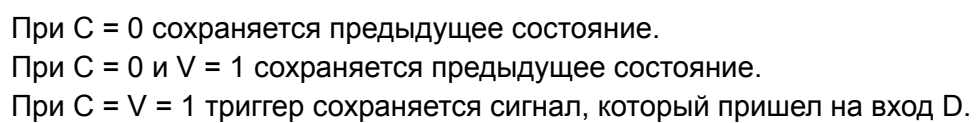


Таблица переходов		
D_n	C_n	Q_{n+1}
0	0	0
0	1	0
1	0	1
1	1	1
X	X	X

Изменение состояния триггера происходит в момент изменения синхросигнала C с 0 на 1 или с 1 на 0.

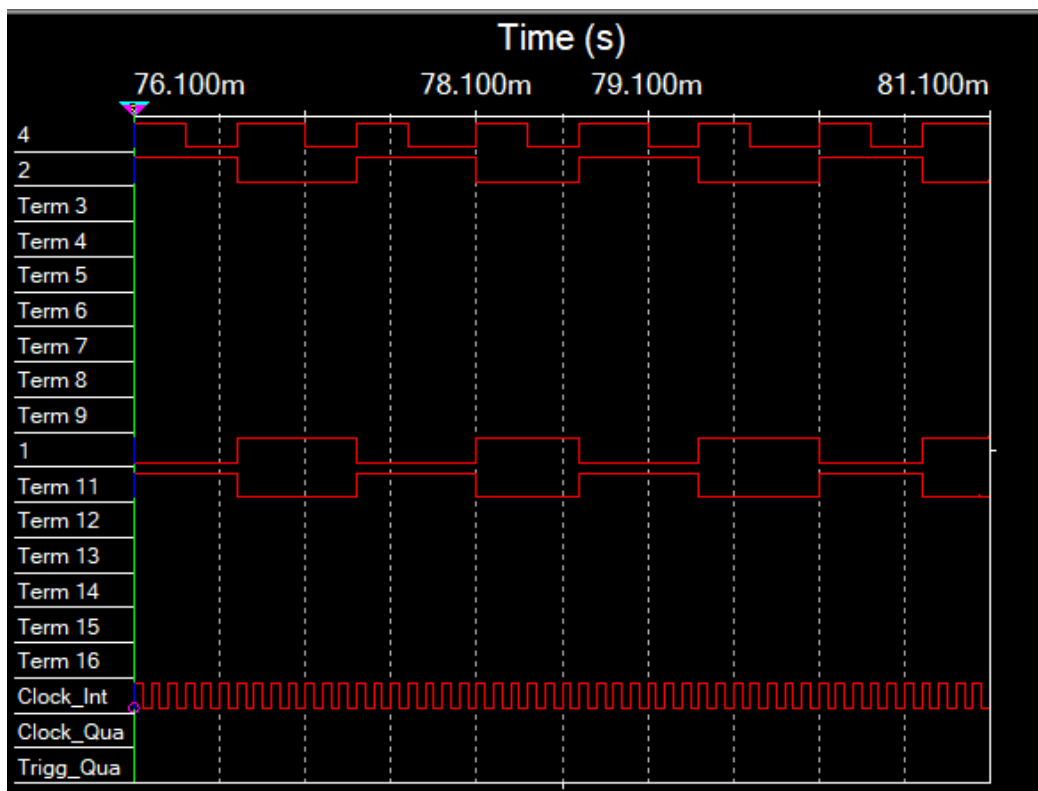
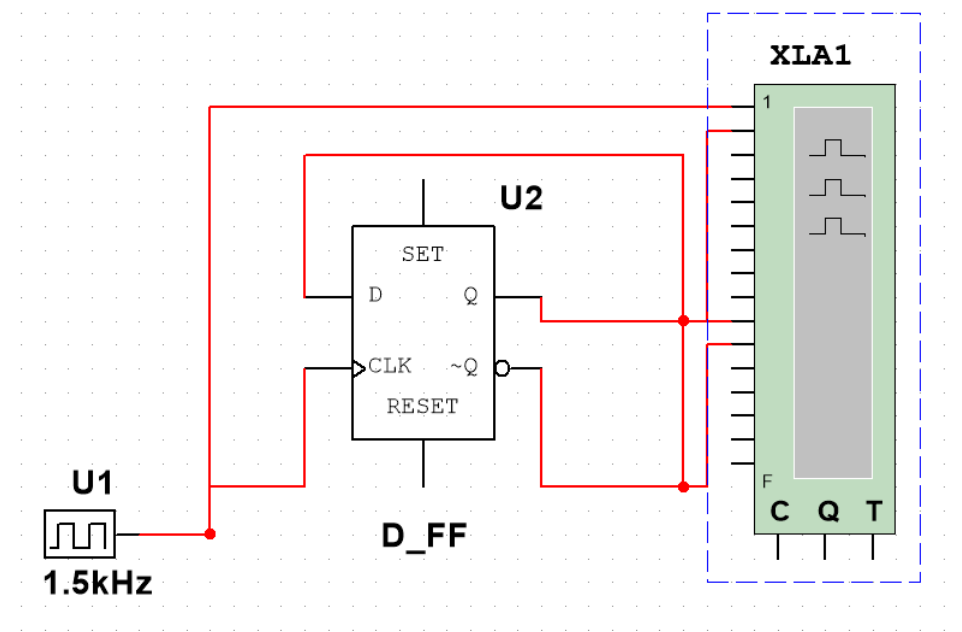
Файл: 4.ms14

-
- The diagram illustrates a 1-bit shift register implemented using a D flip-flop (U3) and an AND gate (U5A). The circuit is powered by three input signals: U1 (1kHz), U2 (1.5kHz), and U4 (500Hz). The output of the shift register is shown as a waveform on the XLA1 component.
- Components and Connections:**
- U1 (1kHz):** Provides the clock signal (CLK) to the D flip-flop (U3).
 - U2 (1.5kHz):** Provides the data input (D) to the D flip-flop (U3).
 - U3 (D_FF):** A D flip-flop with inputs SET, D, CLK, and RESET. The output Q is connected to the data input (D) of the AND gate (U5A).
 - U4 (500Hz):** Provides the enable signal (U5A) to the AND gate (U5A).
 - U5A (74LS00N):** An AND gate that takes the output of U3 (Q) and the enable signal (U4) as inputs. Its output is connected to the data input (D) of the D flip-flop (U3).
 - XLA1:** A component that displays the output waveform of the shift register. The output of the D flip-flop (U3) is connected to the input of XLA1.
- The output waveform on XLA1 shows a sequence of pulses, indicating the data being shifted into the register.



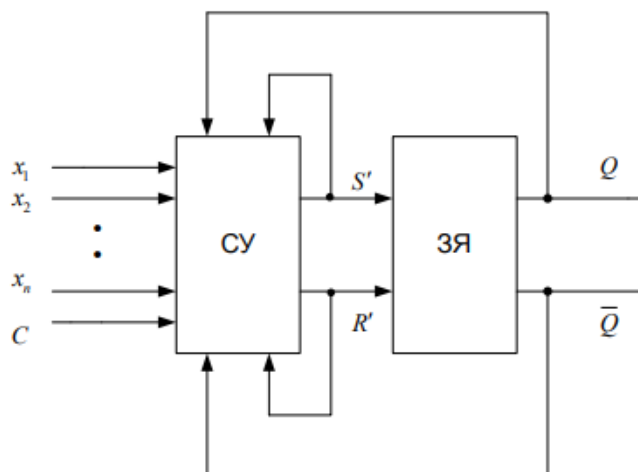
Файл: 5.ms14

6. Исследовать работу **DV-триггера**, включенного по схеме **TV-триггера**.



Контрольные вопросы

1. Что называется триггером?
Триггер – это запоминающий элемент с двумя устойчивыми состояниями, которые кодируются цифрами 0 и 1.
2. Какова структурная схема триггера?



3. По каким основным признакам классифицируют триггеры?
 - По способу организации логических связей (RS, T, D и т.д.)
 - По способу записи информации (асинхронные/синхронные)
 - По способу синхронизации (статическое/динамическое управление записью)
 - По способу передачи информации с входов на выход (одноступенчатое/двухступенчатое запоминание информации)
4. Каково функциональное назначение входов триггеров?

Номер п/п	Наименование входов	Обозначение
1	S-вход – вход для раздельной установки триггера в состояние "1" (Set – установка)	S
2	R-вход – вход для раздельной установки триггера в состояние "0" (Reset – сброс, очистка)	R
3	J-вход – вход для установки состояния "1" в универсальном JK-триггере (Jerk – внезапное включение)	J
4	K-вход – вход для установки состояния "0" в универсальном JK-триггере (Kill – внезапное отключение)	K
5	T-вход – счетный вход (Toggle – релаксатор)	T
6	D-вход – информационный вход для установки триггера в состояние "1" или "0" (Data – данные, Delay – задержка)	D
7	V-вход – подготовительный управляющий вход для разрешения приема информации (Valve – клапан, вентиль)	V
8	C-вход – исполнительный управляющий (командный) вход для осуществления приема информации, вход синхронизации (Clock – источник синхросигналов)	C

5. Что такое асинхронный и синхронный триггеры?

Если триггер асинхронный, то запись информации будет осуществляться с поступлением информационных сигналов.

Запись в синхронный будет происходить только, если на вход синхронизации С подан разрешающий импульс.

6. Что такое таблица переходов?

Таблица переходов – таблица, которая отражает зависимость выходного сигнала в момент времени t_{n+1} от входных сигналов и от состояние триггера в момент времени t_n .

7. Как работает асинхронный RS-триггер?

Сохраняет одно из устойчивых состояний независимо от многократного изменения инф сигнала на одном входе при 0 на другом входе.

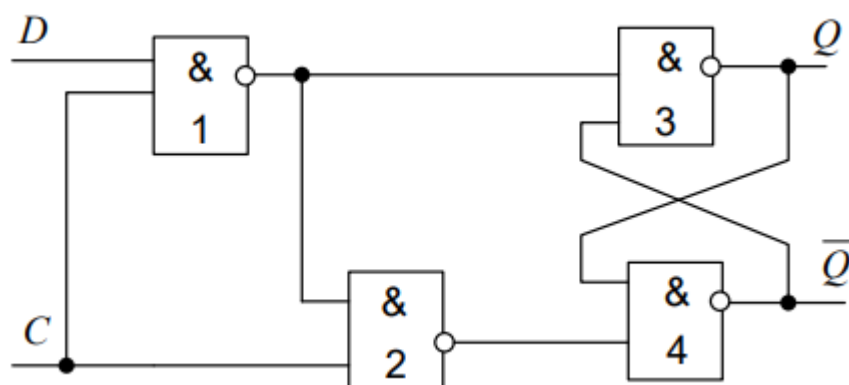
Время t_n			Время t_{n+1}	
S_n	R_n	Q_n	Q_{n+1}	\bar{Q}_{n+1}
0	0	0	0	1
0	0	1	1	0
0	1	0	0	1
0	1	1	0	1
1	0	0	1	0
1	0	1	1	0
1	1	0	x	x
1	1	1	x	x

8. Как работает синхронный RS -триггер? Какова его таблица переходов?

При $C = 0$ сохраняется предыдущее состояние.

При $C = 1$ синхронный RS-триггер переключается как асинхронный RS -триггер.

9. Что такое D-триггер?



D-триггер имеет только один вход D, состояние которого с каждым синхронизирующим импульсом передается на выход, т.е. выходные сигналы представляют собой задержанные входные сигналы.

10. Объясните работу синхронного D-триггера.

При $C = 0$ триггер сохраняет свое состояние.

При $C = 1$ триггер выходной сигнал будет равен сигналу, пришедшему на вход D

11. Что такое DV –триггер?

Синхронный DV-триггер имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.

12. Объясните работу DV-триггера

Если $C = 0$ или $V = 0$, то триггер сохраняет свое состояние.

Если $C = 1$ и $V = 1$, то триггер на выходе повторит сигнал, который пришел на D-вход.

13. Что такое Т-триггер? Какова его таблица переходов?

Т-триггер имеет один информационный вход Т, называемый счетным входом.

Асинхронный Т-триггер переходит в противоположное состояние каждый раз при подаче на Т-вход единичного сигнала.

Время t_n			Время t_{n+1}	
C_n	D_n, T_n	Q_n	Q_{n+1}	
			Д-триггер	Т-триггер
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	1	1
1	0	0	0	0
1	0	1	0	1
1	1	0	1	1
1	1	1	1	0

14. Объясните работу схемы синхронного RS-триггера со статическим управлением

Время t_n				Время t_{n+1}	
Входы				Выход Q_{n+1}	
C_n	S_n, V_n	R_n, D_n	Q_n	RS-триггер	DV-триггер
1	2	3	4	5	7
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	0	0
0	0	1	1	1	1
0	1	0	0	0	0
0	1	0	1	1	1
0	1	1	0	0	0
0	1	1	1	1	1
1	0	0	0	0	0
1	0	0	1	1	1
1	0	1	0	0	0
1	0	1	1	0	1
1	1	0	0	1	0
1	1	0	1	1	0
1	1	1	0	x	1
1	1	1	1	x	1

Если $C = 0$, сохраняется предыдущее состояние.

Если $C = 1$, синхронный работает как асинхронный.

При $S = R = 0$ триггер не изменит своего состояния.

Одновременная подача $C = S = R = 1$ запрещена.

15. Какова характерная особенность переключения синхронных триггеров с динамическим управлением записью?
Изменения состояния происходит в момент изменения синхросигнала C с 0 на 1 или из 1 в 0.
16. Как работает схема синхронного D -триггера с динамическим управлением записью на основе трех RS -триггеров?
Триггер имеет асинхронные входы Sa и Ra начальной установки в состояния 1 и 0. Если схему D-триггера дополнить входом V , то получим структуру DV-триггера. Временные диаграммы D-триггера соответствуют временным диаграммам DV-триггера при $V = 1$.
17. Составьте временные диаграммы работы синхронного D-триггера с динамическим управлением записью.
см выше
18. Какова структура и принцип действия синхронного DV-триггера с динамическим управлением записью?
Изменение состояния может произойти только, если изменяется импульс на синхронизирующем входе C (с 0 на 1 или с 1 на 0). При этом если $V = 1$
При $C = 0$ триггер сохраняет предыдущее состояние.
При $C = 1$ $V = 1$ триггер принимает сигнал, действующий на входе D.
При $C = 1$ $V = 0$ триггер сохраняет предыдущее состояние.
19. Составьте временные диаграммы синхронного DV-триггера
см выше
20. Объясните режимы работы D-триггера.
D-триггер имеет только один вход D, состояние которого с каждым синхронизирующим импульсом передается на выход, т.е. выходные сигналы представляют собой задержанные входные сигналы.