

数 字 逻 辑

Digital Logic Circuit

丁 贤 庆

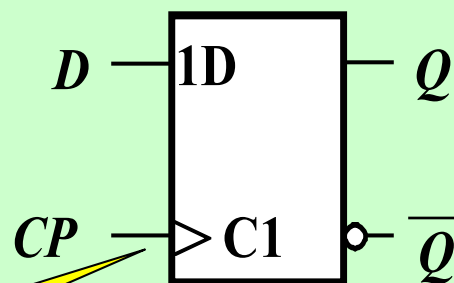
ahhfdxq@163.com

Home work (P350)

- 1、下周二交作业，下周四有次课堂小测。
- 2、期末考试，第六章有30分左右的考题。
- 3、本次的作业
 - 6.4.2
 - 6.4.3
 - 6.5.4
 - 6.5.8

记忆：常用的触发器

1. 维持阻塞触发器



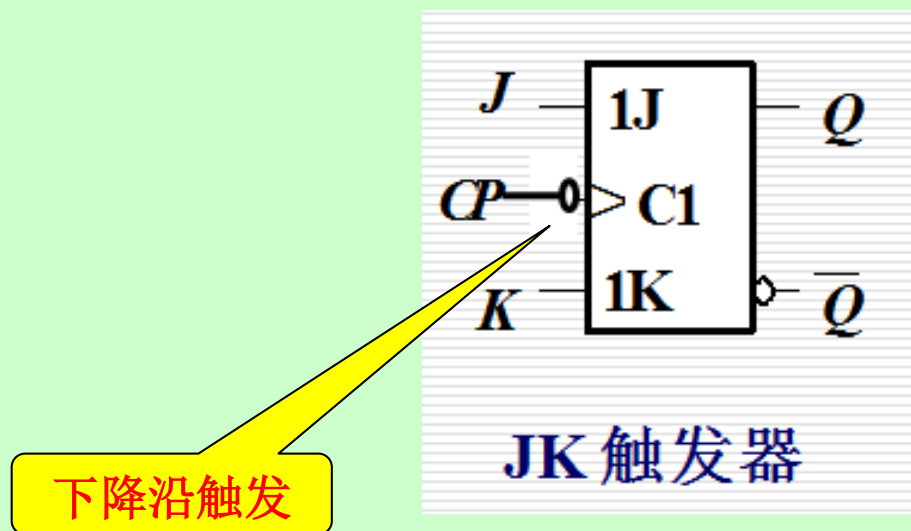
上升沿触发

D 触发器

在CP脉冲的上升沿到来瞬间
使触发器的状态（Q的值）才发生变化：

$$Q^{n+1} = D$$

2.下降沿触发的 JK 触发器

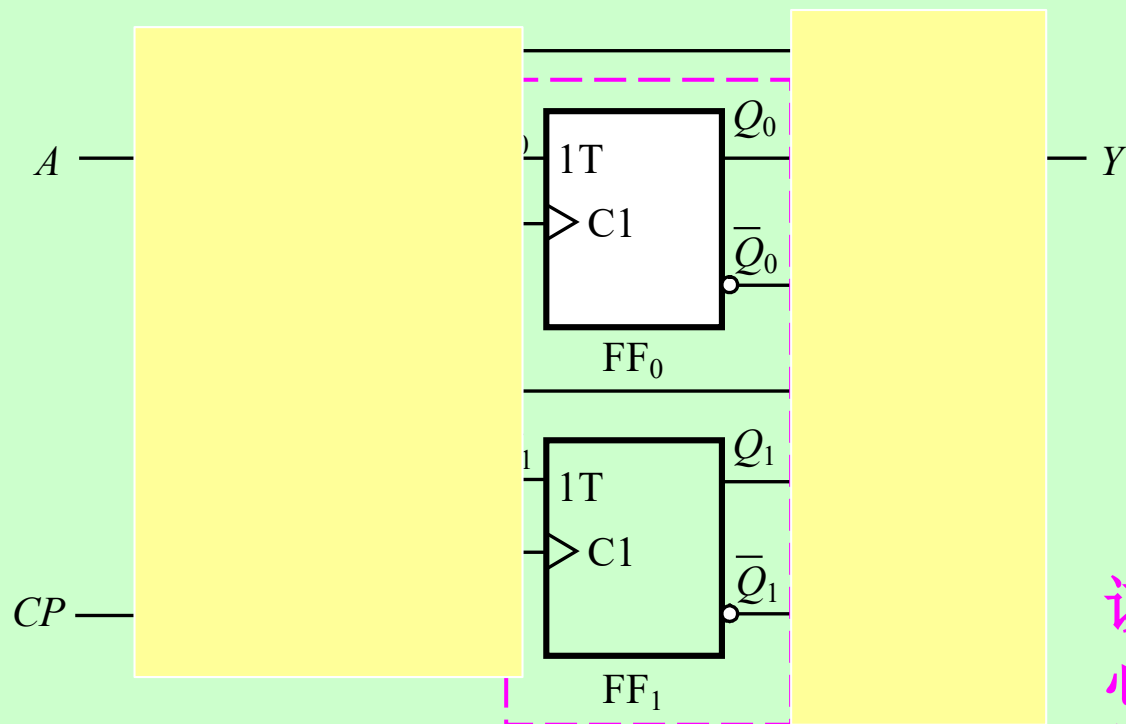


在CP脉冲的下降沿到来瞬间使触发器的状态（Q的值）才发生变化：

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

6.2.2 同步时序逻辑电路分析举例

例1 试分析如图所示时序电路的逻辑功能。



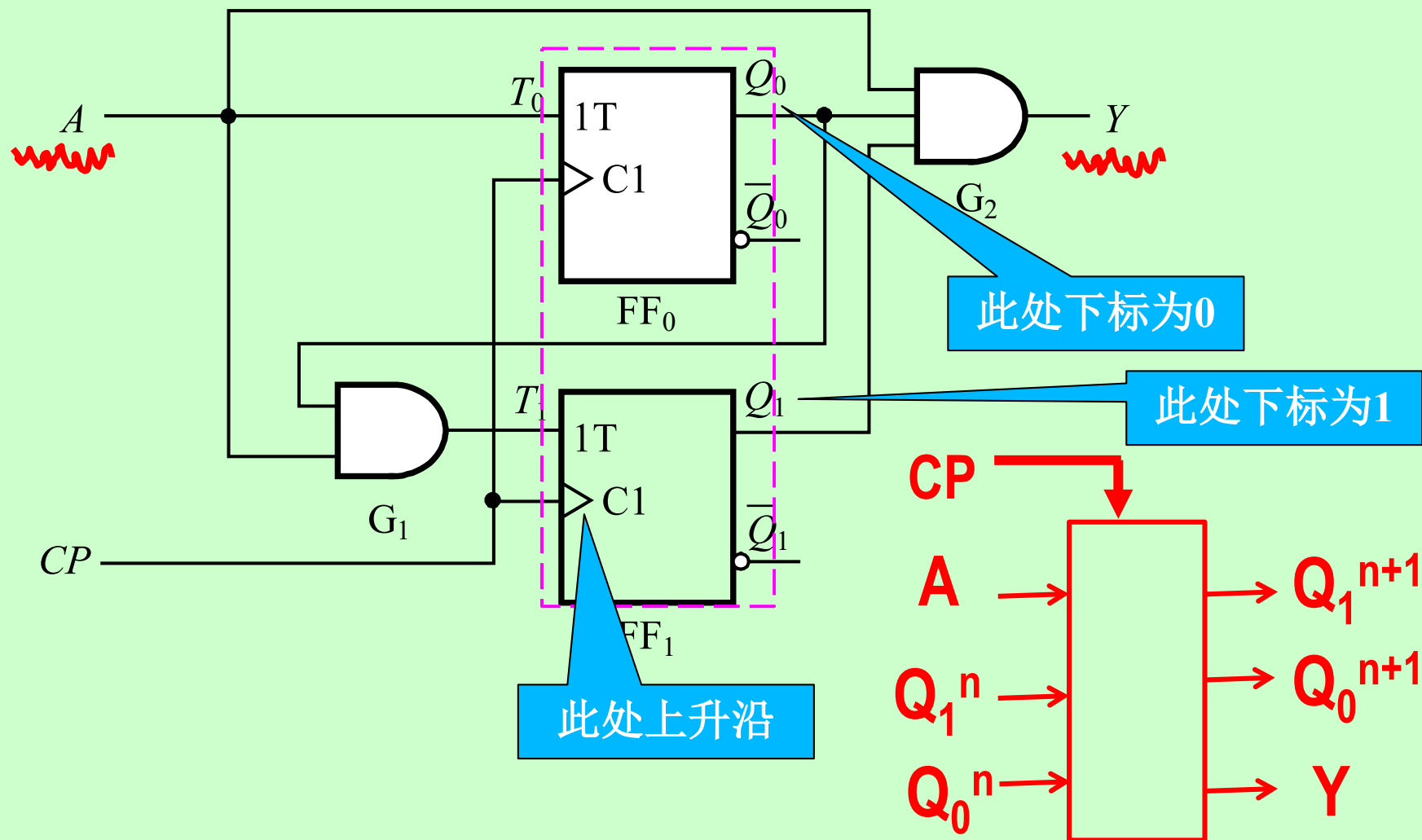
该时序电路核心部分是两个T触发器。

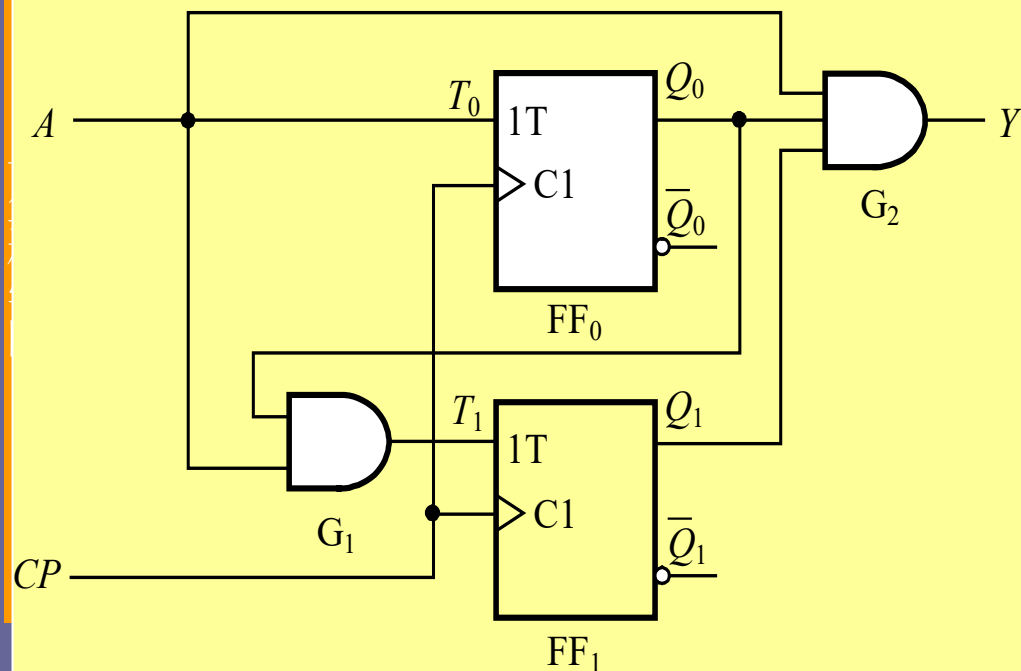
解： (1) 了解电路组成。

电路是由两个**T 触发器**组成的同步时序电路。

6.2.2 同步时序逻辑电路分析举例

例1 试分析如图所示时序电路的逻辑功能。





(2) 根据电路列出三个方程组

输出方程组:

$$Y = AQ_1Q_0$$

激励方程组:

$$T_0 = A$$

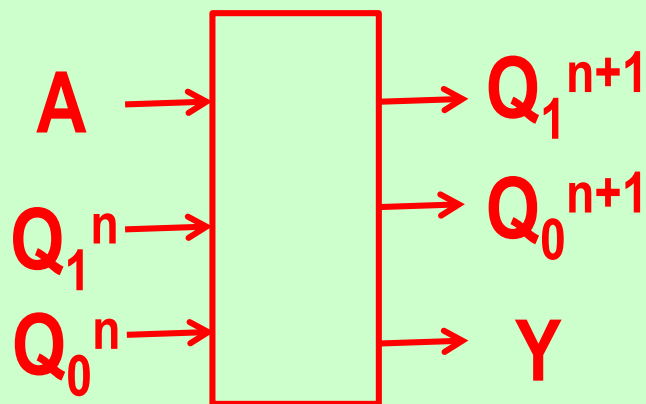
$$T_1 = AQ_0$$

将激励方程组代入T触发器的特性方程得状态方程组

$$Q^{n+1} = T \oplus Q^n = T\bar{Q}^n + \bar{T}Q^n$$

$$Q_0^{n+1} = A \oplus Q_0^n$$

$$Q_1^{n+1} = (AQ_0^n) \oplus Q_1^n$$



(3) 根据状态方程组和输出方程列出状态表

$$Q_0^{n+1} = A \oplus Q_0^n$$

$$Y = A Q_1 Q_0$$

$$Q_1^{n+1} = (A Q_0^n) \oplus Q_1^n$$

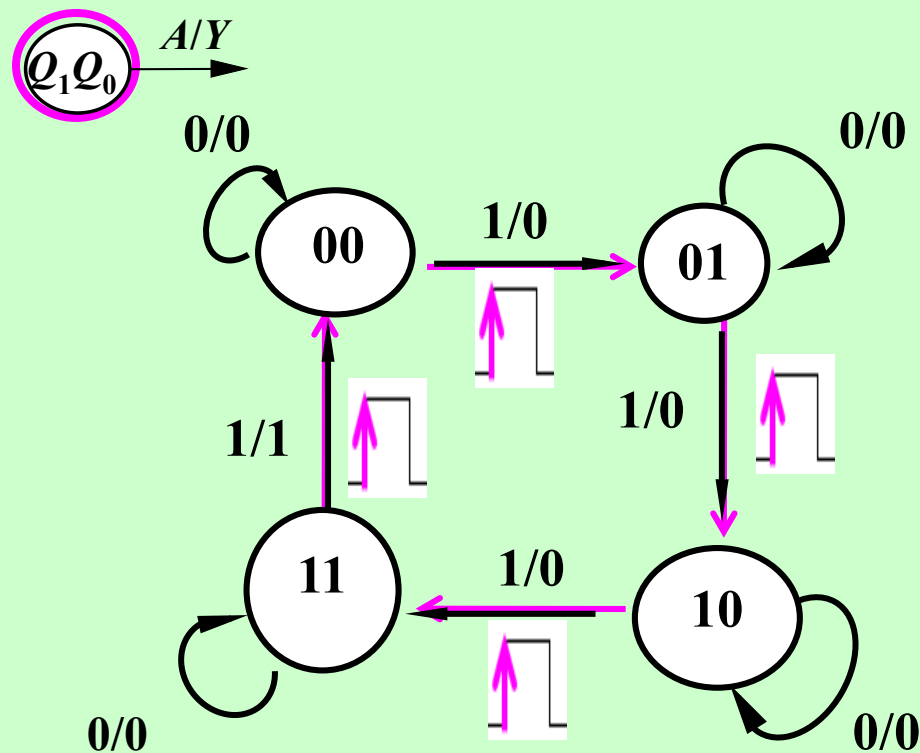
状态转换真值表

| $Q_1^n Q_0^n$ | $Q_1^{n+1} Q_0^{n+1} / Y$ | |
|---------------|---------------------------|-------|
| | $A=0$ | $A=1$ |
| 0 0 | | |
| 0 1 | | |
| 1 0 | | |
| 1 1 | | |

| Q_1^n | Q_0^n | A | Q_1^{n+1} | Q_0^{n+1} | Y |
|---------|---------|-----|-------------|-------------|-----|
| 0 | 0 | 0 | | | |
| 0 | 0 | 1 | | | |
| 0 | 1 | 0 | | | |
| 0 | 1 | 1 | | | |
| 1 | 0 | 0 | | | |
| 1 | 0 | 1 | | | |
| 1 | 1 | 0 | | | |
| 1 | 1 | 1 | | | |

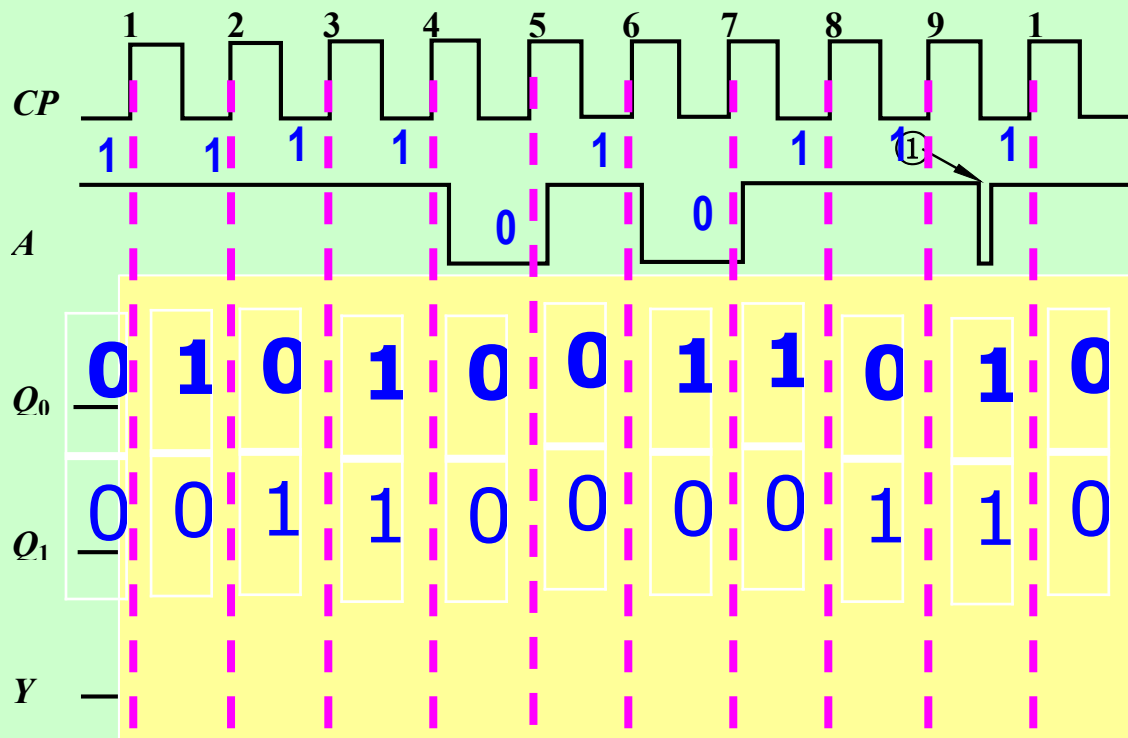
(4) 画出状态图,找出闭合回路

| $Q_1^n Q_0^n$ | $Q_1^{n+1} Q_0^{n+1} / Y$ | |
|---------------|---------------------------|-------|
| | $A=0$ | $A=1$ |
| 0 0 | | |
| 0 1 | | |
| 1 0 | | |
| 1 1 | | |



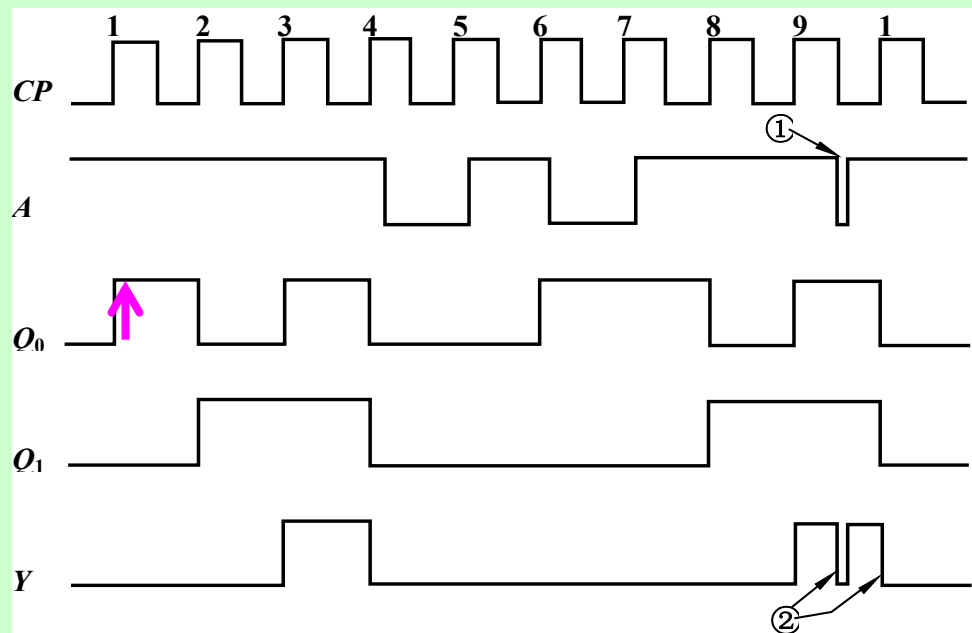
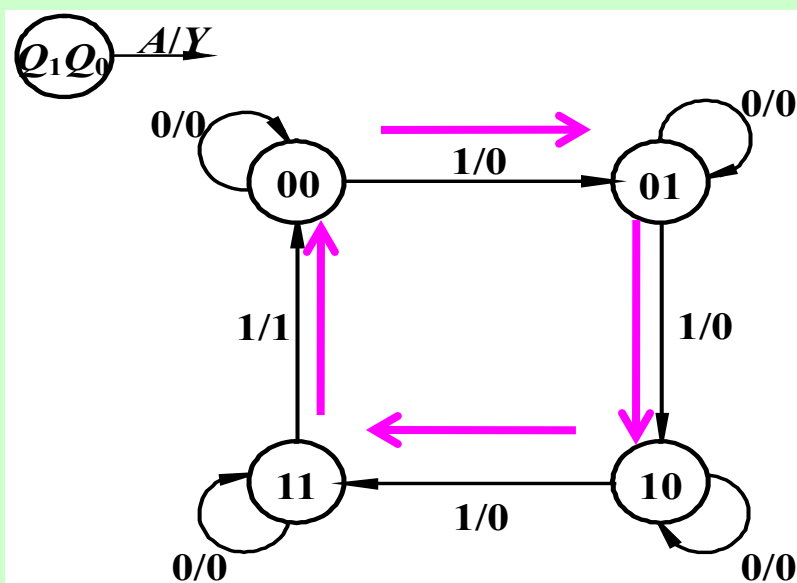
计算机学院

数字逻辑电路



(6) 逻辑功能分析

观察状态图和时序图可知，电路是一个由信号 A 控制的可控二进制计数器。当 $A=0$ 时停止计数，电路状态保持不变；当 $A=1$ 时，在 CP 上升沿到来后电路状态值加1，一旦计数到11状态， Y 输出1，且电路状态将在下一个 CP 上升沿回到00。输出信号 Y 的下降沿可用于触发进位操作，模4加一计数器。



例2 试分析如图所示时序电路的逻辑功能。

解： 1. 了解电路组成。

电路是由两个JK触发器组成的莫尔型同步时序电路。

2. 写出下列各逻辑方程式：

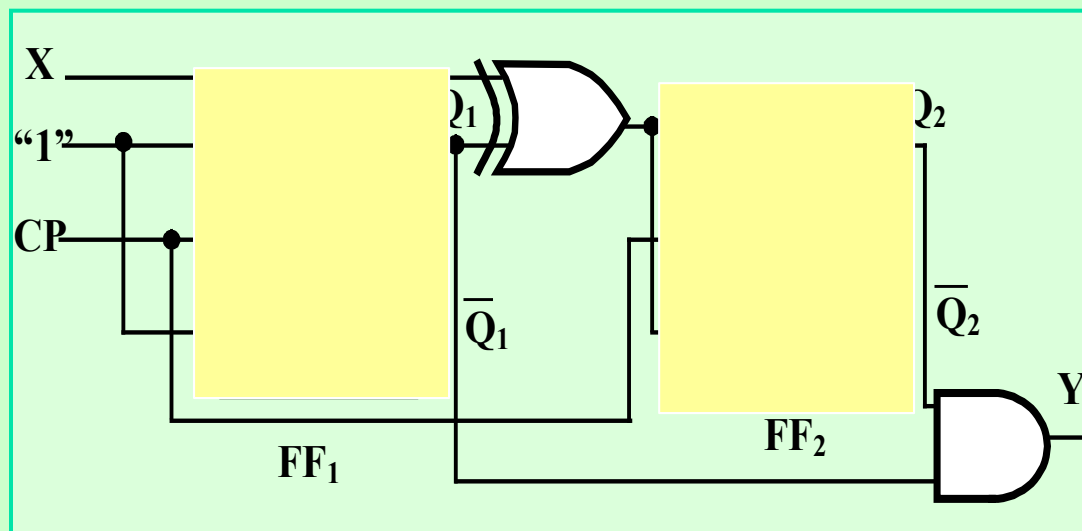
激励方程

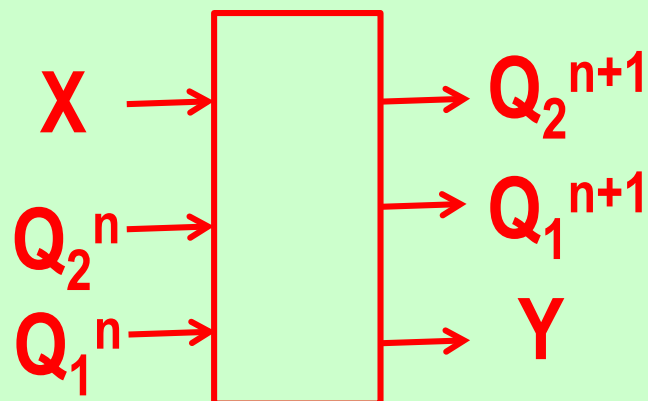
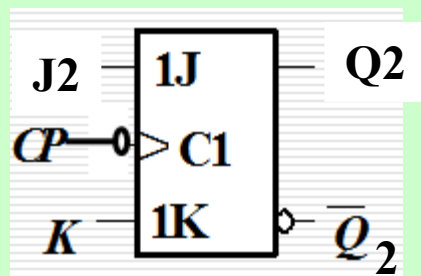
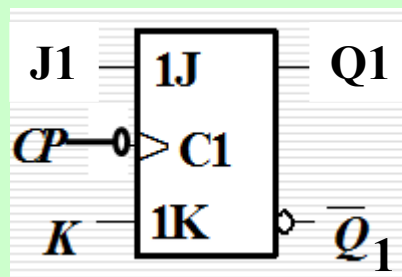
$$J_1 = K_1 = 1$$

$$J_2 = K_2 = X \oplus Q_1$$

输出方程

$$Y = Q_2 Q_1$$





状态转换真值表

| Q_2^n | Q_1^n | X | Q_2^{n+1} | Q_1^{n+1} | Y |
|---------|---------|-----|-------------|-------------|-----|
| 0 | 0 | 0 | | | |
| 0 | 0 | 1 | | | |
| 0 | 1 | 0 | | | |
| 0 | 1 | 1 | | | |
| 1 | 0 | 0 | | | |
| 1 | 0 | 1 | | | |
| 1 | 1 | 0 | | | |
| 1 | 1 | 1 | | | |

将激励方程代入JK触发器的特性方程得状态方程

FF₁ $J_1=K_1=1$



$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$



$$Q_1^{n+1} = 1 \cdot \bar{Q}_1^n + \bar{1} \cdot Q_1^n = \bar{Q}_1^n$$

FF₂ $J_2=K_2=X \oplus Q_1$



$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$



$$Q_2^{n+1} = X \oplus Q_1^n \cdot \bar{Q}_2^n + \overline{X \oplus Q_1^n} \cdot Q_2^n$$

整理得:

$$Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n$$

3.列出其状态转换表，画出状态转换图和波形图

$$Q_1^{n+1} = \overline{Q_1^n}$$

$$Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n$$

$$Y = Q_2 Q_1$$

状态转换表

| $Q_2^n Q_1^n$ | $Q_2^{n+1} Q_1^{n+1} / Y$ | |
|---------------|---------------------------|-------|
| | $X=0$ | $X=1$ |
| 0 0 | | |
| 0 1 | | |
| 1 0 | | |
| 1 1 | | |
| | | |

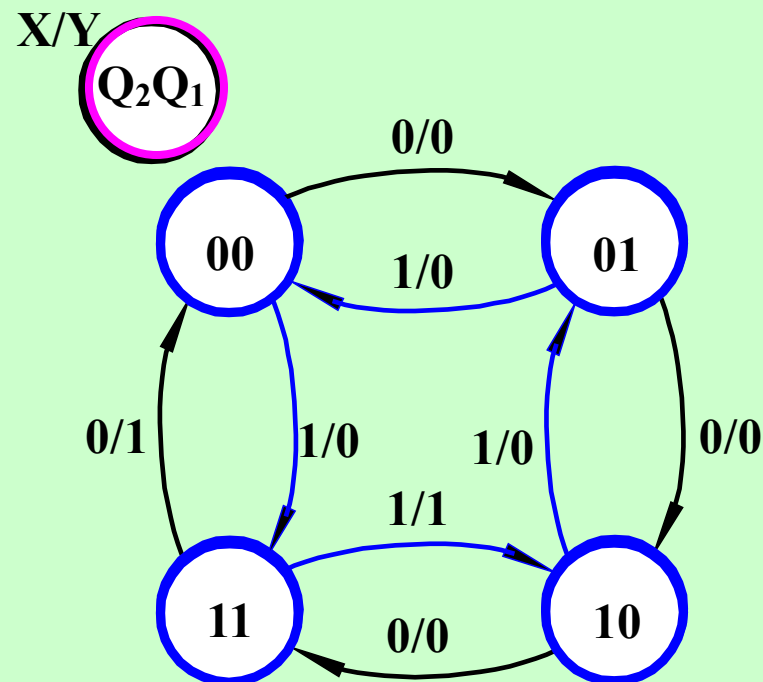
状态转换真值表

| Q_2^n | Q_1^n | X | Q_2^{n+1} | Q_1^{n+1} | Y |
|---------|---------|-----|-------------|-------------|-----|
| 0 | 0 | 0 | | | |
| 0 | 0 | 1 | | | |
| 0 | 1 | 0 | | | |
| 0 | 1 | 1 | | | |
| 1 | 0 | 0 | | | |
| 1 | 0 | 1 | | | |
| 1 | 1 | 0 | | | |
| 1 | 1 | 1 | | | |

画出状态图

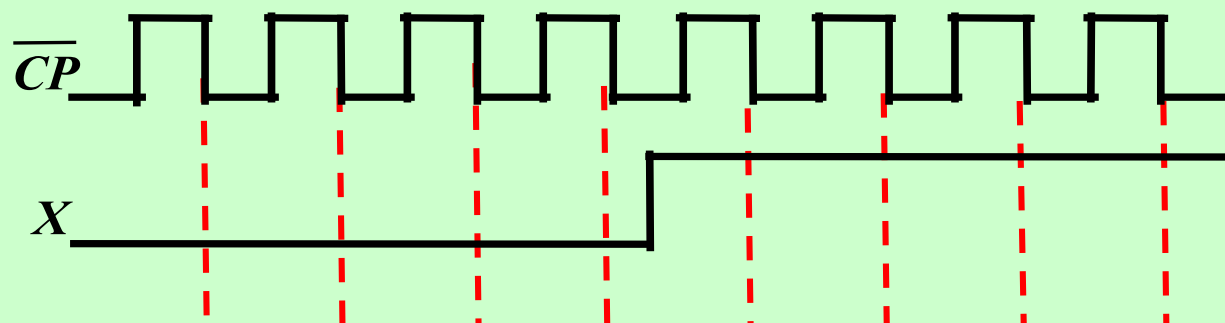
| $Q_2^n Q_1^n$ | $Q_2^{n+1} Q_1^{n+1} / Y$ | |
|---------------|---------------------------|---------|
| | X=0 | X=1 |
| 0 0 | 0 1 / 0 | 1 1 / 0 |
| 0 1 | 1 0 / 0 | 0 0 / 0 |
| 1 0 | 1 1 / 0 | 0 1 / 0 |
| 1 1 | 0 0 / 1 | 1 0 / 1 |

状态图



根据状态转换表，画出波形图。

| $Q_2^n Q_1^n$ | $Q_2^{n+1} Q_1^{n+1}$ | | Y |
|---------------|-----------------------|-------|-----|
| | $X=0$ | $X=1$ | |
| 00 | 01 | 11 | 0 |
| 01 | 10 | 00 | 0 |
| 10 | 11 | 01 | 0 |
| 11 | 00 | 10 | 1 |



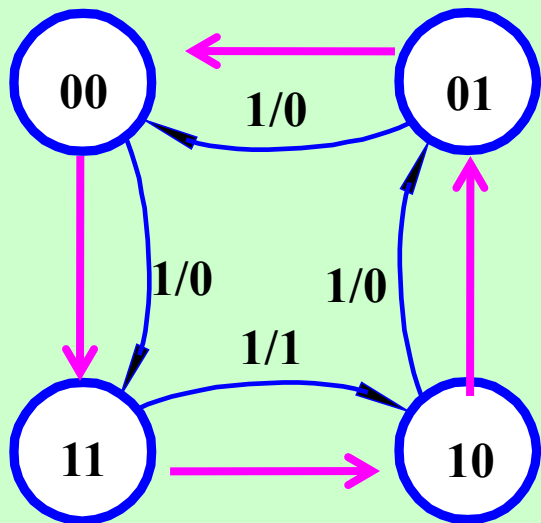
Q_1

Q_2

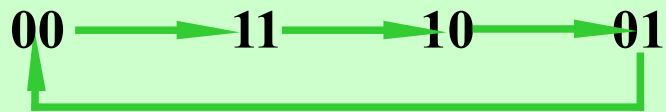
Y

状态转换图

•X=1时

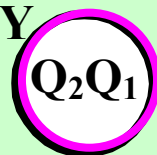


•X=1时

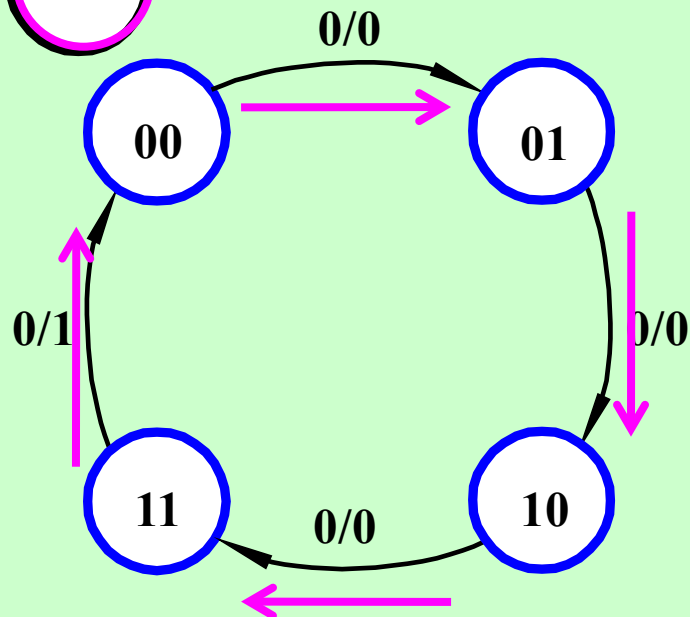


电路进行减1计数。

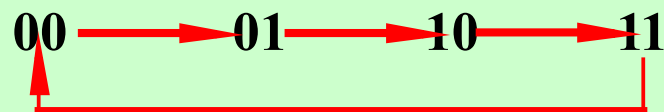
X/Y



•X=0时



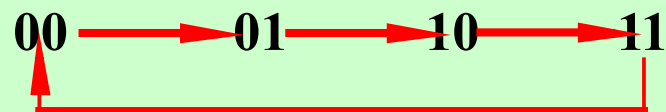
•X=0时



电路进行加1计数

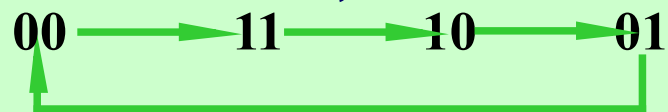
4. 确定电路的逻辑功能.

•X=0时



电路进行加1计数

•X=1时

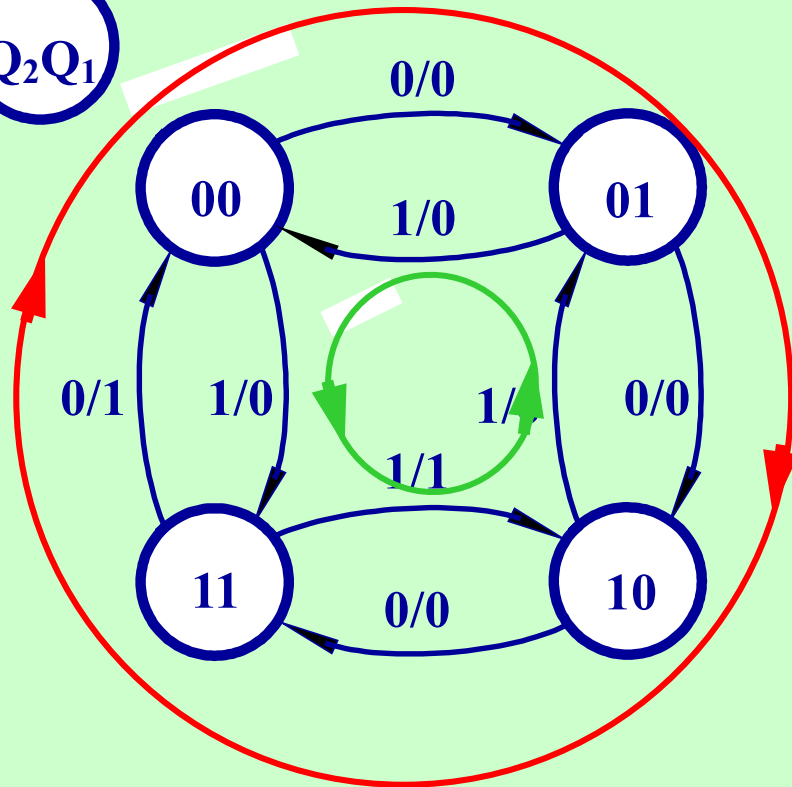
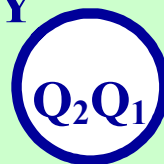


电路进行减1计数。

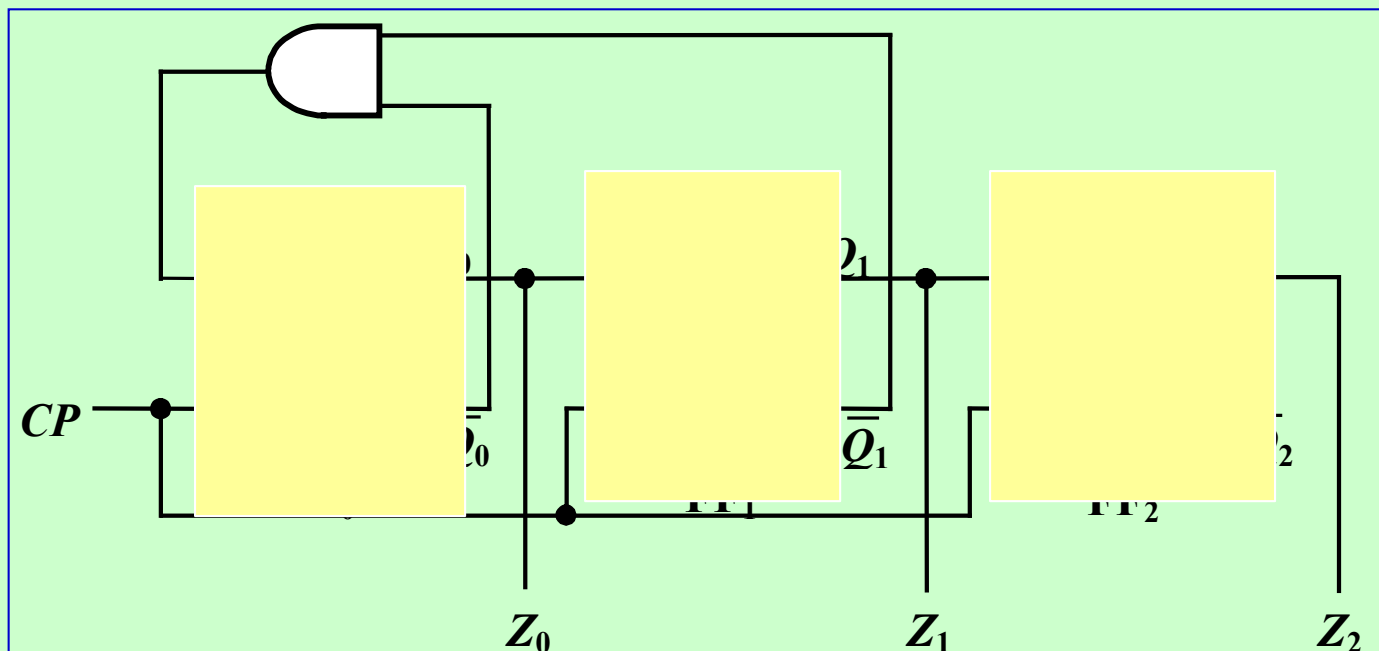
电路功能：模4可逆计数器

Y可理解为进位或借位端。

X/Y



例3 分析下图所示的同步时序电路。



1. 根据电路列出逻辑方程组:

输出方程组

$$Z_0 = Q_0$$

$$Z_1 = Q_1$$

$$Z_2 = Q_2$$

激励方程组

$$D_0 = \overline{Q_1}^n \overline{Q_0}^n$$

$$D_1 = Q_0^n$$

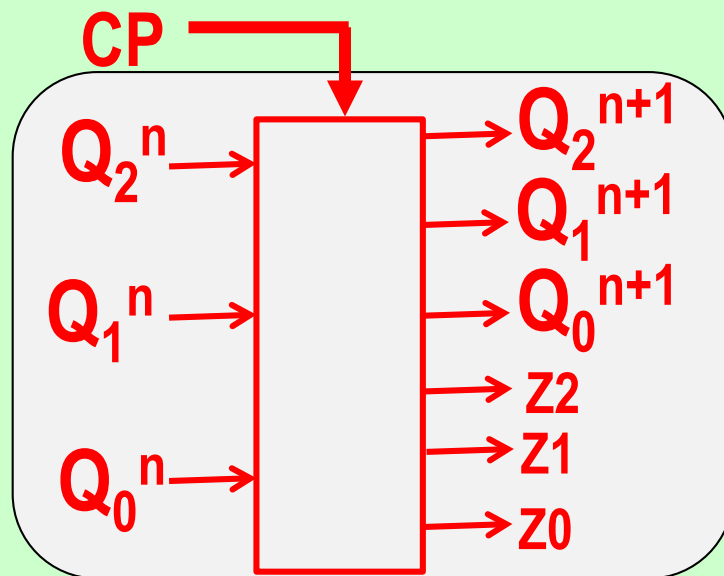
$$D_2 = Q_1^n$$

z0算输入还是输出?
由于Q0是输出,
所以Z0只能是输出!

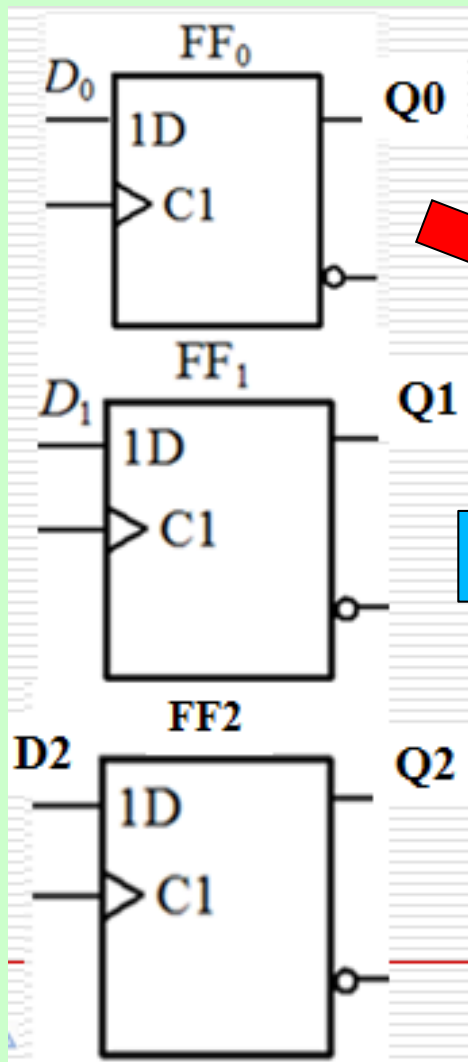
数字逻辑电路



此处下标为0



目标是状态转换表



状态转换真值表

| Q_2^n | Q_1^n | Q_0^n | Q_2^{n+1} | Q_1^{n+1} | Q_0^{n+1} | $Z_2Z_1Z_0$ |
|---------|---------|---------|-------------|-------------|-------------|-------------|
| 0 | 0 | 0 | | | | |
| 0 | 0 | 1 | | | | |
| 0 | 1 | 0 | | | | |
| 0 | 1 | 1 | | | | |
| 1 | 0 | 0 | | | | |
| 1 | 0 | 1 | | | | |
| 1 | 1 | 0 | | | | |
| 1 | 1 | 1 | | | | |

现态

次态和输出

将激励方程代入D 触发器的特性方程得状态方程

$$Q^{n+1} = D$$

状态表

得状态方程

$$Q_0^{n+1} = D_0 = \overline{Q_1}^n \overline{Q_0}^n$$

$$Q_1^{n+1} = D_1 = Q_0^n$$

$$Q_2^{n+1} = D_2 = Q_1^n$$

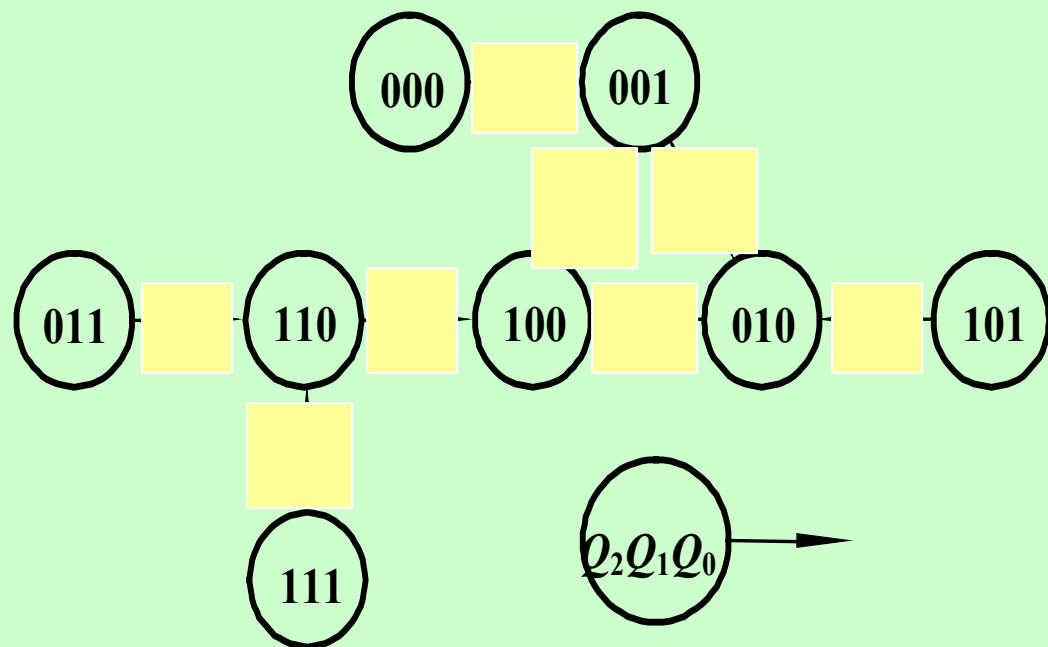
2.列出其状态表

| $Q_2^n Q_1^n Q_0^n$ | $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$ |
|---------------------|---------------------------------|
| 0 0 0 | |
| 0 0 1 | |
| 0 1 0 | |
| 0 1 1 | |
| 1 0 0 | |
| 1 0 1 | |
| 1 1 0 | |
| 1 1 1 | |

3. 画出状态图

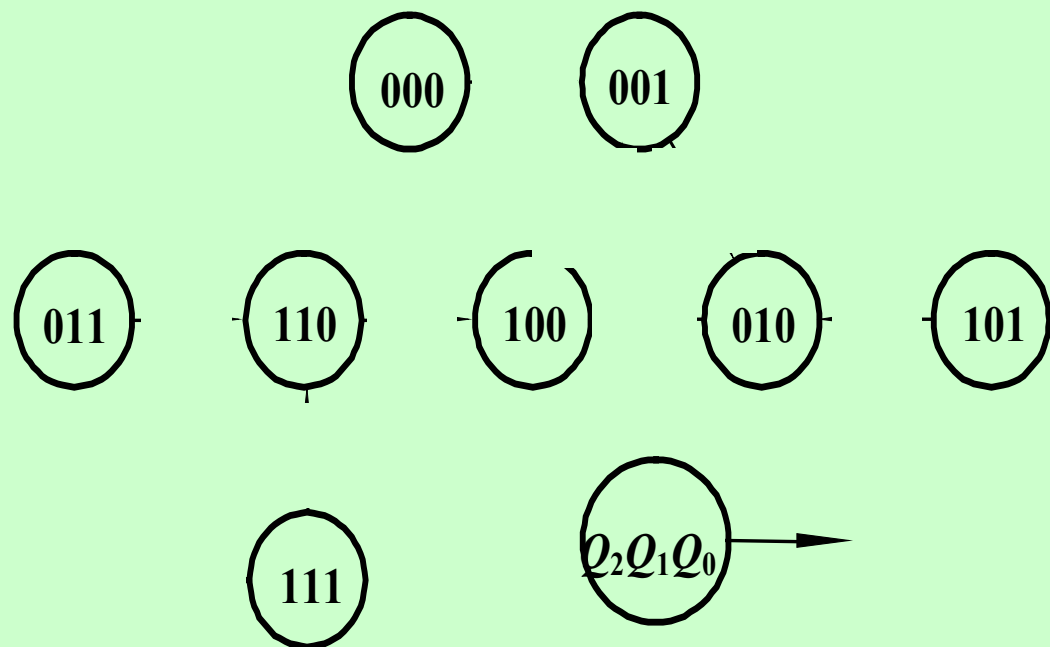
状态表

| $Q_2^n Q_1^{n1} Q_0^n$ | $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$ |
|------------------------|---------------------------------|
| 0 0 0 | 0 0 1 |
| 0 0 1 | 0 1 0 |
| 0 1 0 | 1 0 0 |
| 0 1 1 | 1 1 0 |
| 1 0 0 | 0 0 1 |
| 1 0 1 | 0 1 0 |
| 1 1 0 | 1 0 0 |
| 1 1 1 | 1 1 0 |



状态表

| $Q_2^n Q_1^{n1} Q_0^n$ | $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$ |
|------------------------|---------------------------------|
| 0 0 0 | 0 0 1 |
| 0 0 1 | 0 1 0 |
| 0 1 0 | 1 0 0 |
| 0 1 1 | 1 1 0 |
| 1 0 0 | 0 0 1 |
| 1 0 1 | 0 1 0 |
| 1 1 0 | 1 0 0 |
| 1 1 1 | 1 1 0 |

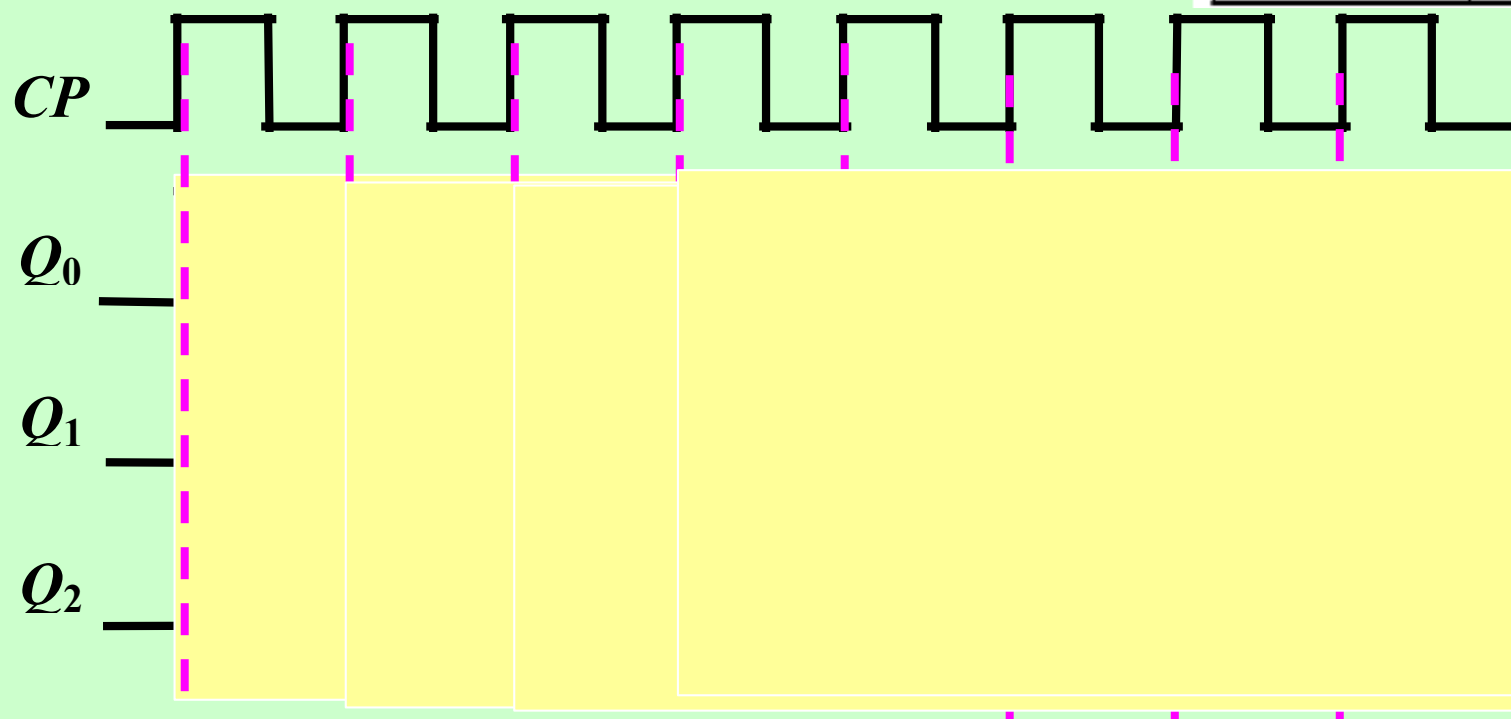


该电路具有自启动能力，就是从任何一个状态出发，经过若干个脉冲后，都能进入有效循环圈里去。就是具有自启动能力。

有效循环圈：如果该电路送入了1000个脉冲，你会发现至少有998个脉冲，电路状态是在闭合循环圈里运行，这个闭合循环圈就是有效循环圈。

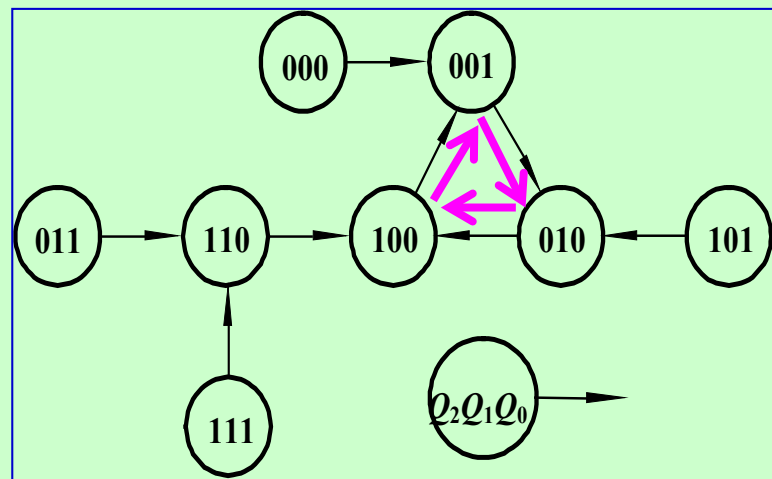
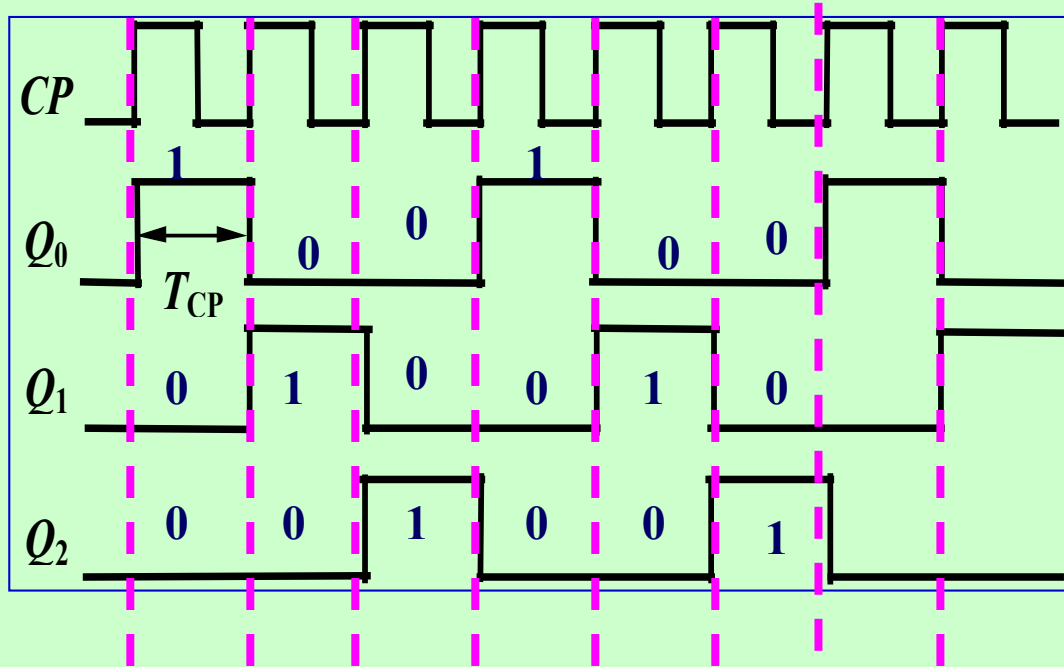
4. 画出时序图

| $Q_2^n Q_1^{n+1} Q_0^n$ | $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$ |
|-------------------------|---------------------------------|
| 0 0 0 | 0 0 1 |
| 0 0 1 | 0 1 0 |
| 0 1 0 | 1 0 0 |
| 0 1 1 | 1 1 0 |
| 1 0 0 | 0 0 1 |
| 1 0 1 | 0 1 0 |
| 1 1 0 | 1 0 0 |
| 1 1 1 | 1 1 0 |



5、逻辑功能分析（找闭合回路）

由状态图可见，电路的有效状态是三位循环码。
从时序图可看出，电路正常工作时，各触发器的 Q 端轮流出现一个宽度为一个 CP 周期脉冲信号，循环周期为 $3T_{CP}$ 。电路的功能为脉冲分配器或节拍脉冲产生器。



6.5 若干典型的时序逻辑集成电路

6.5.1 寄存器和移位寄存器

6.5.2 计数器

6.5 若干典型的时序逻辑集成电路

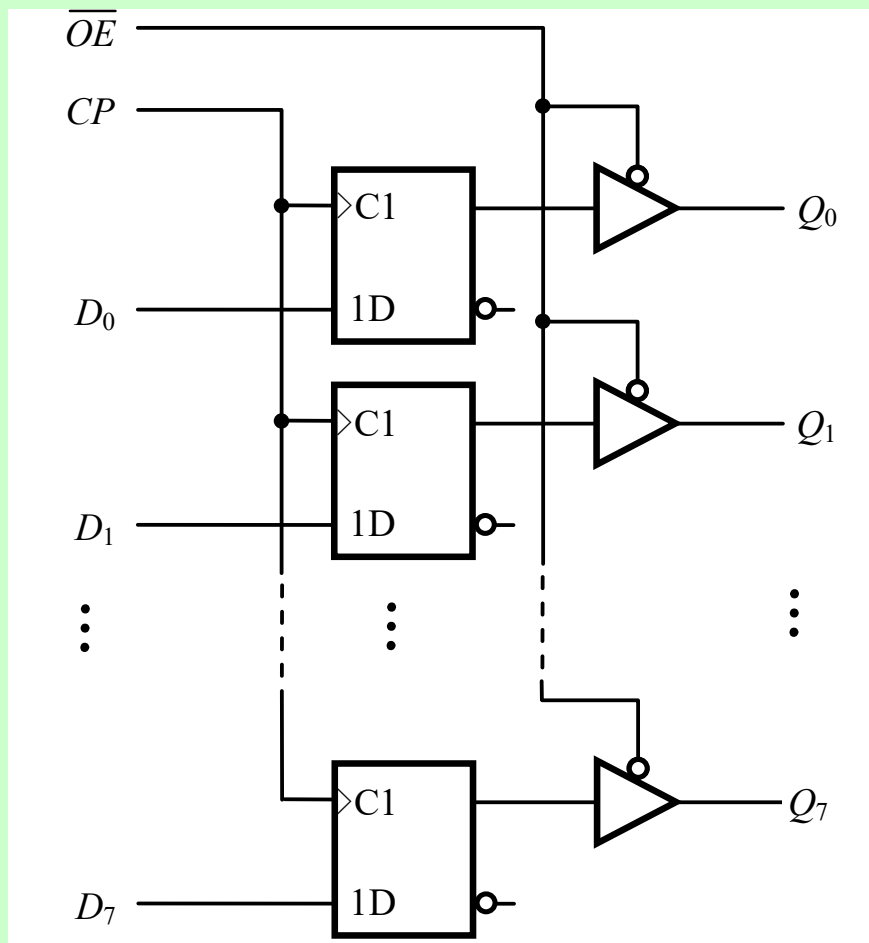
6.5.1 寄存器和移位寄存器

1、 寄存器

寄存器:是数字系统中用来**存储代码或数据**的逻辑部件。它的主要组成部分是**触发器**。

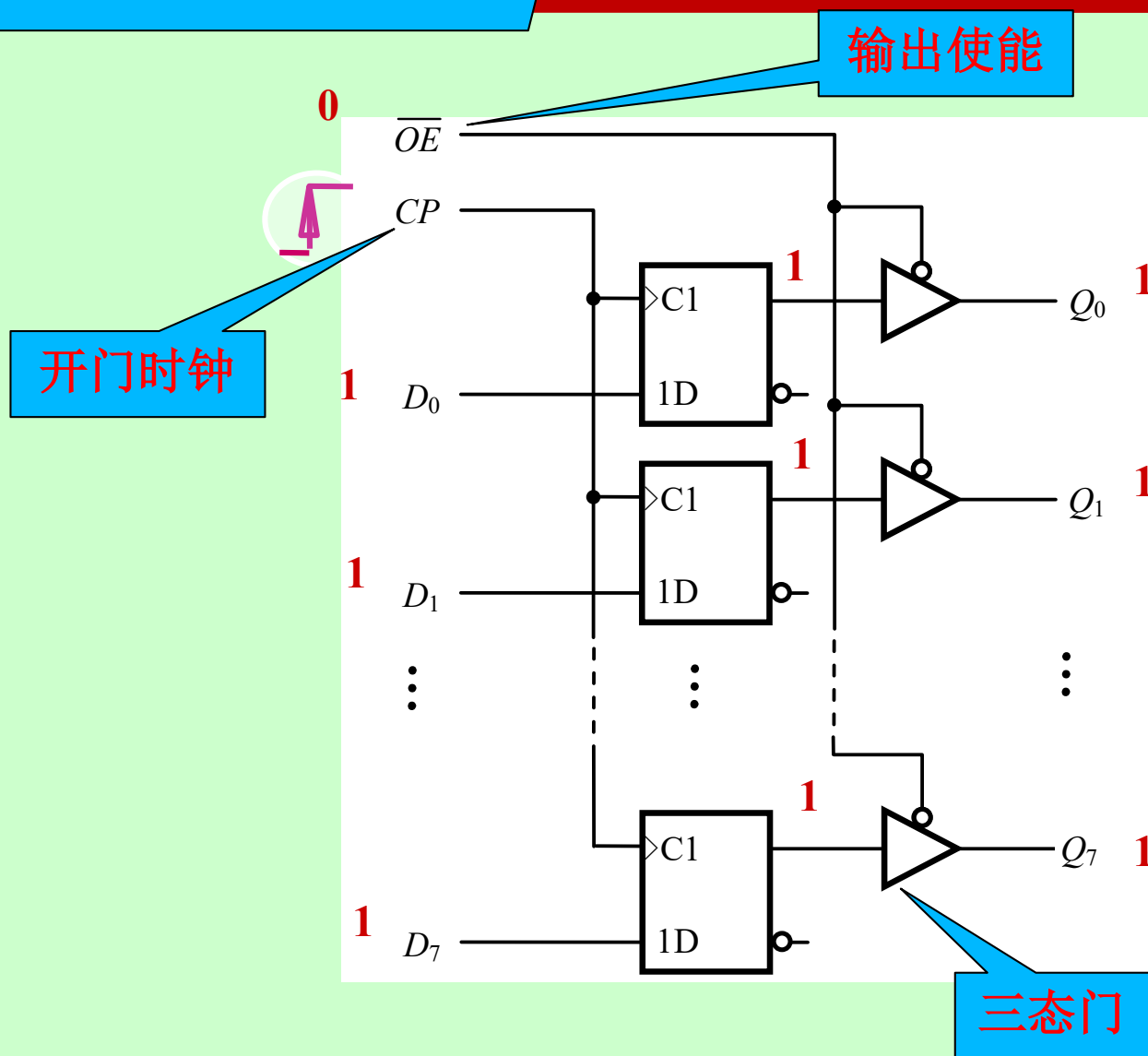
一个**触发器**能存储**1位二进制代码**，存储 n 位二进制代码的寄存器需要用 n 个触发器组成。**寄存器**实际上是若干**触发器**的集合。

8位CMOS寄存器74HC374



脉冲边沿敏感的寄存器

8位CMOS寄存器74HC/HCT374



8位CMOS寄存器74LV374

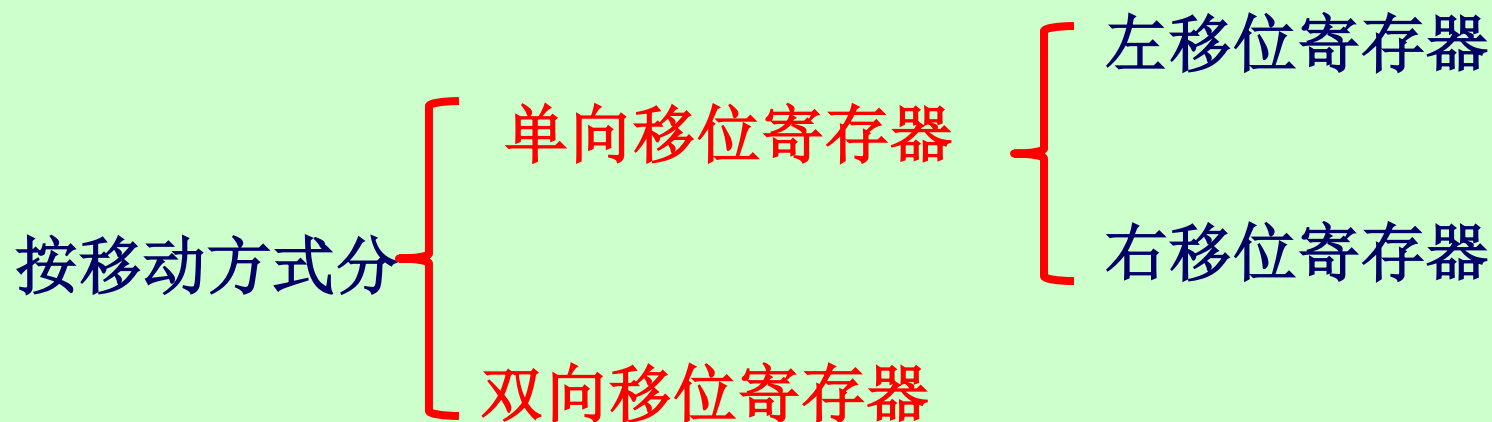
| 工作模式 | 输 入 | | | 内部触发器 Q_N^{n+1} | 输出 |
|-----------|-----------------|------|-------|----------------------|----------------|
| | \overline{OE} | CP | D_N | | $Q_0 \sim Q_7$ |
| 存入和读出数据 | L | ↑ | L | L | 对应内部触发器的状态 |
| | L | ↑ | H | H | |
| 存入数据，禁止输出 | H | ↑ | L | L | 高阻 |
| | H | ↑ | H | H | 高阻 |

2、 移位寄存器

- 移位寄存器的逻辑功能

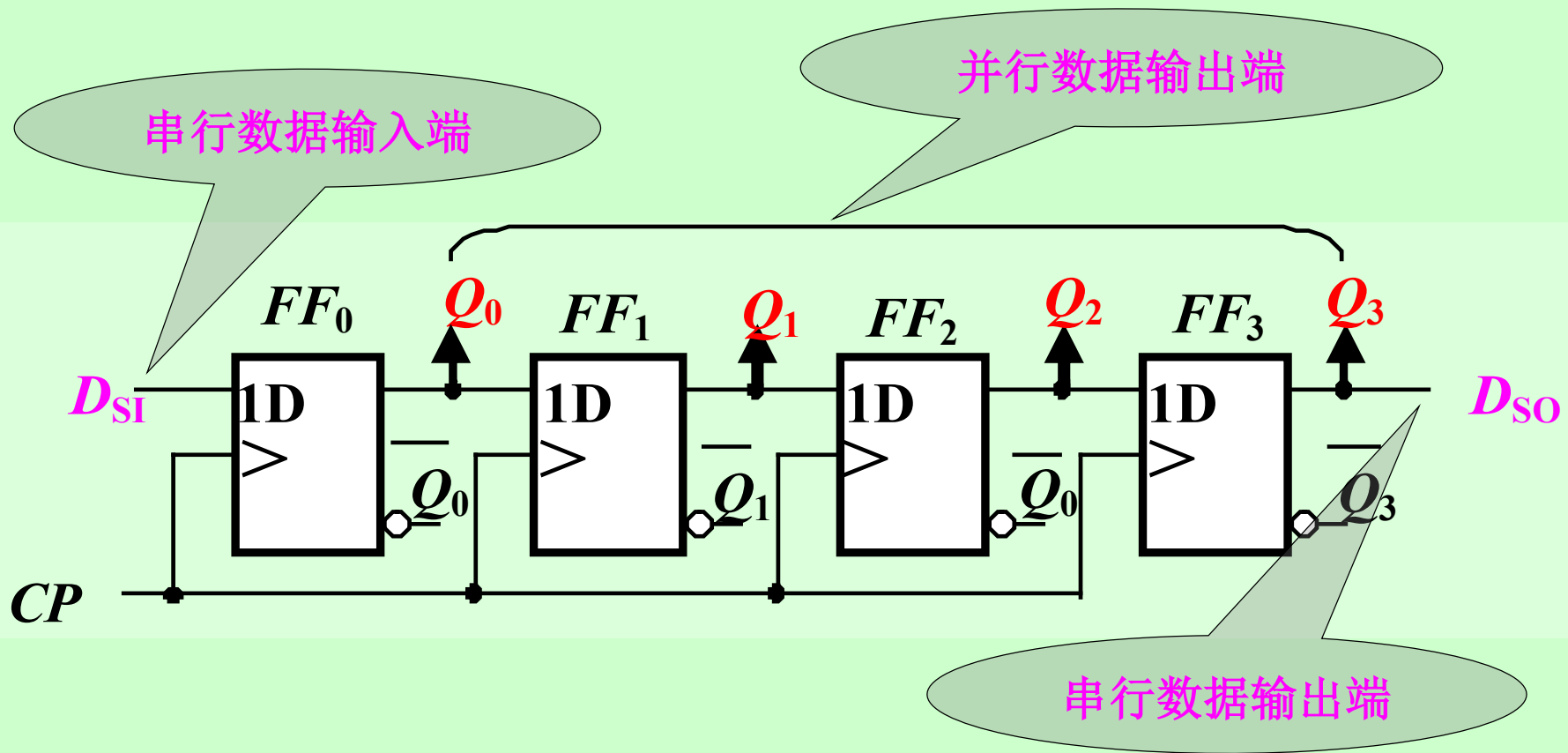
移位寄存器是既能寄存数码，又能在时钟脉冲的作用下使数码向高位或向低位移动的逻辑功能部件。

- 移位寄存器的逻辑功能分类



(1) 基本移位寄存器

(a) 电路



(b). 工作原理

写出激励方程:

$$D_0 = D_{SI} \quad D_1 = Q_0^n \quad D_2 = Q_1^n \quad D_3 = Q_2^n$$

写出状态方程:

$$Q_0^{n+1} = D_{SI}$$

$$Q_1^{n+1} = D_1 = Q_0^n$$

$$Q_2^{n+1} = D_2 = Q_1^n$$

$$Q_3^{n+1} = D_3 = Q_2^n$$

y_3

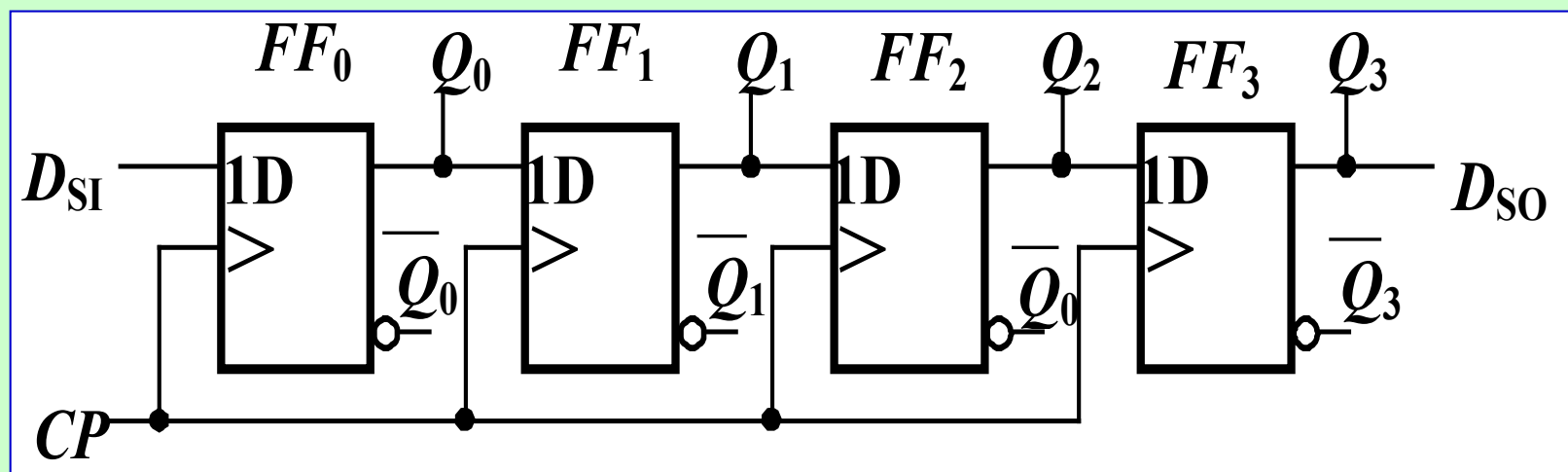
$y_2 y_0$

$y_2 y_3 y_1$

$y_3 y_2$

y_3

$y_0 y_1 y_2 y_3$



$$Q_0^{n+1} = D_{SI}$$

$$Q_1^{n+1} = Q_0^n$$

$$Q_2^{n+1} = Q_1^n$$

$$Q_3^{n+1} = Q_2^n$$

1CP 后

1

2CP 后

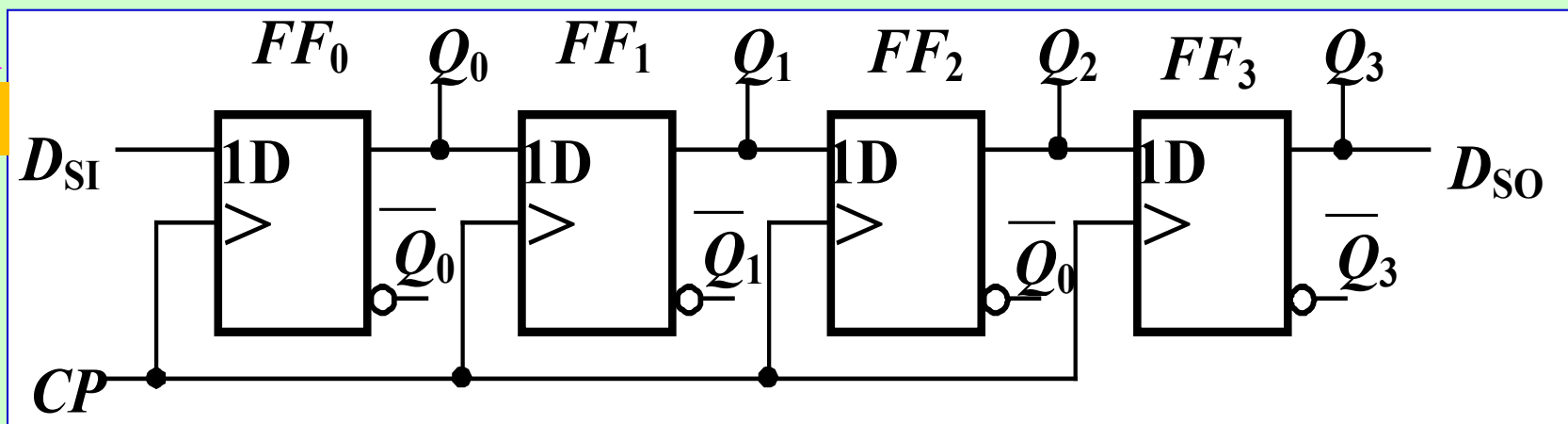
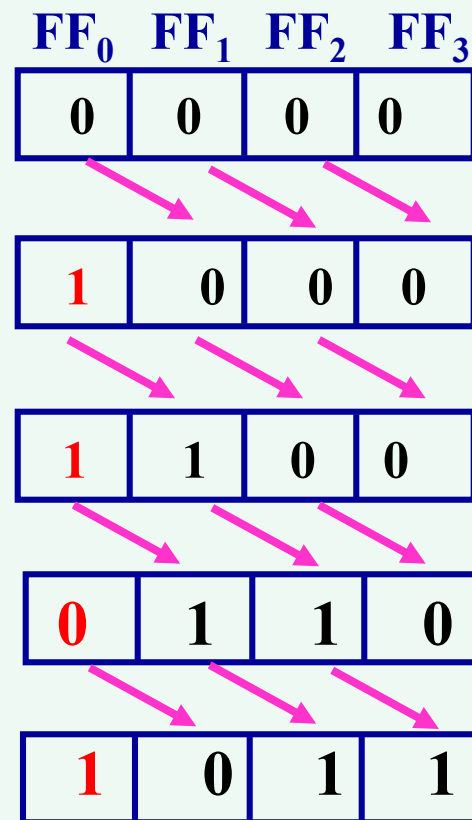
1

3CP 后

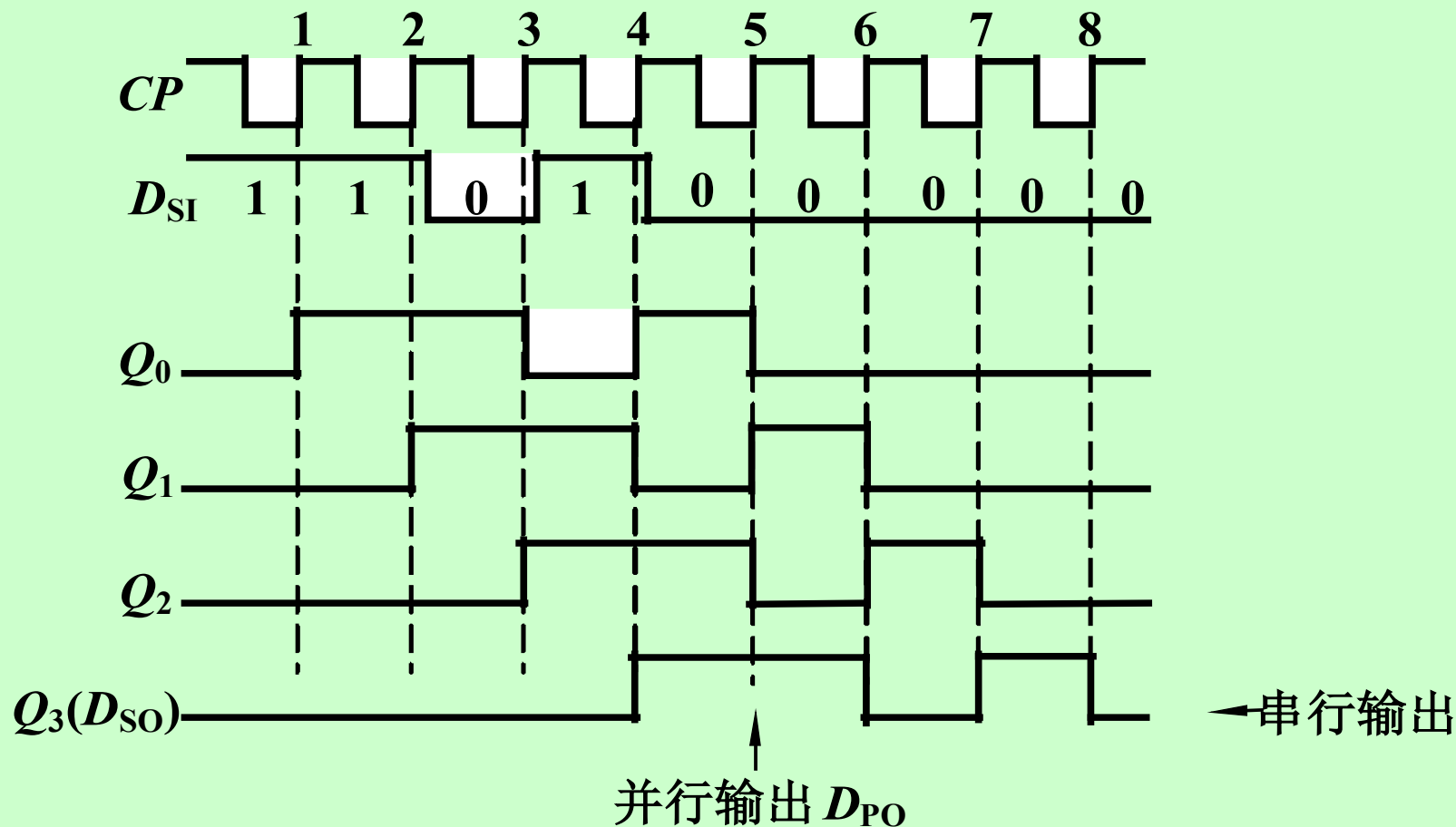
0

4CP 后

1



$D_{SI} = 11010000$, 从高位开始输入



经过7个CP脉冲作用后，从 D_{SI} 端串行输入的数码就可以从 D_{SO} 端串行输出。
串入→串出

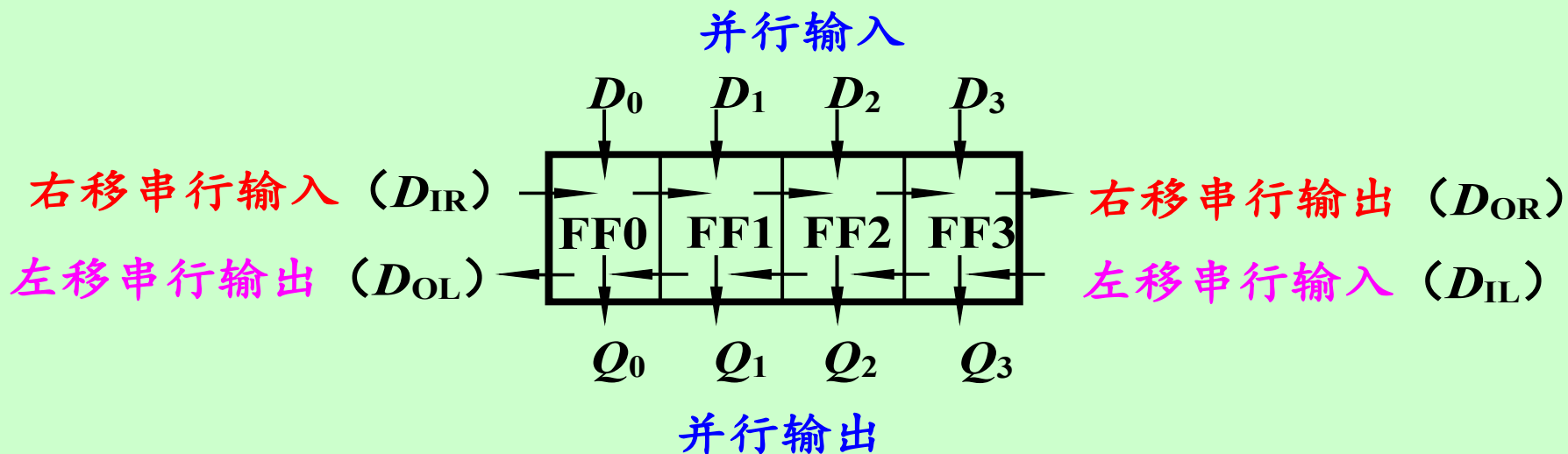
(2) 多功能双向移位寄存器

(a) 工作原理

高位移向低位----左移

低位移向高位----右移

多功能移位寄存器工作模式简图



(2) 多功能双向移位寄存器

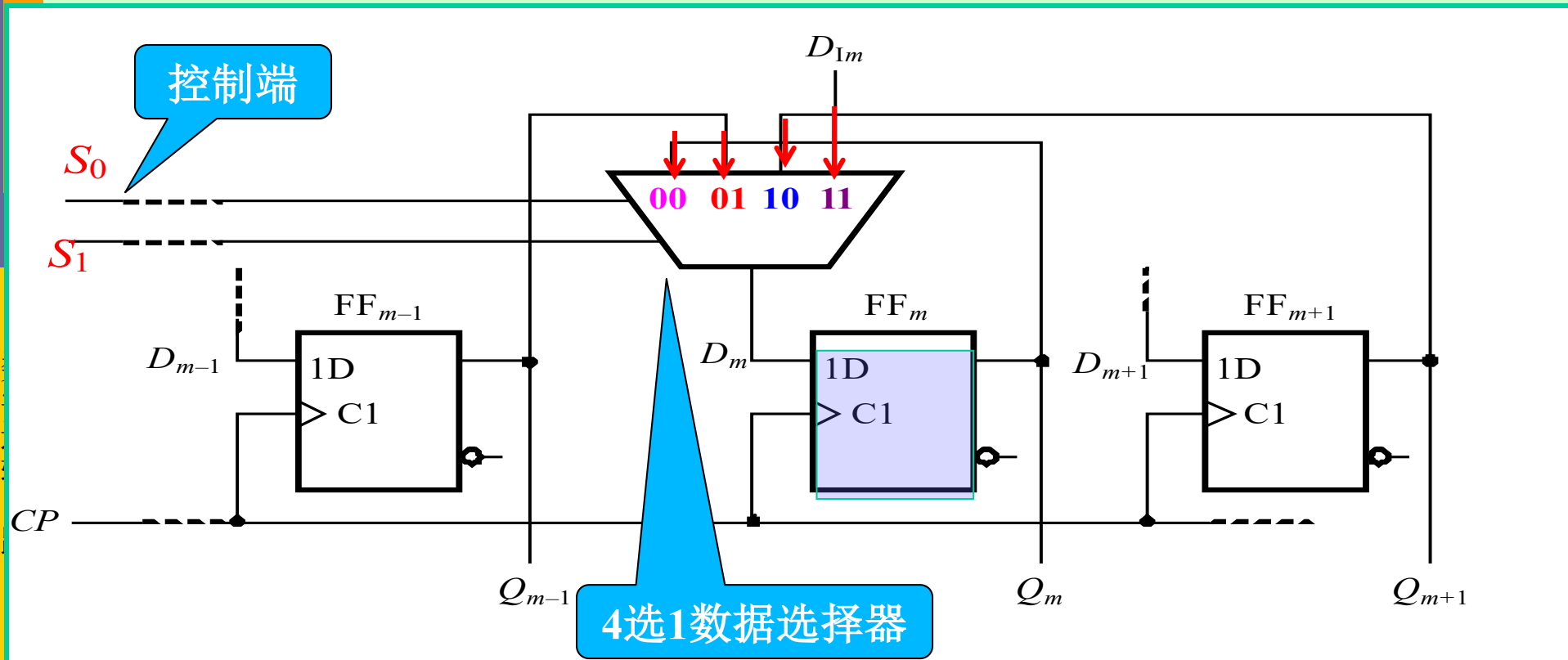
实现多种功能双向移位寄存器的一种方案(仅以FF_m为例)

$S_1S_0=00$ $Q_m^{n+1} = Q_m^n$ 保持不变

$S_1S_0=10$ $Q_m^{n+1} = Q_{m+1}^n$ 高位移向低位

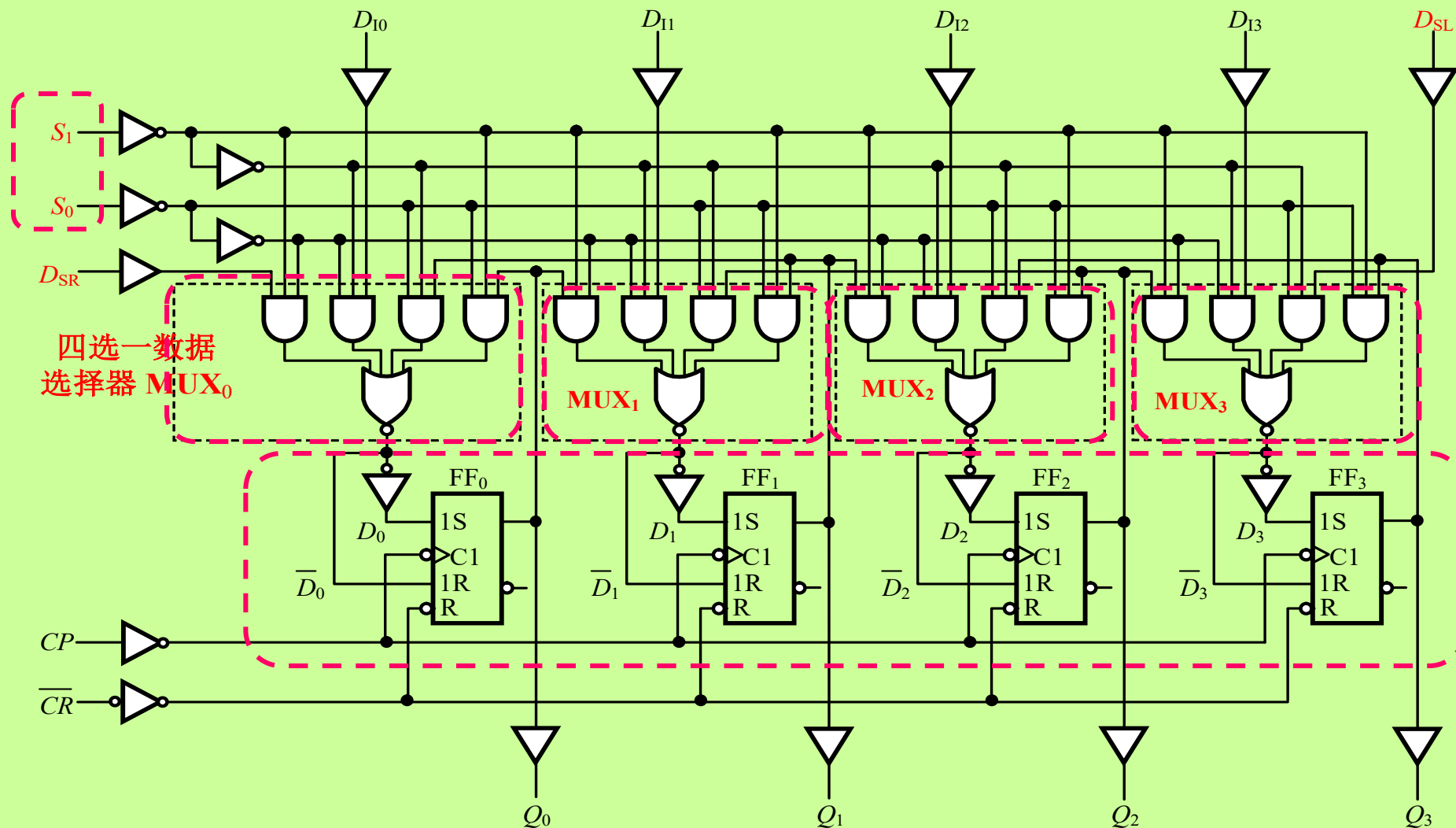
$S_1S_0=01$ $Q_m^{n+1} = Q_{m-1}^n$ 低位移向高位

$S_1S_0=11$ $Q_m^{n+1} = D_m$ 并入



(b) 典型集成电路

CMOS 4位双向移位寄存器74HC/HCT194



74HCT194 的功能表

| 输 入 | | | | | | | 输 出 | | | | 行 | | | |
|-----------------|-------|-------|-----------------|-----------------|-------------|--------|--------|--------|--------|---|---------|---------|---------|---|
| 清 零 | 控制信 号 | | 串行输入 | | 时 钟 CP | 并行输入 | | | | Q_0^{n+1} Q_1^{n+1} Q_2^{n+1} Q_3^{n+1} | | | | |
| \overline{CR} | S_1 | S_0 | 右 移 D_{SR} | 左 移 D_{SL} | | DI_0 | DI_1 | DI_2 | DI_3 | | | | | |
| L | × | × | × | × | × | × | × | × | × | L | L | L | L | 1 |
| H | L | L | × | × | × | × | × | × | × | Q_0^n | Q_1^n | Q_2^n | Q_3^n | 2 |
| H | L | H | L | × | ↑ | × | × | × | × | L | Q_0^n | Q_1^n | Q_2^n | 3 |
| H | L | H | H | × | ↑ | × | × | × | × | H | Q_0^n | Q_1^n | Q_2^n | 4 |
| H | H | L | × | L | ↑ | × | × | × | × | Q_1^n | Q_2^n | Q_3^n | L | 5 |
| H | H | L | × | H | ↑ | × | × | × | × | Q_1^n | Q_2^n | Q_3^n | H | 6 |
| H | H | H | × | × | ↑ | DI_0 | DI_1 | DI_2 | DI_3 | D_0 | D_1 | D_2 | D_3 | 7 |

6.5.2 计 数 器

概 述

(1) 计数器的逻辑功能

计数器的基本功能是对输入时钟脉冲进行计数。它也可用于分频、定时、产生节拍脉冲和脉冲序列及进行数字运算等等。

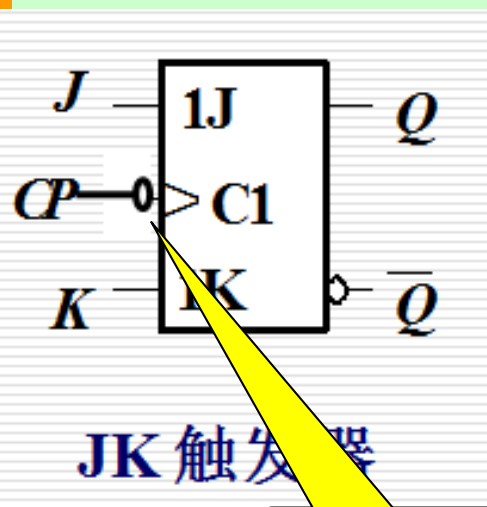
(2) 计数器的分类

- 按脉冲输入方式，分为同步和异步计数器
- 按进位体制，分为二进制、十进制和任意进制计数器
- 按逻辑功能，分为加法、减法和可逆计数器

6.5.2 计数器

对输入时钟脉冲个数进行计数的器件称为计数器。它也可用于分频、定时、产生节拍脉冲和脉冲序列及进行数字运算等等。

下降沿触发的 JK 触发器



下降沿触发

在 CP 脉冲的下降沿到来瞬间使触发器的状态 (Q 的值) 才发生变化:

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

$$J=K=1$$

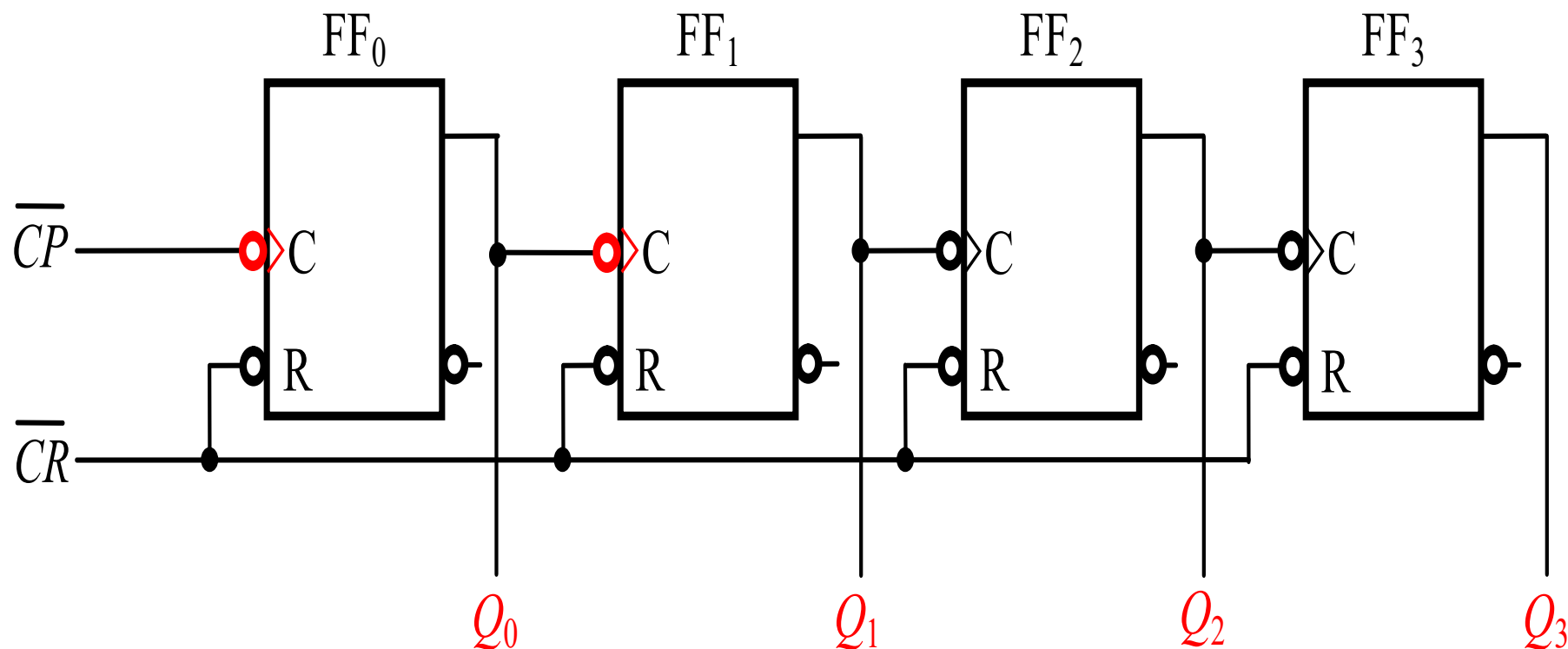
$$Q^{n+1} = \overline{Q}^n$$

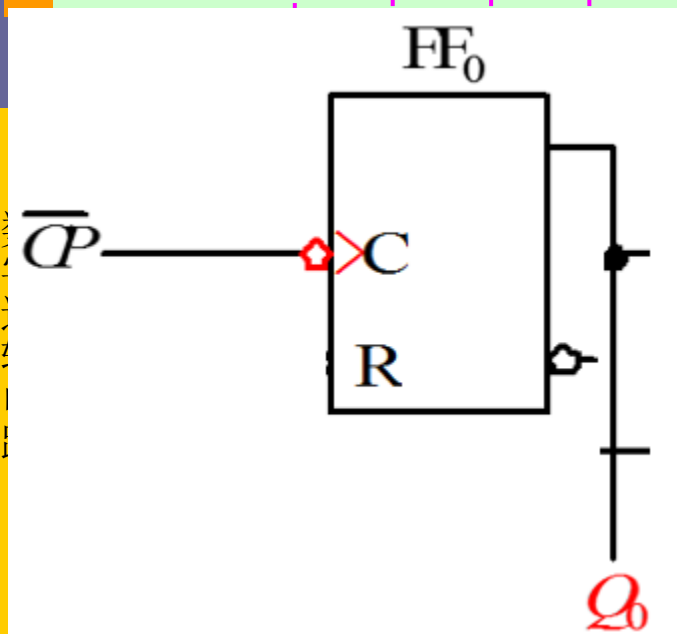
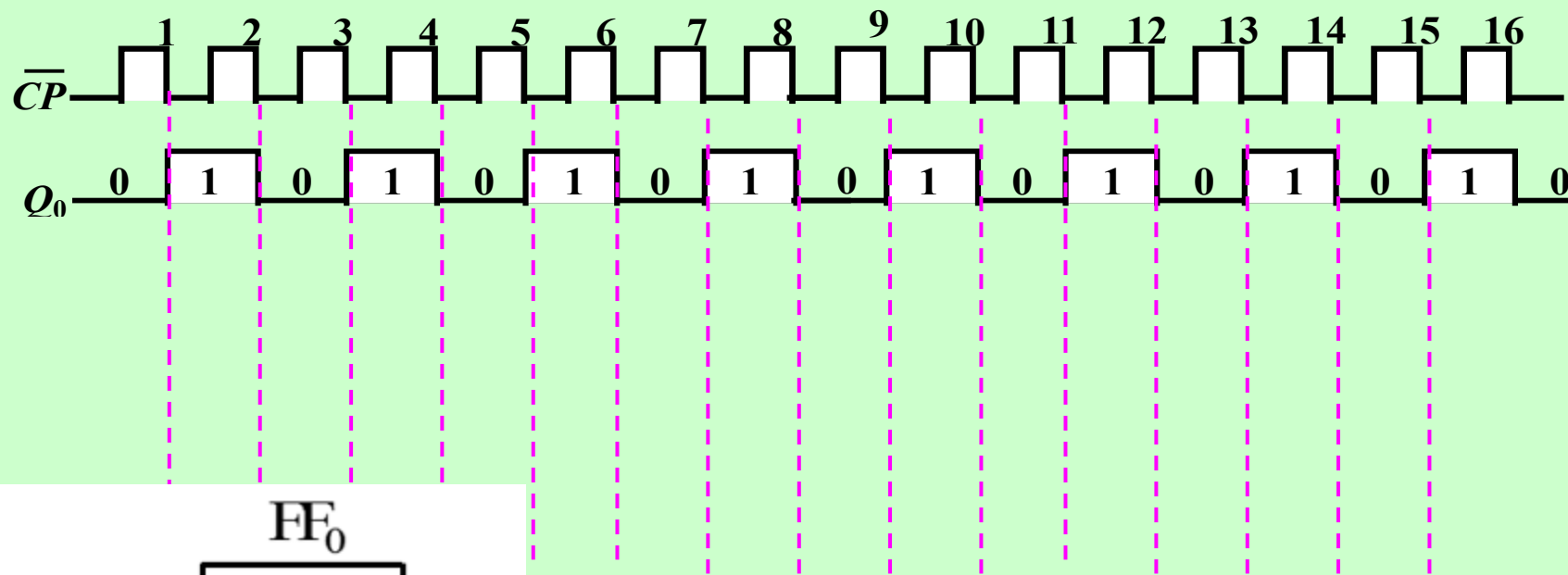
1、 二进制计数器

(1) 异步二进制计数器---由JK触发器构成4位异步二进制加法计数器

此图中JK引脚没有连接，等效于J=K=1。 $Q^{n+1} = \overline{Q^n}$

在时钟下降沿处发生状态翻转。按照 $Q^{n+1} = \overline{Q^n}$ 进行状态翻转





$$J=K=1$$

$$Q^{n+1} = \overline{Q}^n$$

1、 二进制计数器

(1) 异步二进制计数器---4位异步二进制加法计数器

工作原理

