

UNIVERSITATEA POLITEHNICA TIMIȘOARA, FACULTATEA DE  
AUTOMATICĂ ȘI CALCULATOARE

# Microsistem cu microprocesorul Intel 8086

Proiectarea Microsistemelor Digitale, 2023

Turcuș Adrian  
CTI RO,AN III, Sgr. 6.2

# Tema Proiectului

Microsistem cu următoarea structură:

- unitate centrală cu microprocesorul 8086;
- 128 Ko memorie EPROM, utilizând circuite 27C512;
- 64 Ko memorie SRAM, utilizând circuite 62256;
- interfață serială, cu circuitul 8251, plasată în zona 0650H – 0652H sau 0E50H – 0E52H, în funcție de poziția microcomutatorului S1;
- interfață paralelă, cu circuitul 8255, plasată în zona 0260H – 0266H sau 0360H – 0366H, în funcție de poziția microcomutatorului S2;
- o mini tastatură cu 9contacte;
- 24 LED-uri;
- un modul de afișare cu 7 segmente, cu 6 ranguri (se pot afișa maxim 6 caractere hexa simultan).
- un modul LCD, cu 2 linii a câte 16 caractere fiecare, cu o interfață la alegere

De asemenea, avem și o parte de software compusă din subrutinele de testare a componentelor:

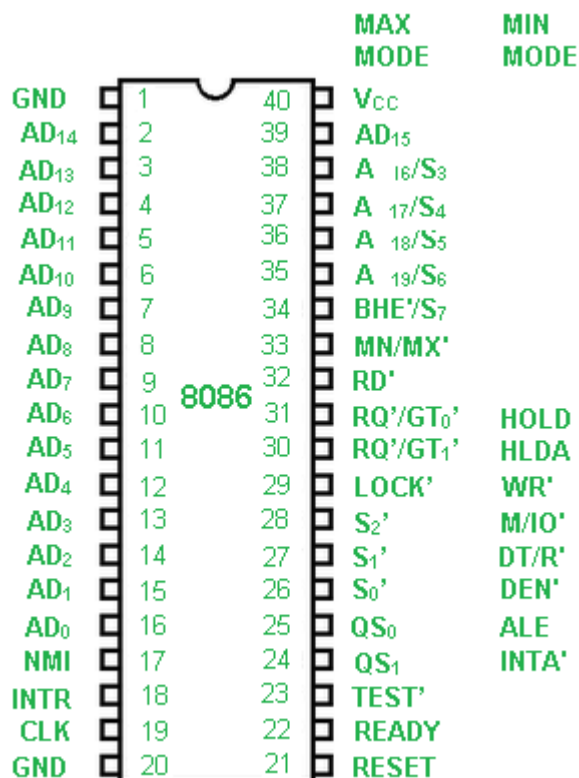
- rutinele de programare ale circuitelor 8251 și 8255;
- rutinele de emisie/ recepție caracter pe interfața serială;
- rutina de emisie caracter pe interfață paralelă;
- rutina de scanare a minitastaturii;
- rutina de aprindere/ stingere a unui led;
- rutina de afișare a unui caracter hexa pe un rang cu segmente.

# Descrierea Părții Hardware

## Procesorul Intel 8086

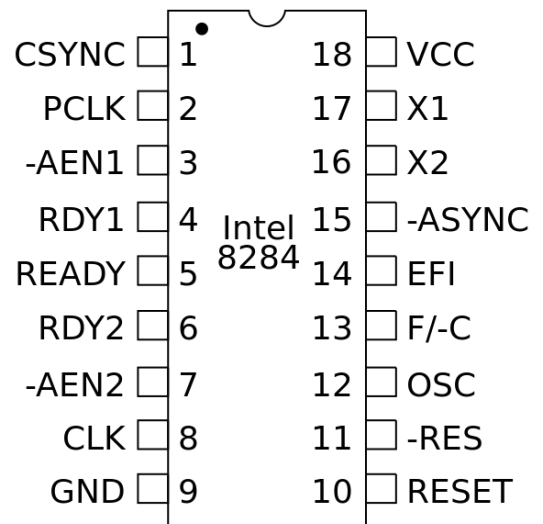
Funcțiile pinilor procesorului:

- AD0-AD15 – Magistrală multiplexată de adrese/date
- A16 – A19 – Rangurile 16-19 din magistrala de adrese
- /BHE – Bus High Enable – ieșire care indică dacă are sau nu loc un transfer pe jumătatea superioară a magistralei de date
- RESET – (System reset) intrare pentru inițializarea microprocesorului
- CLK – (System clock) intrare de tact cu frecvența uzuală de 5 MHz și factor de umplere de 1/3
- READY – (Wait State Control) intrare cu sincronizarea cu circuite de memorie și porturile mai lente
- ALE – (Address Latch Enable) ieșire care se activează atunci când pe magistrala multiplexată de adrese/date sunt active adresele; se pot folosi pentru demultiplexarea magistralei prin încărcarea adreselor în registre
- /RD – (Read Control) ieșire cu trei stări, activă atunci când microprocesorul execută un ciclu de citire sau de intrare
- /WR – (Write Control) ieșire cu trei stări, activă atunci când microprocesorul execută un ciclu de scriere sau ieșire
- M/ /IO – (Memory / Input-Output Control) dacă are valoarea 1 înseamnă că se execută un ciclu de acces memorie, iar dacă are valoarea 0 înseamnă că se execută un ciclu de transfer cu porturile de intrare/ieșire
- DT/ /R – (Data Transfer/Receive) ieșire cu trei stări care indică sensul transferului pe magistrala de date: 1 indică transmisie de date, 0 recepție
- /DEN – (Data Enable) ieșire cu trei stări care validează transferul de date pe magistrală
- MN/ /MX – indică modul de lucru al procesorului: 1 logic înseamnă mod minim, iar 0 logic semnifică modul maxim;



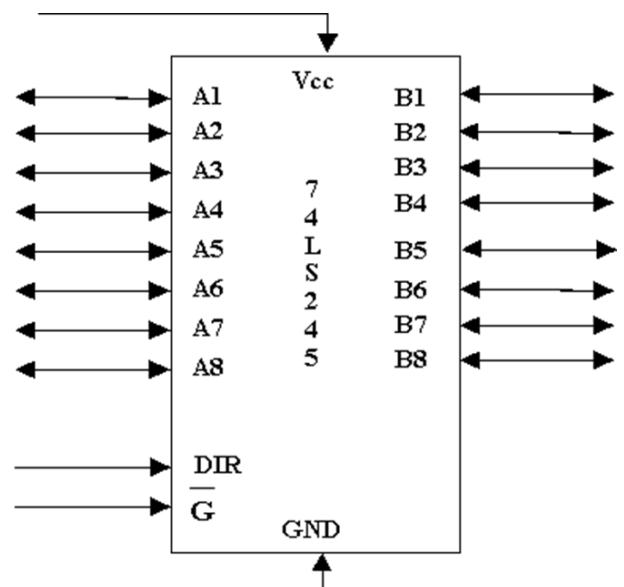
## Generatorul de tact 8284

- Intel 8284 este un generator de semnal de tact (clock) proiectat pentru a furniza semnale de sincronizare și de resetare în sistemele bazate pe procesoare Intel 8080 și alte microprocesoare ale vremii.
- X1/X2 – (Crystal In) pini pentru legarea cristalului de quartz
- CLK – (Processor Clock) semnal de tact care e 1/3 din cel generat de cristalul de quartz
- PCLK – (Peripheral Clock) semnal de tact care e 1/2 din cel de clock



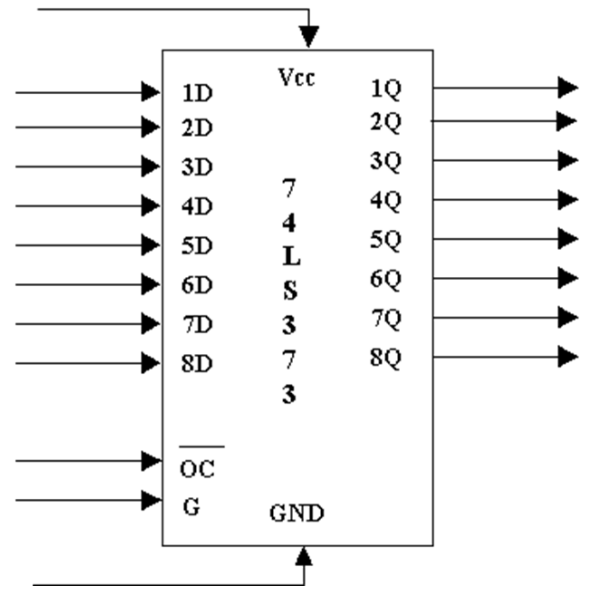
## Circuitul amplificator/separator bidirecțional 74x245

- Dispozitivele 74x245 permit transmiterea datelor de pe busul A la busul B sau de pe busul B la busul A, în funcție de nivelul logic la intrarea de control a direcției (DIR). Intrarea de activare a ieșirii (OE) poate dezactiva dispozitivul astfel încât busurile să fie efectiv izolate.
- Configurația terminalelor:

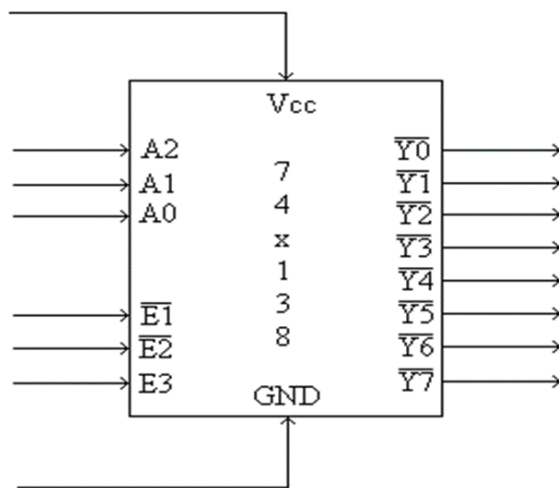


## Circuitul registru 74x373

- Aceste registre de 8 biți au ieșiri de 3 stări proiectate special pentru a conduce încărcături cu capacități mari sau impedanțe relativ scăzute. Ieșirile de 3 stări și nivelului logic înalt crescut conferă acestor registre capacitatea de a fi conectate direct și de a conduce liniile de bus într-un sistem organizat pe bus fără nevoia de componente de interfață sau pull-up.
- Circuitul nostru are în componența sa 8 bistabile de tip D, ale căror ieșiri sunt conectate la câte o poartă cu trei stări, pentru a putea asigura conexiunea la o magistrală. Intrarea G determină încărcarea datelor în registre, iar intrarea /OC controlează porțile cu trei stări

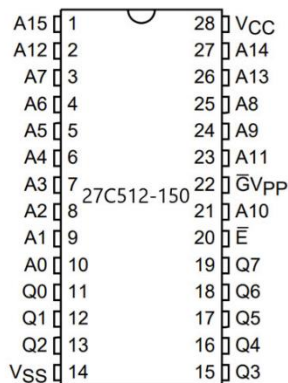


## Circuitul decodificator 74x138



- Decodifică una dintre cele 8 linii depinzând de cele 3 input-uri de selecție (A) și cele 3 input-uri de enable (E)

## 27C512-150 Pinout



## Circuitul de memorie EPROM 27C512

- Timp de acces de 45 ns și capacitate de 64 KO
- Circuitul EPROM (Electrically Programmable Read-Only Memory) este un circuit cu capacitate de 512 KB (64KO) având word size-ul de 8 biți sau 1 byte (64 K words, citire de 1 byte)

Table 2. Operating Modes

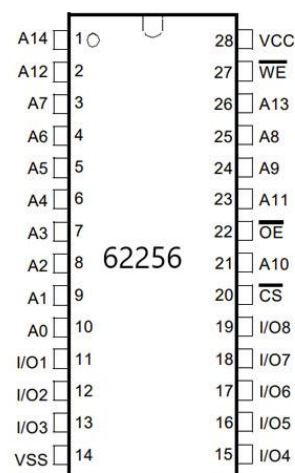
Mode	$\overline{E}$	$\overline{GV_{PP}}$	A9	Q7-Q0
Read	V <sub>IL</sub>	V <sub>IL</sub>	X	Data Out
Output Disable	V <sub>IL</sub>	V <sub>IH</sub>	X	Hi-Z
Program	V <sub>IL</sub> Pulse	V <sub>PP</sub>	X	Data In
Program Inhibit	V <sub>IH</sub>	V <sub>PP</sub>	X	Hi-Z
Standby	V <sub>IH</sub>	X	X	Hi-Z
Electronic Signature	V <sub>IL</sub>	V <sub>IL</sub>	V <sub>ID</sub>	Codes

Note: X =  $V_{IH}$  or  $V_{IL}$ ,  $V_{ID}$  = 12V  $\pm$  0.5V.

## Circuitul de memorie SRAM 62256

- Timp de acces 45-84 ns, capacitate 32 KO
- Circuitul SRAM (Static Random Access Memory) este un circuit cu capacitate de 256 KB (32 KO) având word size-ul de 8 biți sau 1 byte (32K words, citire/scriere de 1 byte)

## 62256 Pinout



## FUNCTIONAL DESCRIPTION

$\overline{CS}$	$\overline{OE}$	$\overline{WE}$	I/O Pin	Mode	Power
H	X	X	High-Z	Deselected	Standby
L	H	H	High-Z	Output Disabled	Active
L	L	H	Dout	Read	Active
L	X	L	Din	Write	Active

1. X means don't care

## Circuitul 8251

- Furnizează o interfață serială asincronă, fiind capabil să trimită și să primească date în modul serial.
- Suportă modul de comunicare half-duplex, ceea ce înseamnă că poate efectua fie transmiterea, fie primirea de date la un moment dat
- Bazat pe tehnologia UART (Universal Asynchronous Receiver/Transmitter), permițând comunicare asincronă și configurații flexibile ale vitezei de transfer a datelor.
- Oferă funcționalități de gestionare a fluxului de date prin semnale precum CTS (Clear To Send) și RTS (Request To Send).
- Adesea folosit în aplicații precum comunicare serială între calculatoare, dispozitive periferice și alte echipamente care necesită transmiterea și primirea de date în mod serial.
- Pinii:
  - D7-D0 – pini de intrare/ieșire paralelă (poate primi/transmite date sub formă paralelă)
  - RXD – prin acesta sunt primite datele sub formă serială
  - TXD – prin acesta sunt transmise datele sub formă serială
  - /CS,/RD,/WR,C/ /D – controlează modul de funcționare al circuitului

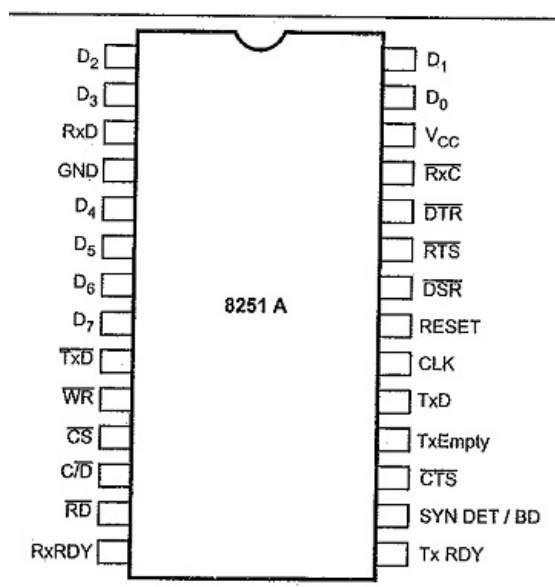
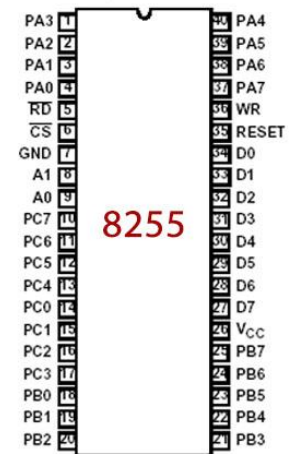


Fig. 14.36 Pin diagram of 8251A

## Circuitul 8255

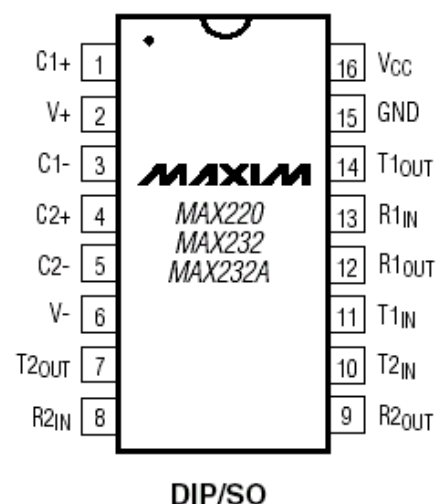
- Dispune de trei porturi de intrare/ieșire (port A, port B și port C) programabile, care pot fi configurați pentru a îndeplini diferite funcții.
- Are cinci moduri de funcționare diferite: modul 0 (modul de date paralel), modul 1 (modul de date serial), modul 2 (modul de control al porturilor), modul 3 (modul BSR - blocare, citire, scriere) și modul 4 (modul de test).
- Furnizează o interfață simplă și versatilă între microprocesor și dispozitivele periferice, facilitând controlul acestora prin intermediul porturilor definite de utilizator.
- Oferă capacitatea de a stoca și accesa date în mod rapid prin porturile sale.
- Este folosit într-o varietate de aplicații, inclusiv controlul dispozitivelor de intrare/ieșire în sisteme încorporate, interfațarea cu taste și afișaje, controlul și monitorizarea diferitelor echipamente și dispozitive.
- Pinii:
  - Port A și B (PA0-PA7 și PB0-PB7) – intrări/ieșiri programabile
  - Port C (PC0-PC7) – intrări/ieșiri , pot furniza semnale de control al modului de funcționare al 8255
  - /CS,/RD,/WR,C/ /D – controlează modul de funcționare al circuitului

## 8255 Pinout



## Circuitul MAX232

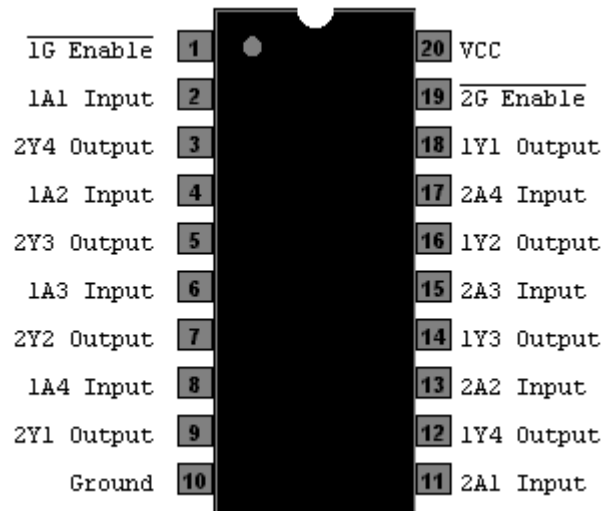
- Proiectat pentru a facilita comunicarea serială conform standardului RS-232, care este folosit frecvent în comunicațiile seriale între dispozitive electronice.
- MAX232 convertește nivelele de tensiune ale semnalelor RS-232 la nivelele de tensiune compatibile cu circuitele logice TTL și CMOS





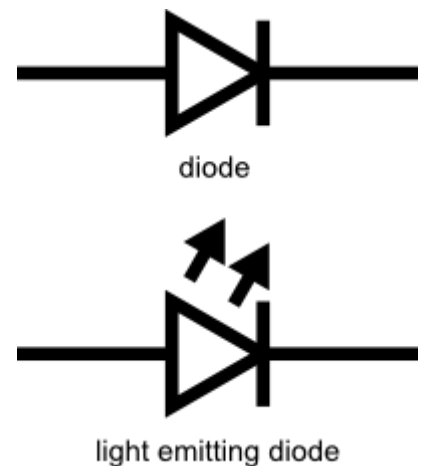
## Circuitul 74x244

- sunt proiectate în mod specific pentru a îmbunătăți atât performanța, cât și densitatea driverelor de adrese pentru memorie cu trei stări, driverelor pentru ceasuri și a receptorilor și emițătorilor orientați pe magistrală
- intrările sunt : 1A(1-4)/2A(1-4)
- ieșirile sunt : 1Y(1-4)/2Y(1-4)



## LED-urile

- LED-urile, sau diodele electroluminescente, sunt dispozitive electronice semiconductoare care emit lumina atunci când curentul electric trece prin ele (prin polarizarea joncțiunii).
- În microsistem folosim 24 de LED-uri iar pentru acest lucru avem nevoie de 24 de bistabile pentru ca toate să funcționeze, deci le vom grupa în 3 serii de câte 8 LED-uri folosind circuite 74x373



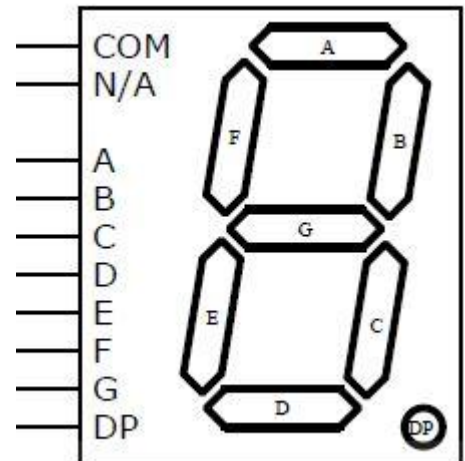
## Minitastatura

- Microsistemul nostru are o minitastatură prin care se comunica cu afișajul nostru LCD 2x16. Avem 9 taste, dispuse pe 3 linii și 3 coloane, coloanele sunt gestionate de circuitul 74x373 (activat de ST1) iar liniile de 74x244 (activat de /ST2). Fiecare tastă are atât o linie unică cât și o coloană unică, iar prin intersecția celor două vom ști ce tastă este apăsată

## Afișajele cu 7 segmente

În microsistemul nostru digital vom avea 6 afișaje cu 7 segmente fiecare putând reprezenta câte un număr de la 0 la 15 (câte o cifră hexazecimală). Fiecare afișaj este legat la un circuit 74x373 iar pentru fiecare diodă din afișaj folosim câte o rezistență de 330 ohmi.

Afișaje sunt în anod comun deoarece sunt conectate la o sursă de tensiune de 5 volți, segmentele din afișaje fiind active pe 0 logic.



Caracter de reprezentat	Segmentul din afișaj							
	A (D0)	B (D1)	C (D2)	D (D3)	E (D4)	F (D5)	G (D6)	DP (D7)
0	0	0	0	0	0	0	1	1
1	1	0	0	1	1	1	1	1
2	0	0	1	0	0	1	0	1
3	0	0	0	0	1	1	0	1
4	1	1	0	1	1	0	0	1
(simplificat)								
4	1	0	0	1	1	0	0	1
5	0	1	0	0	1	0	0	1
6	0	1	0	0	0	0	0	1
7	0	0	0	1	1	1	1	1
8	0	0	0	0	0	0	0	1
9	0	0	0	0	1	0	0	1
A	0	0	0	1	0	0	0	1
B	1	1	0	0	0	0	0	1
C	0	1	1	0	0	0	1	1
D	1	0	0	0	0	1	0	1
E	0	1	1	0	0	0	0	1
F	0	1	1	1	0	0	0	1

# Decodificarea memoriei

În proiect avem nevoie de două memorii EPROM de tipul 27c512 128 KO în total și de două memorii SRAM de tipul 62256 64 KO în total, având harta memoriilor următoarea:

EPROM 1: E0000H – EFFFFH

EPROM 2: F0000H – FFFFFH

SRAM 1 : 10000H - 107FFH

SRAM 2 : 10800H - 1FFFFH

A19	A18	A17	A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Circuit
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	EPROM1 + EPROM2
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SRAM1 + SRAM2
0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	

$$SEL_{EPROM}=A19 * A18 * A17$$

$$SEL_{SRAM}=/A19 * /A18 * /A17 * A16$$

## Decodificarea Interfetelor

Serială:

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Adrese
0	0	0	0	0	1	1	0	0	1	0	1	0	0	0	0	0650H
0	0	0	0	0	1	1	0	0	1	0	1	0	0	1	0	0652H
0	0	0	0	1	1	1	0	0	1	0	1	0	0	0	0	0E50H
0	0	0	0	1	1	1	0	0	1	0	1	0	0	1	0	0E52H

Paralela:

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Adrese
0	0	0	0	0	0	1	0	0	1	1	0	0	0	0	0	0260H
0	0	0	0	0	0	1	0	0	1	1	0	0	1	1	0	0266H
0	0	0	0	0	0	1	1	0	1	1	0	0	0	0	0	0360H
0	0	0	0	0	0	1	1	0	1	1	0	0	1	1	0	0366H

# Decodificarea elementelor pentru interfața cu utilizatorul

## Elemente interfața cu utilizatorul

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Adrese	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H	SL1
0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0010H	SL2
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0020H	SL3
0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0030H	ST1
0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0040H	/ST2
0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0050H	SA1
0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0060H	SA2
0	0	0	0	0	0	0	0	0	1	1	1	0	0	0	0	0070H	SA3
0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0080H	SA4
0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	0	0090H	SA5
0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	00A0H	SA6

## Rutinele pentru microsystem

### RUTINA DE PROGRAMARE 8251:

Cazul in care este în zona  
0650H - 0652H

MOV AL, 0CEH ; cuvânt de mod

OUT 0652H, AL

MOV AL, 15H ; cuvânt de comandă

OUT 0652H, AL

RET

Cazul in care este în zona  
0E50H – 0E52H

MOV AL, 0CEH ; cuvânt de mod

OUT 0E52H, AL

MOV AL, 15H ; cuvânt de comandă

OUT 0E52H, AL

RET

## Rutina de emisie caracter pe interfața 8251:

### Cazul în care este în zona 0650H - 0652H

TR: IN AL, 0650H ; citire și testare rang TxRDY din cuvântul de stare

RCR AL, 1

JNC TR

MOV AL, CL ; se preia data din registrul CL

OUT 0650H, AL

RET

### Cazul în care este în zona 0E50H – 0E52H

TR: IN AL, 0E50H ; citire și testare rang TxRDY din cuvântul de stare

RCR AL, 1

JNC TR

MOV AL, CL ; se preia data din registrul CL

OUT 0E50H, AL

RET

## Rutina de recepție caracter pe interfața 8251:

### Cazul în care este în zona 0650H - 0652H

REC: IN AL, 0650H ; citire și testare rang RxRDY din cuvântul de stare

RCR AL,2

JNC REC

IN AL, 0650H ; se preia data de la 8251

MOV CL, AL ; se depune data în registrul CL

RET

### Cazul în care este în zona 0E50H – 0E52H

REC: IN AL, 0E50H ; citire și testare rang RxRDY din cuvântul de stare

RCR AL,2

JNC REC

IN AL, 0E50H ; se preia data de la 8251

MOV CL, AL ; se depune data în registrul CL

RET

## RUTINA DE PROGRAMARE 8255:

### Cazul în care este în zona 0260H - 0266H

MOV AL, 81H

OUT 0266H, AL

RET

### Cazul în care este în zona 0360H - 0366H

MOV AL, 81H

OUT 0366H, AL

RET

## Rutina de emisie caracter pe interfața 8255:

### Cazul în care este în zona 0260H - 0266H

PAR: IN AL, 0260H; citire și testare BUSY

RCR AL,1

JNC PAR

MOV AL, CL ; se preia caracterul din registrul CL

OUT 0260H, AL

OR AL, 01H

OUT 0260H, AL ; /STB = 1

AND AL, 00H

OUT 0260H, AL ; /STB = 0

OR AL, 01H

OUT 0260H, AL ; /STB = 1

RET

### Cazul în care este în zona 0360H - 0366H

PAR: IN AL, 0360H; citire și testare BUSY

RCR AL,1

JNC PAR

MOV AL, CL ; se preia caracterul din registrul CL

OUT 0360H, AL

OR AL, 01H

OUT 0360H, AL ; /STB = 1

AND AL, 00H

OUT 0360H, AL ; /STB = 0

OR AL, 01H

OUT 0360H, AL ; /STB = 1

RET

## Rutina de aprindere și stingere a unui LED:

LED-urile noastre sunt conectate în anod comun (la o sursă de tensiune de 5 volți) deci sunt active pe 0 logic.

### Aprindere:

MOV AL, 0FFH

MOV DX, 0010H

OUT DX, AL

Aprinde/Stinge al doilea set de LED-uri

### Stingere:

MOV AL, 00H

MOV DX, 0010H

OUT DX, AL

## Rutina de afișare a unui caracter pe afișaj:

; Afișam 1 pe al primul  
afișaj

MOV AL, 9FH

OUT 0050H, AL

; Afișam 0 pe al doilea afișaj

MOV AL, 03H

OUT 0060H, AL

; Afișam 4 simplu pe al  
treilea afișaj

MOV AL, D9H

OUT 0070H, AL

; Afișam F pe al patrulea  
afișaj

MOV AL, 71H

OUT 0080H, AL

; Afișam b pe al cincelea  
afișaj

MOV AL, C1H

OUT 0090H, AL

; Afișam A pe al șaselea  
afișaj

MOV AL, 11H

OUT 00A0H, AL

## Rutina de scanare a minitastaturii:



# Bibliografia

- [1] BETHWEL KIPROTICH, „The 8284a Clock Generator”,  
<https://www.scribd.com/presentation/655564317/The-8284a-Clock-Generator> (15.10.2023, 11:20) ,  
Jun 26, 2023
- [2] INTEL, „8284a Datasheet”, <https://www.alldatasheet.com/datasheet-pdf/pdf/124124/INTEL/8284A.html> (15.10.2023, 11:23)
- [3] Arya31, „Arhitecture of 8086”, <https://www.geeksforgeeks.org/architecture-of-8086/> (15.10.2023, 11:35), 24 Apr 2023
- [4] Yash\_R, „Pin diagram of 8086 microprocessor”, <https://www.geeksforgeeks.org/pin-diagram-8086-microprocessor/> (15.10.2023, 11:47), 18 May, 2023
- [5] ?, „Clock Generator 8284A”, <https://www.eeeguide.com/clock-generator-8284a/> (15.10.2023, 13:00), ?
- [6] ?, „8284 Clock Generator”, <https://binujoy.files.wordpress.com/2017/08/lecture-35.pdf> (15.10.2023, 13:35), ?
- [7] Roshni Y, „8284 Clock Generator”, <https://electronicsdesk.com/8284-clock-generator.html> (15.10.2023, 13:50), ?
- [8] Texas Instruments, „SNx4LS245 Octal Bus Transceivers With 3-State Outputs”,  
[https://www.ti.com/lit/ds/symlink/sn54ls245-sp.pdf?ts=1699975688276&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/ds/symlink/sn54ls245-sp.pdf?ts=1699975688276&ref_url=https%253A%252F%252Fwww.google.com%252F) (15.10.2023, 19:40), REVISED SEPTEMBER 2016
- [9] Texas Instruments, „SN54LS373, SN54LS374, SN54S373, SN54S374, SN74LS373, SN74LS374, SN74S373, SN74S374 OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS”,  
[https://www.ti.com/lit/ds/symlink/sn54ls373-sp.pdf?ts=1699938427414&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/ds/symlink/sn54ls373-sp.pdf?ts=1699938427414&ref_url=https%253A%252F%252Fwww.google.com%252F) (17.10.2023, 22:22), REVISED AUGUST 2002
- [10] teamques10, „Design 8086 microprocessor based system with following specifications”,  
<https://www.ques10.com/p/13494/explain-the-design-along-with-memory-address-map-1/> (25.10.2023, 18:30), ?
- [11] meghalikalyankar, „Design 8086 microprocessor based system using minimum mode with following specifications: i) 8086 microprocessor working at 8 MHz. ii) 32 KB EPROM using 16 KB chip iii) 32 KB SRAM using 16 KB chip”, <https://www.ques10.com/p/32928/design-8086-microprocessor-based-system-using-mini/> (25.10.2023, 18:45), ?
- [12] Jaap Scherphuis, „Datasheet Eprom 64K chip 27C512”,  
[https://www.jaapsch.net/psion/pdf/files/Eprom064k\\_datasheet\\_27C512.pdf](https://www.jaapsch.net/psion/pdf/files/Eprom064k_datasheet_27C512.pdf) (25.10.2023, 19:15), ?
- [13] ?, „Memory Address Decoding”, [https://ece-research.unm.edu/jimp/310/slides/8086\\_memory2.html](https://ece-research.unm.edu/jimp/310/slides/8086_memory2.html) (03.11.2023, 12:30), ?
- [14] Samsung Electronics, „32Kx8 bit Low Power CMOS Static RAM”,  
<https://www.futurlec.com/Datasheet/Memory/62256.pdf> (03.11.2023 12:47), ?
- [15] STMicroelectronics, „512 Kbit (64K x8) UV EPROM and OTP EPROM”,  
<https://www.alldatasheet.com/datasheet-pdf/pdf/104409/STMICROELECTRONICS/M27C512.html> (05.11.2023, 23:48), 2004
- [16] EduRev, „Memory Interface using RAMS, EPROMS and EEPROMS - GATE”,  
<https://edurev.in/t/98367/Memory-Interface-using-RAMS--EPROMS-and-EEPROMS-Mi> (11.11.2023, 09:01), ?
- [17] Prof Ansari, „INTERFACING WITH INTEL 8251A (USART)”,  
<https://www.slideshare.net/profansari/interfacing-with-intel-8251a-usart> (12.11.2023 14:40), 7 Mai 2017
- [18] ?, „INTERFACING 8251A TO 8086 PROCESSOR”, [https://www.idc-online.com/technical\\_references/pdfs/electronic\\_engineering/Interfacing\\_8251A\\_to\\_8086\\_Processor.pdf](https://www.idc-online.com/technical_references/pdfs/electronic_engineering/Interfacing_8251A_to_8086_Processor.pdf) (12.11.2023 15:03), ?
- [19] ?, „”, [https://adminicesm.life/product\\_details/20866760.html](https://adminicesm.life/product_details/20866760.html) (12.11.2023 15:10), ?
- [20] Mia, „”, <https://www.apogeeweb.net/circuitry/74ls138-application-circuit.html> (13.11.2023 10:29), 23 Februarie 2022
- [21] Catedra PMD, „Conectarea Memoriilor”,  
<https://sites.google.com/site/labpmd/Laborator/conectarea-memoriilor> (13.11.2023 12:00), ?

- [22] INTEL, „8251 Programmable Communication Interface”, <https://www.alldatasheet.com/datasheet-pdf/pdf/66096/INTEL/8251A.html> (13.11.2023 16:00), Noiembrie 1988
- [23] INTEL, „8255A/8255A-5 Programmable Peripheral Interface”, <https://www.alldatasheet.com/datasheet-pdf/pdf/66100/INTEL/8255A.html> (13.11.2023 16:36), ?
- [24] Texas Instruments, „MAX232x Dual EIA-232 Drivers/Receivers”, <https://www.ti.com/lit/ds/symlink/max232.pdf> (13.11.2023 17:50), –REVISED NOVEMBER 2014
- [25] Mircea Popa, „Curs 4”, campus virtual (13.11.2023 20:43), ?
- [26] Yash\_R, „Pin diagram of 8086 microprocessor”, <https://www.geeksforgeeks.org/pin-diagram-8086-microprocessor/> (14.11.2023 22:10), ?
- [27] Texas Instruments, „SNx4LS24x, SNx4S24x Octal Buffers and Line Drivers With 3-State Outputs”, <https://www.ti.com/lit/ds/symlink/sn74s244.pdf> (20.11.2023 00:23), REVISED OCTOBER 2016
- [28] Vishay, „16 x 2 Character LCD”, <https://www.vishay.com/docs/37484/lcd016n002bcfhct.pdf> (19.11.2023 11:35), ?
- [29] National Semiconductor, „54154/DM54154/DM74154 4-Line to 16-Line Decoders/Demultiplexers”, <https://datasheetspdf.com/pdf-file/248156/NationalSemiconductor/74154/1> (27.11.2023 12:02), June 1989
- [30] Tim Mwaura, „Is there a way to directly configure an 8086 processor to directly send data to 8255 PPI without use of a latch?”, <https://stackoverflow.com/questions/68609304/is-there-a-way-to-directly-configure-an-8086-processor-to-directly-send-data-to> (27.11.2023 12:25), 01.08.2021