

Fig: Bus Timing Diagram for Write Operation

Slide → 8086 Timing Diagram

Page → 39

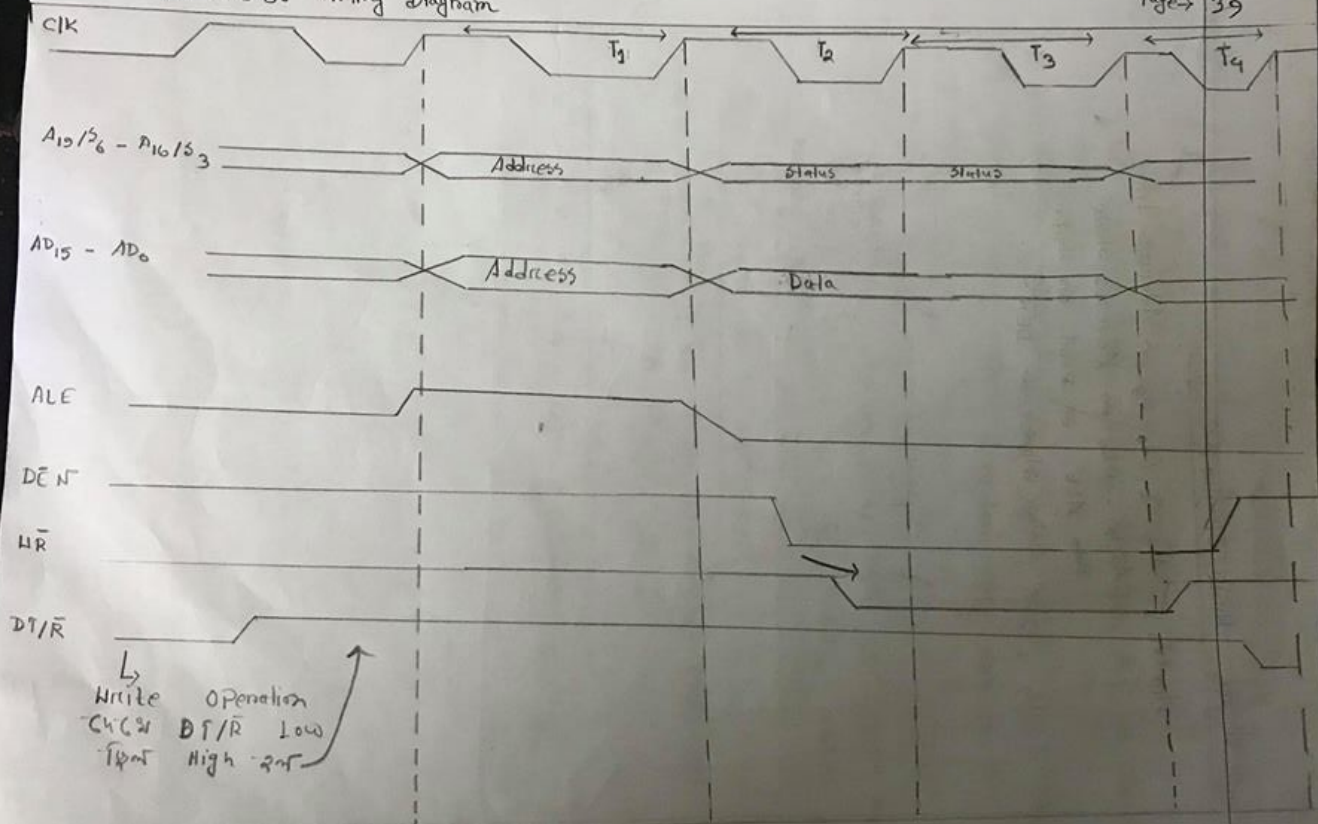


Fig: Bus Timing Diagram for write operation

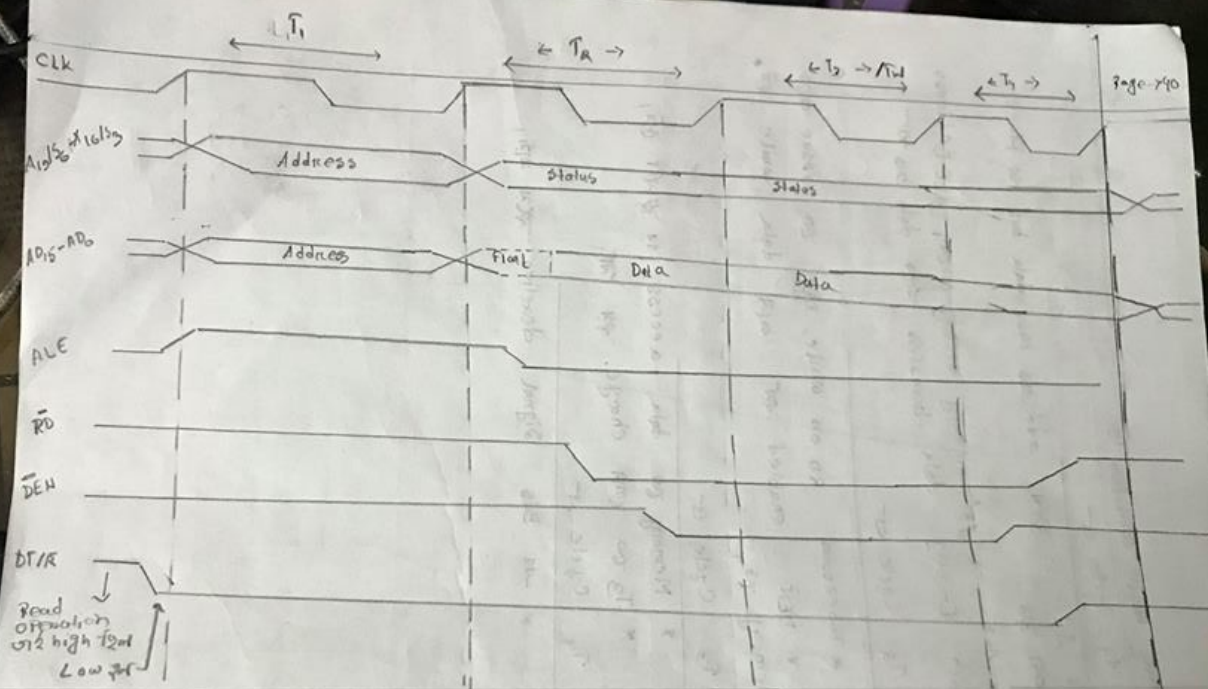


Fig. B.5 Timing Diagram Read operation.

Write Operation	Read Operation
i. Address send	i. Address send
ii. Data send	ii. Command Read
iii. Command "write"	iii. Data Receive

Write Operation

T₁ Cycle.

a. Write Operation - তাহা DT/R Low থেকে high হয়ে DT/R high থাকা write operation হবে

ALE [Address Latch Enable] High হবে, যা

High হওয়া কাজে A₁₉₋₁₆ / S₆₋₅₃ -এতে A_{D15} - A_{D0}

Pin স্থাপন করে Cycle এর ডিটা & address send করবে,

এই cycle-এ ALE এবং DT/R

স্বোয়ং প্রদর্শিত হবে,

T₂ cycle:

a. Address 1m স্থাপন transition প্রদর্শিত,

ALE Low হলে যাক, কারণ address লেভেল

হয়, so -এখন data transmit করতে হবে,

DEN এখন Low হবে, এত Low হওয়া কাজে

address line A₁₉₋₁₆ / S₆₋₅₃ -এতে A_{D15} - A_{D0}

Status -এতে data পাঠানো,

নতুন data যোগাতে, এখন আমরা data memory
তে লিখতে, \overline{WR} low করতে write operation
করব, [\overline{WR} হল write command]

এই cycle-এ মেনাস্ট্রি দিন

\overline{ALE} , \overline{DEN} , \overline{WR}

T₃ cycle:

কোন পরিবর্তন হবে না, কোন হবে না? কারণ এই cycle
-এই data supply এবং receive করতে,
কারণ এই cycle-এ কোন মেনাস্ট্রি হলো না,

T₄ cycle:

প্রথম কাজ write operation-আমরা, তার

$\overline{DT/\overline{R}}$ low করতে

[\overline{WR} Write Command ফুলে নিচ তার লেভেল
high করতে]

\overline{ALE} unchanged-রাজবে, কারণ এটা সবসময় operation
-এই উৎস extend করে high, Address এখন আমরা তখন
High করতে

\overline{DEN} প্রথম status এবং data পাঠানোর (না) 50-লক্ষ
inactive করতে high করতে,

Activation sequence

$\overline{DT/\overline{R}} \rightarrow \overline{ALE} \rightarrow \overline{DEN} \rightarrow \overline{WR}$

Read Operation

a. ~~Write~~ Read Operation, So ~~সুপার~~
T₁ Cycle:

a. যেহেতু read operation So, সুপার
DT/R high হতে Low করে দিবে, ALE high
হলে, তার আল, অর্থাৎ write এর স্যে similar
way তে A₁₉-A₁₆/S₆-S₃ এবং AD₁₅-AD₀ লিঙ্গ স্থানা
address send করবে, তাহলে এই Cycle এ মেমোরি থেকে
DT/R এবং ALE

T₂ Cycle:

write এর মেমোরি DEN কে প্রদানে Low
করাচিলা, কিন্তু Read operation এ প্রদানে
RD কে Low করবে, কারণ Read operation
এ আগে Command পাবে data receive,
So, প্রদানে RD Low করি, এবং তা DEN কে
Low করলে A₁₉-A₁₆/S₆-S₃ এবং AD₁₅-AD₀
লিঙ্গনা data পাচিনো শুরু করবে,

এখানে AD₁₅-AD₀ কে float আছে, কোন
কারণে data আসতে দেয়া হলে float হলে আছে,
যদি ~~কি~~ read operation এ আছে.

T₃ Cycle:

କୌଣସି change ନାହିଁ. Read ଏବଂ ସେମାନେ T₃ ରେ wait state.

ଏହାକୁ data ସବୁଜେ access ଓ read କରନ୍ତେ—
ସାବଧାନ ନା, ଏହାକୁ T₃ ରେ wait state.

T₄ Cycle:

ପ୍ରଥମ କାଳ read operation ଆମାଳ
DT/R high କରନ୍ତେ ଦିଅ

RD Command ନୁହେଁ, ସଂ, RD ହେଉ high କରନ୍ତେ,

ALE unchanged ରଖନ୍ତେ.

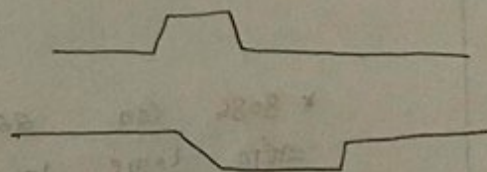
DEN ହେଉ high କରି, କିନ୍ତୁ ଏହା inactive ରହେ,

Note:

Read Write

a. ALE Same ଆମେ

b. DEN Same ଆମେ



Q Define Wait State

Ans:

A wait state is a situation in which a Computer Processor is waiting for the completion of some event before resuming activity. A Program or Process in a wait state is inactive for the duration of the wait state.

* Processor wait state - ଏହା ଯଦି ହୁଏ, ସାମାନ୍ୟତା ସମୟରେ Performance ଧୀର ହୋଇଯାଏ।

Q How to overcome Wait State Problem

Ans:

- CPU & Caches
- Instruction Pipelining
- Instruction Prefetch
- Multithreading.

* 8086 ଏବଂ 80286 number pin ବ୍ୟବସ୍ଥା ନଥିବାରୁ, micro-processor Logic level 0 ବା 1 ରେ wait state ଘଟିପାରେ। ଏହାକୁ ଏଡ଼ାଇବା ପାଇଁ Logic Level 1 ରେ ବ୍ୟବହାର କରାଯାଏ। ଏହା micro-processor କୁ operation କରିବା ପାଇଁ ସହାୟକ ହୁଏ।