

Nom :		Prénom :	
N° Etudiant :			

Examen Composant du processeur

Support de Cours et TD autorisé

Question 1 :

Soit la fonction suivante, exprimez F en un produit de somme (produit de maxterm).

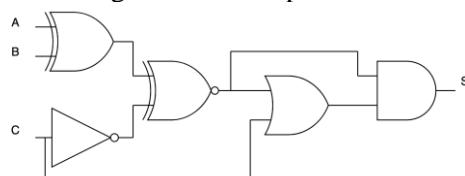
$$F(X, Y, Z) = X \cdot Y + \bar{Y} \cdot Z$$

Barrez les éléments en trop.

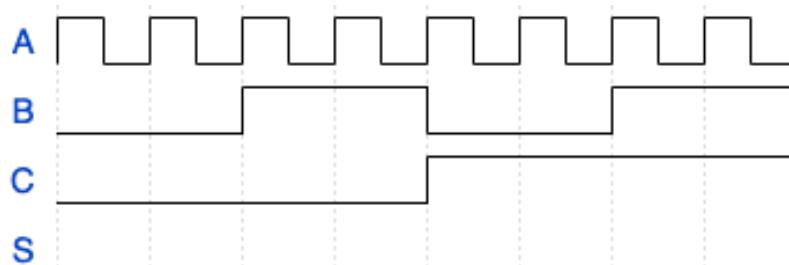
$$F(X, Y, Z) = \prod(M_0, M_1, M_2, M_3, M_4, M_5, M_6, M_7)$$

Question 2 :

Complétez la table de vérité et le chronogramme correspondant au circuit suivant.



A	B	C	S
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	



Question 3 :

Soit la table de vérité de la fonction $F(A, B, C, D)$ suivante (les tirets correspondent aux cas « don't care ») :

A	B	C	D	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	-
0	1	0	1	1
0	1	1	0	0

0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	-
1	0	1	1	-
1	1	0	0	0
1	1	0	1	1
1	1	1	0	-
1	1	1	1	-

- 1) Donner les minterms de la fonction F sous forme binaire ET souligner les minterms facultatifs

$$F(A, B, C, D) =$$

- 2) Procéder par la méthode de Quinne-McCluskey pour simplifier $F(A,B,C,D)$ et identifier les impliquants premiers

Impliquants premiers :

Liste des **impliquants premiers** sous forme binaire :

$$F(A,B,C,D) =$$

Compléter le tableau suivant pour sélectionner les impliquants premiers essentiels :

Liste des **impliquants premiers essentiels** sous forme binaire :

$$F(A, B, C, D) =$$

Est-ce que les impliquants premiers essentiels permettent de couvrir l'ensemble des minterms de F ? Si oui, donner l'expression simplifiée de F , autrement donner la ou les expressions simplifiées de F .

Réponse : OUI / NON

$$F(A, B, C, D) =$$

Question 4 :

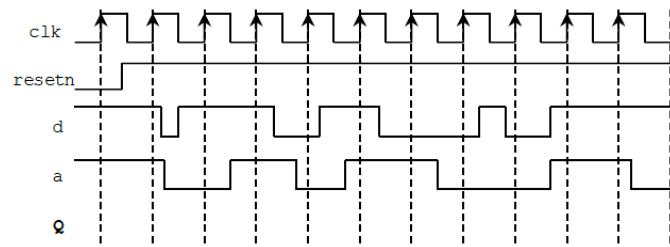
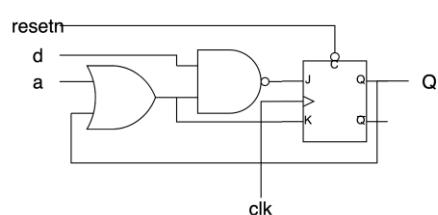
Considérons un processeur avec des adresses mémoires comprises en hexadecimal entre 0x00000 et 0x3FFFF. L'unité adressable fait 8 bits. Qu'elle est la quantité de mémoire adressable exprimée en octet ET en kilooctet.

Mémoire =	octets
Mémoire =	kilo-octet

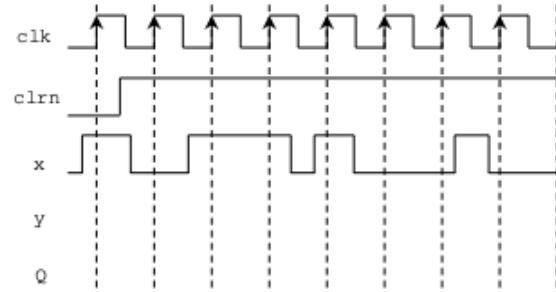
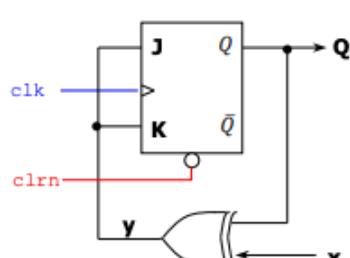
Question 5 :

Complétez les chronogrammes des circuits suivants et donner les équations d'excitation simplifiées correspondantes :

Circuit N°1 :



$Q_{t+1} =$



$Q_{t+1} =$

Question 6 :

On souhaite construire un circuit qui génère un signal $z=1$ à chaque fois qu'il détecte une séquence de trois '1' consécutifs. Notons que les séquences peuvent se chevaucher. Le signal E est un signal d'activation, il permet de valider l'entrée x. Si $E=1$ alors x est valide et invalide sinon.

Exemple :

x	0	1	1	1	1	0	1	1	1	0
z	0	0	0	1	1	0	0	0	1	0

Déterminer le nombre d'état, assigner-les et dessiner l'automate correspondant au circuit

Question 7 :

Nous souhaitons concevoir un circuit qui détermine si 2 nombres A et B à 2 bits ($A=a_0a_1$ et $B=b_0b_1$) sont égaux. C'est à dire la sortie du circuit $f=1$ si $A=B$ et 0 sinon.

- 1) Commençons avec le même problème mais pour des nombres x et y à 1 bit. Donner un circuit qui détermine si 2 bits x et y sont égaux.

- 2) Donner la table de vérité du circuit $F(a_0, a_1, b_0, b_1)$ et donnez l'équation simplifiée

3) Dessiner le circuit en utilisant des portes logiques

4) Dessiner le circuit précédent en utilisant exclusivement des MUX 2 vers 1 (les autres portes logiques sont interdites)

Question 8 :

Implémenter un MUX 6 vers 1 :

Uniquement avec des portes NON-ET :

Uniquement avec des portes NON-OU :

