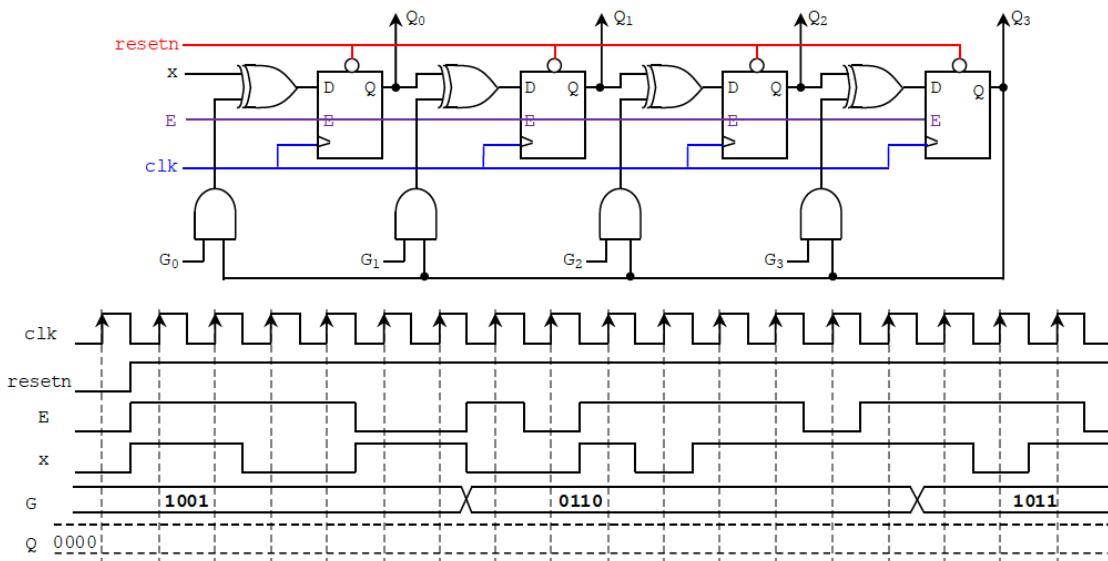


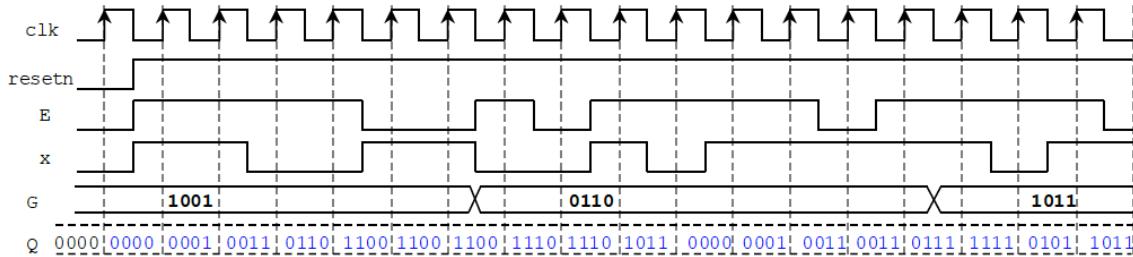
TD N°5 (Solution)

Exercice 1

Complétez le chronogramme du circuit $G=G_3G_2G_1G_0$, $Q=Q_3Q_2Q_1Q_0$:



Solution

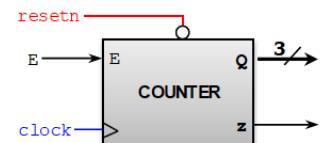


Exercice 2

Proposez un compteur en utilisant les automates finis avec les caractéristiques suivantes :

- Comptage : 000, 010, 111, 011, 110, 100, 001, 101, 000, 010, 111, ...
- *resetn* : signal d'entrée asynchrone qui initialise le compteur à la valeur 000
- *E* : Entrée synchrone qui lorsqu'il vaut 1, incrémente de 1 le compteur.
- *Z* : Sortie qui vaut 1 lorsque le compteur prend la valeur 101.

1. Donnez le graphe de transition, le diagramme de transition, la table d'assignation des états et la table d'excitation. Dire si c'est un automate de Mealy ou de Moore et pourquoi ?

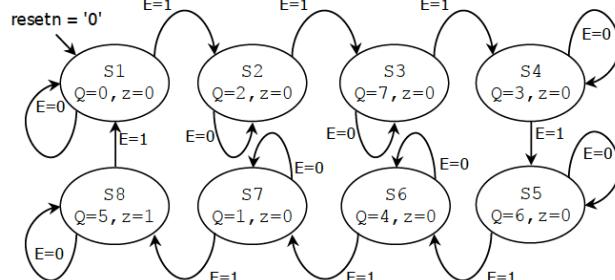


2. Donnez les équations d'excitation (simplifiez le circuit en utilisant les K-maps ou l'algorithme de Quine-McCluskey).
3. Dessinez le circuit.

Solution

- 1) Graphe de transition, table d'assignation des états, table d'excitation

S1: $Q = 000$
S2: $Q = 001$
S3: $Q = 010$
S4: $Q = 011$
S5: $Q = 100$
S6: $Q = 101$
S7: $Q = 110$
S8: $Q = 111$



E	État courant	État suivant	Z
0	S1	S1	0
0	S2	S2	0
0	S3	S3	0
0	S4	S4	0
0	S5	S5	0
0	S6	S6	0
0	S7	S7	0
0	S8	S8	1
1	S1	S2	0
1	S2	S3	0
1	S3	S4	0
1	S4	S5	0
1	S5	S6	0
1	S6	S7	0
1	S7	S8	0
1	S8	S1	1

E	État courant	État suivant	Z
	$Q_2 Q_1 Q_0(t)$	$Q_2 Q_1 Q_0(t+1)$	
0	0 0 0	0 0 0	0
0	0 1 0	0 1 0	0
0	1 1 1	1 1 1	0
0	0 1 1	0 1 1	0
0	1 1 0	1 1 0	0
0	1 0 0	1 0 0	0
0	0 0 1	0 0 1	0
0	1 0 1	1 0 1	1
1	0 0 0	0 1 0	0
1	0 1 0	1 1 1	0
1	1 1 1	0 1 1	0
1	0 1 1	1 1 0	0
1	1 1 0	1 0 0	0
1	1 0 0	0 0 1	0
1	0 0 1	1 0 1	0
1	1 0 1	0 0 0	1

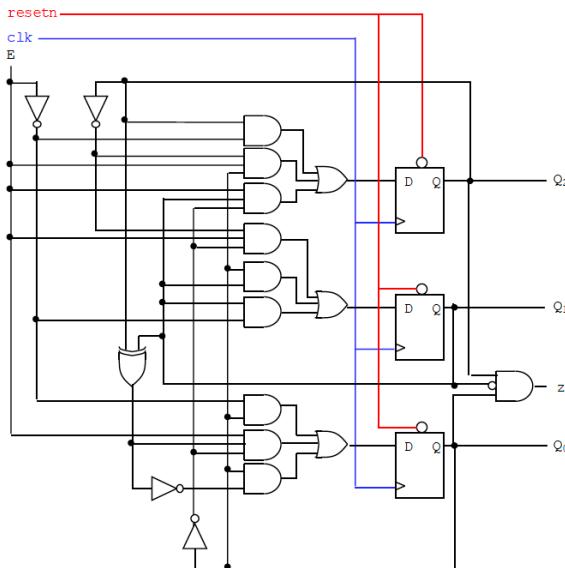
La sortie z dépend uniquement de l'état présent, c'est donc un automate de Moore.

- 2)

$$\begin{aligned}
 Q_2(t+1) &\leftarrow \bar{E}Q_2 + \bar{E}\bar{Q}_2Q_0 + EQ_1\bar{Q}_0 \\
 Q_1(t+1) &\leftarrow Q_1Q_0 + \bar{E}Q_1 + EQ_2\bar{Q}_0 \\
 Q_0(t+1) &\leftarrow \bar{E}Q_0 + Q_0(Q_1 \oplus Q_2) + EQ_0(Q_1 \oplus Q_2) \\
 z &= Q_2\bar{Q}_1Q_0
 \end{aligned}$$

		$Q_2(t+1)$						$Q_1(t+1)$						$Q_0(t+1)$						z			
		$\bar{E}Q_2$	EQ_2	Q_1Q_0	$\bar{E}Q_1$	EQ_1	Q_2Q_0	$\bar{E}Q_0$	EQ_0	$Q_1 \oplus Q_2$	Q_1Q_0	$\bar{E}Q_1$	EQ_1	Q_2Q_0	$\bar{E}Q_2$	EQ_2	Q_1Q_0	$\bar{E}Q_1$	EQ_1	Q_2Q_0	$\bar{E}Q_2$	EQ_2	Q_1Q_0
00	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
01	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
11	0	1	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
10	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

3)



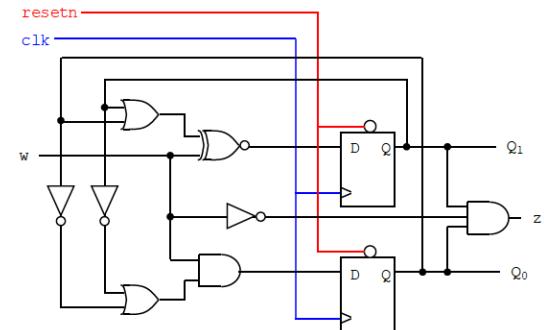
Exercice 3

Si l'on considère la machine suivante, donnez le graphe de transition, la table d'excitation et les équations d'excitation.

W : Entrée

Z : Sortie

Q_1Q_0 : états



Solution

$$Q_1(t+1) \leftarrow \overline{(Q_1 + Q_0) \oplus w}$$

$$Q_0(t+1) \leftarrow Q_1 Q_0 w$$

$$z = \overline{w} Q_1 Q_0$$

Attribution des états :

S1: $Q=00$; S2: $Q=01$; S3: $Q=10$; S4: $Q=11$

W	État courant		Z
	$Q_1Q_0(t)$	$Q_1Q_0(t+1)$	
0	0 0	1 0	0
0	0 1	0 0	0
0	1 0	0 0	0
0	1 1	0 0	1
1	0 0	0 1	0
1	0 1	1 1	0
1	1 0	1 1	0
1	1 1	1 0	0

⇒

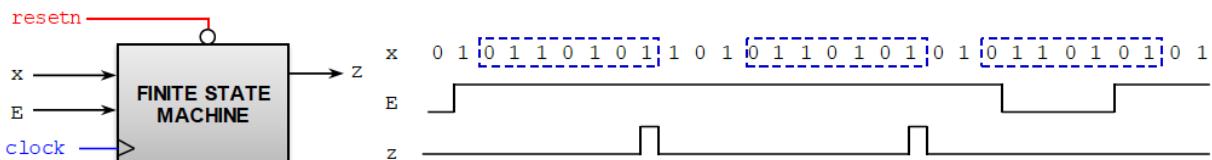
W	État courant	État suivant	Z
0	S1	S3	0
0	S2	S1	0
0	S3	S1	0
0	S4	S1	1
1	S1	S2	0
1	S2	S4	0
1	S3	S4	0
1	S4	S3	0



Exercice 4

Donnez le diagramme d'état et la table d'excitation d'un circuit ayant une entrée x et E et une sortie Z. Le circuit doit générer le signal z=1 lorsqu'il détecte la séquence 0110101. Juste après qu'une séquence ait été détectée, le circuit recherche une nouvelle séquence.

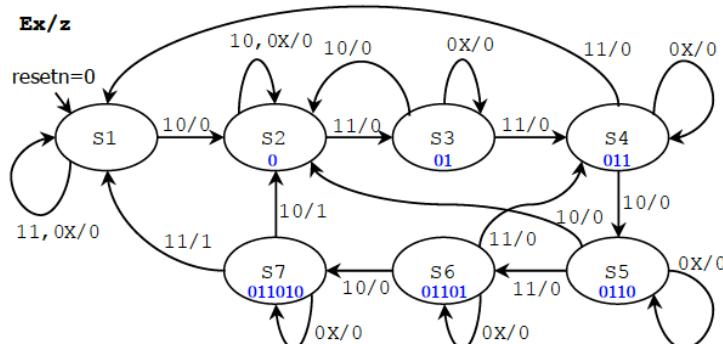
Le signal E est un signal d'activation, il permet de valider l'entrée x. Si E=1 alors x est valide, sinon x est invalide.



Solution

Attribution des états :

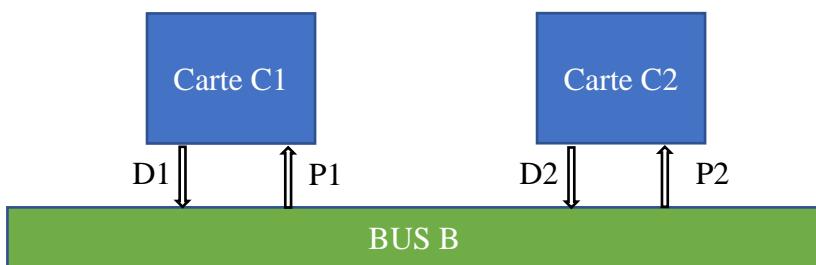
S1: Q=000 ; S2: Q=001 ; S3: Q=010 ; S4: Q=011 ; S5: Q=100 ; S6: Q=101 ; S7: Q=110



PRESENT STATE		NEXT STATE		PRESENT STATE		NEXTSTATE	
E	x			Q ₂ Q ₁ Q ₀ (t)		Q ₂ Q ₁ Q ₀ (t+1)	z
0	X	S1	0	0 X 0 0 0		0 0 0	0
0	X	S2	0	0 X 0 0 1		0 0 1	0
0	X	S3	0	0 X 0 1 0		0 1 0	0
0	X	S4	0	0 X 0 1 1		0 1 1	0
0	X	S5	0	0 X 1 0 0		1 0 0	0
0	X	S6	0	0 X 1 0 1		1 0 1	0
0	X	S7	0	0 X 1 1 0		1 1 0	0
1	0	S1	S2	1 0 0 0 0		0 0 1	0
1	0	S2	0	1 0 0 0 1		0 0 1	0
1	0	S3	S2	1 0 0 1 0		0 0 1	0
1	0	S4	S5	1 0 0 1 1		1 0 0	0
1	0	S5	S2	1 0 1 0 0		0 0 1	0
1	0	S6	S7	1 0 1 0 1		1 1 0	0
1	0	S7	S2	1 0 1 1 0		0 0 1	0
1	1	S1	S1	0 1 0 0 0		0 0 0	0
1	1	S2	S3	0 1 0 0 1		0 1 0	0
1	1	S3	S4	0 1 0 1 0		0 1 1	0
1	1	S4	S1	0 1 0 1 1		0 0 0	0
1	1	S5	S6	0 1 1 0 0		1 0 1	0
1	1	S6	S4	0 1 1 0 1		0 1 1	0
1	1	S7	S1	0 1 1 1 0		0 0 0	1
				X X 1 1 1		X X X	X

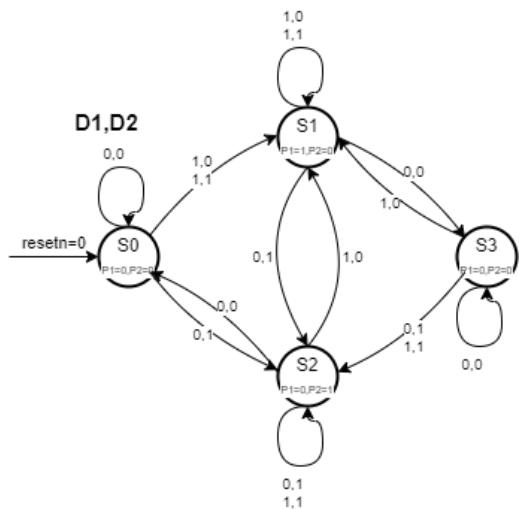
Exercice 5

La figure suivante montre deux cartes électroniques C1 et C2 qui ont accès à un même bus B. Chacune des deux cartes demande sa connexion au bus en activant une entrée D qui est maintenue à 1 jusqu'à la fin de l'utilisation du bus. Lorsque le bus établit la connexion avec l'une des cartes, le signal P correspondant est activé. Ce signal reste à 1 pendant toute la durée de la liaison. La carte qui a utilisé le bus en dernier n'est pas prioritaire en cas de demande simultanée du bus. (à l'initialisation C1 est prioritaire). Sachant qu'une demande de connexion doit être servie le plus rapidement possible, réaliser un automate synchronisé, dont les entrées sont D1 et D2 et les sorties P1 et P2, qui permet de gérer l'accès au bus.



Donnez le graphe de transition, le diagramme de transition, la table d'assignation des états et la table d'excitation. Dire si c'est un automate de Mealy ou de Moore, pourquoi ? Faites la synthèse logique de l'automate à l'aide d'opérateurs logiques élémentaires.

Solution



Assignation des états :

$S_0 = Q_0 Q_1 = 00$

$S_1 = Q_0 Q_1 = 01$

$S_2 = Q_0 Q_1 = 10$

$S_3 = Q_0 Q_1 = 11$

Entrée		Etat Courant	Etat Suivant	Sortie	
D1	D2			P1	P2
0	0	S0	S0	0	0
0	1		S2		
1	0		S1		
1	1		S1		
0	0	S1	S3	1	0
0	1		S2		
1	0		S1		
1	1		S1		
0	0	S2	S0	0	1
0	1		S2		
1	0		S1		
1	1		S2		
0	0	S3	S3	0	0
0	1		S2		
1	0		S1		
1	1		S2		

$Q_0(t+1)$				
D1D2/ $Q_0 Q_1$	00	01	11	10
00	0	1	0	0
01	1	1	0	0
11	1	1	0	1
10	0	1	0	1

$$Q_0(t+1) \leftarrow \overline{D_1} D_2 + Q_1 \overline{D_1} + Q_0 D_1 \overline{D_2}$$

$Q_1(t+1)$				
D1D2/ $Q_0 Q_1$	00	01	11	10
00	0	0	1	1
01	1	0	1	1
11	1	0	1	0
10	0	0	1	0

$$Q_1(t+1) \leftarrow D_1 D_2 + \overline{Q_0} D_1 + Q_1 \overline{D_1} \overline{D_2}$$

La sortie z dépend uniquement de l'état présent, c'est donc un automate de Moore.

