Aufgabe 1:

* 1. Studium der Dokumentation

Bei dem Betrachten der VGA Signale durfte man nicht vergessen das die Signale eigentlich low aktiv sind.

Die Dokumentation des FPGAs betreffend der Anschlüsse des VGA Ausgangs war sehr klar und eindeutig. Es gibt jeweils Anschlüsse für horizontal und vertical Sync sowie vier Anschlüsse pro Farbe (RGB). Die 25.175 MHz Clock war auch sofort zu finden.

* 1. Logischer Ablauf
  2. Sync-Generator
  3. Pixel-Generator
  4. Simulation
  5. Gesamtschaltung
  6. Testbild und Synthese

Aufgabe 2:

Aufgabe 3:

Aufgabe 4: