

集成电路工艺原理指北

©USTC-荼糜花开™

2023春季学期

氧化
离子注入
物理气相沉积
化学气相沉积
外延
光刻
金属化与互连
工艺集成

H2 氧化

1. 二氧化硅在集成电路中的作用

1. 屏蔽层——离子注入
2. 遮蔽层——扩散
3. 栅氧化层——栅极介质层
4. 场氧化层——隔离工艺（如LOCOS）
5. 介质层
6. 阻挡层——浅槽隔离（STI）
7. 缓冲层

2. 什么是热氧化法？

热氧化是硅与氧化剂在高温下发生化学反应生成二氧化硅

3. 热氧化常用的氧化剂及不同氧化源制备的特点

1. 常用的氧化源有

1. 干氧氧化：氧气
2. 水汽氧化：水
3. 湿氧氧化：水+氧气
4. 氢氧氧化：氢气+氧气
5. 氯源氧化：无水氯化氢，或三氯乙烯和三氯乙烷

2. 相应方法特点（高亮优势、加粗缺陷）

1. 干氧氧化

- 制备的二氧化硅膜**致密性、均匀性和重复性好，质量高**
- 制备的二氧化硅膜**与光刻胶粘附性好、掩蔽能力强**
- **干氧氧化生长速率慢**

2. 水汽氧化

- 水汽氧化**生长速率快**（原因是水在二氧化硅中的扩散系数和溶解度比氧气高）
- 制备的二氧化硅膜**结构蓬松、与光刻胶粘附性差**

3. 湿氧氧化

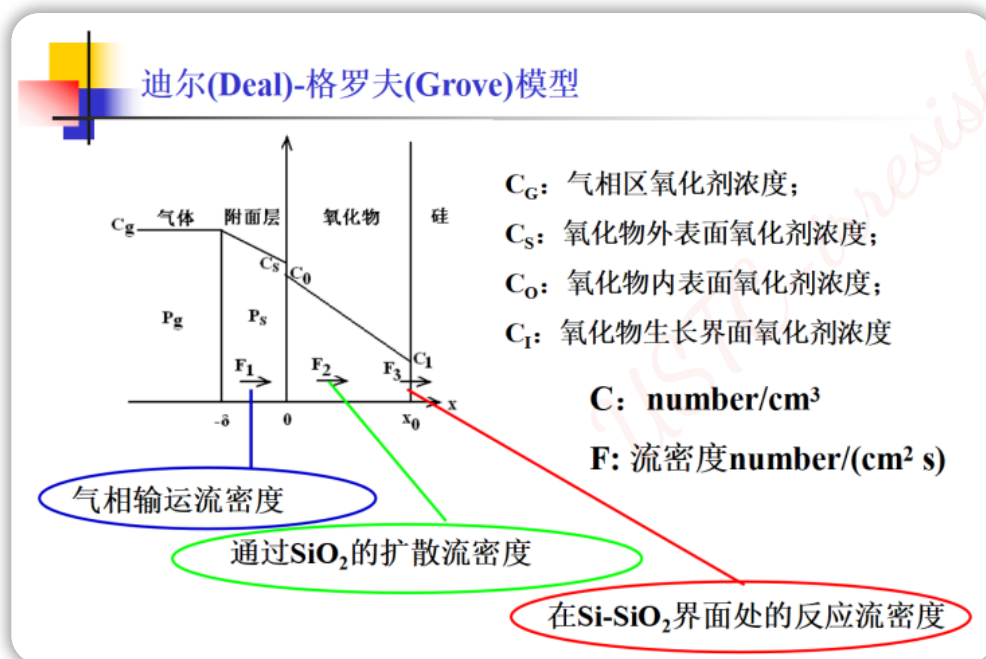
- 结合了干氧氧化和水汽氧化的优势，具好的生长速率和质量

4. 氢氧氧化

- 可以在很宽的范围内变化水汽的压力

3. 制备较厚的二氧化硅膜采用干氧——湿氧——干氧相结合的氧化方法

4. 热氧化生长动力学模型（迪尔—格罗夫模型，DG模型，线性—抛物线模型）



整个过程可以分为：气流在附面层二氧化硅氧化物表面的气相质量输运过程、在氧化物体内的扩散过程、在氧化物—硅界面的化学反应过程

1. 如果氧化剂在二氧化硅中扩散系数很小，此时**二氧化硅的生长速率有扩散速度决定**，称**扩散限制**
2. 如果氧化剂在二氧化硅中扩散系数很大，此时**二氧化硅的生长速率由化学反应速率决定**，称**反应限制**

5. 热氧化生长速率

1. **氧化时间很短时是线性氧化规律**，二氧化硅厚度与时间呈线性关系。线性氧化规律中，二氧化硅生长速率由表面化学反应速率决定，**是表面化学反应限制**
2. **氧化时间很长是抛物线氧化规律**，生长速率由扩散速度决定，是**扩散限制**

3. 氧化开始时服从线性氧化规律，生长速率受反应速率限制；当二氧化硅膜达到临界厚度时，将服从抛物线规律，受扩散限制

6. 氧化速率与哪些因素有关

1. 氧化剂分压

增大氧化剂分压，氧化生长速率增大

2. 氧化温度

升高氧化温度，氧化生长速率增大

3. 硅表面晶向

抛物型氧化规律与晶向无关，线性氧化规律受晶向影响，原子面密度高的晶面具有高的氧化速率

4. 杂质（利用分凝现象，B在二氧化硅中浓度高于硅，P反之）

掺杂硼能增大抛物型氧化速率常数，不影响线性（B替代Si使网络中非桥键氧数目增多，网络强度降低，让氧化剂更容易扩散）

掺杂磷增大线性氧化速率常数，不影响抛物型（P积聚在靠近界面的硅中，加快氧化速率）

5. 水汽

对于干氧化是杂质，要及时去除

6. 钠

氧化层中存在高浓度钠会加快氧化速率（钠以氧化物形式存在于二氧化硅中，增多氧原子数、增多非桥键氧）

7. 氯

氧化剂中加入一定的氯能改善界面特性，增大氧化速率

H2 扩散

1. 扩散的微观机制

1. 间隙式扩散（钠钾铜等，依靠热涨落跨过势垒，温度越高越容易扩散）
2. 替位式扩散（铝镓砷等，需要空位和热涨落，比间隙式更难扩散）

2. 扩散系数与方程

1. 菲克第一定律：在有限基体中，杂质浓度存在梯度分布将发生扩散运动。浓度梯度是扩散的动力

$$J(x,t) = -D \frac{\partial C(x,t)}{\partial x} \quad (1)$$

$$J(x,t) = -D \frac{\partial C}{\partial x} \quad (1)$$

扩散系数与扩散温度、杂质类型和杂质浓度等有关（扩散激活能）

$$D = D_0 \exp\left(-\frac{E_a}{kT}\right) \quad (2)$$

2. 菲克第二定律（扩散方程）

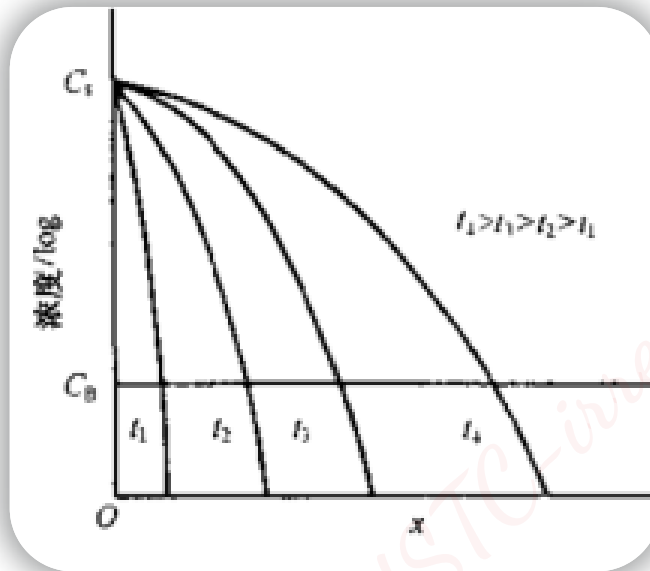
$$\frac{\partial C(x,t)}{\partial t} = D \frac{\partial^2 C(x,t)}{\partial x^2} \quad (3)$$

3. 传统扩散工艺杂质分布形式及存在问题

1. 恒定表面源扩散（硅片表面杂质浓度不变）

1. 杂质分布形式是余误差函数

扩散时间越长，扩散深度越深



$$C(x,t) = C_s \operatorname{erfc}\left(\frac{x}{2\sqrt{Dt}}\right) \quad (4)$$

$$Q(t) = \frac{2}{\sqrt{\pi}} C_s \sqrt{Dt} \quad (5)$$

2. 结深

如果扩散杂质与衬底掺杂类型不同，在与衬底浓度相等的位置会形成PN结，结深为

$$x_j = 2 \operatorname{erfc}^{-1} \frac{C_B}{C_s} \sqrt{Dt} \propto \sqrt{Dt} \quad (6)$$

PN结越深，结深处杂质浓度梯度越小

3. 存在问题

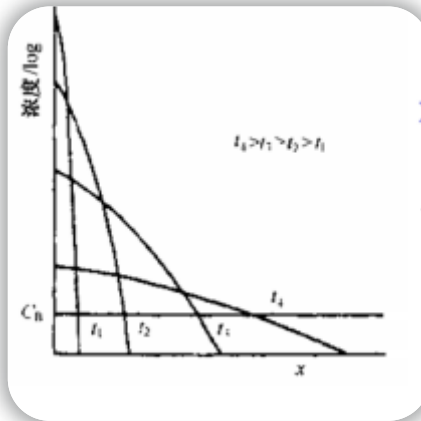
1. 很难通过改变温度控制表面杂质浓度 C_s

2. 扩散中温度对杂质分布和扩散深度影响大（影响扩散系数）

2. 有限表面源扩散（扩散过程中杂质数量总数保持不变）

1. 杂质分布是高斯函数形式

有限表面源扩散的杂质浓度可以控制



$$C(x, t) = \frac{Q}{\sqrt{\pi Dt}} \exp\left(\frac{-x^2}{4Dt}\right) \quad (7)$$

2. 结深

杂质浓度梯度随扩散结深增加而减小。扩散时间越长、温度越高，结深越深

4. 两步扩散工艺（结合恒定和有限表面源扩散）

1. 第一步**预扩散**：恒定表面源扩散（低温、短时），目的是为了控制杂质数量
2. 第二部**主扩散**：有限表面源扩散（高温），目的是为了控制表面浓度和扩散深度

主扩散起决定作用，最终杂质分布服从高斯分布

5. 杂质与缺陷的相互作用

1. 替位杂质与空位作用、替位杂质与间隙杂质作用
2. B、P的扩散依靠空位扩散和间隙扩散两种机制进行
3. 扩散系数与杂质浓度有关的可能解释是：扩散理论建立在杂质与空位的相互作用上，因此与空位浓度成正比，同时掺杂杂质诱导荷电态空位，增大空位浓度

6. 氧化增强扩散（OED）

1. 氧化增强扩散：在氧化气氛中，杂质的扩散明显增强的现象
2. 机理：氧化时在硅—二氧化硅界面中产生大量间隙式硅原子，间隙原子与替位原子（B、P）相互作用，杂质以替位—间隙交替运动，扩散速度快于空位机制

锑的氧化扩散阻滞：

是因为锑的扩散机制是空位扩散，氧化时间隙硅原子与空位不断复合降低空位浓度

7. 新型扩散工艺

1. 快速气相掺杂（RVD）

掺杂剂发生反应产生杂质、硅片快速均匀加热

1. 优点

- 能够形成超浅结
- 杂质原子直接从气相转变为硅表面吸附的固态，向硅中扩散（相比于传统工艺，在硅表面不形成含有杂质的氧化层）

2. 缺点

- 需要较高温度
- 杂质分布是非理想的指数形式，峰值在表面处

2. 气体浸没激光掺杂（GILD）

硅表面吸收高能量密度脉冲变为液体层、气态掺杂源光解热解产生杂质、杂质在液态中能快速均匀扩散

是制作突变型杂质分布、超浅深度和极低串联电阻的方法

1. 优点

- 高能量密度脉冲几乎只被表面吸收，硅体内仍在低温，不会发生扩散（体内杂质分布不受影响）
- 浅结、可控制脉冲时间和密度实现可控掺杂深度
- 杂质分布均匀、可以形成界面陡峭的杂质分布形式
- 不需要退火过程

H2 离子注入

离子注入是集成电路制造中制造浅结的一种常用掺杂工艺

1. 离子注入的概念、

离子注入是用一定能量的杂质离子轰击要掺杂的靶材料，让杂质离子进入靶内实现掺杂的目的

2. LSS理论、核阻止和电子阻止

LSS理论描述注入离子在靶内的能量损失机制，从而得到离子在靶内的分布

1. LSS理论：注入离子在靶内的能量损失包括核阻止和电子阻止两个独立的部分

2. 核阻止（核碰撞）：注入离子和靶原子核之间的碰撞

- 可能发生大角度散射
- 碰撞噪声晶格损伤，形成缺陷

3. 电子阻止（电子碰撞）：注入离子与靶内自由电子和束缚电子间的碰撞

- 散射角度很小，注入离子运动方向基本不变

轻离子以电子阻止为主，重离子以核阻止为主

3. 注入离子在无定形靶内的分布

1. 纵向分布：认为服从高斯分布

注入离子的浓度分布以平均投影射程 R_p 为轴两侧对称分布（高斯分布）

注入离子浓度的峰值不在表面，在平均投影射程处

实际分布：在远离峰值时偏离高斯分布，偏离与注入离子和靶原子的相对质量有关

质量轻的注入离子（相对于靶硅原子，如硼）更容易发生大角度散射，多数离子注入深度低，分布在平均投影射程左侧偏离

质量重的注入离子散射角度小，多数离子注入深度深，分布偏差发生在平均投影射程右侧

2. 横向分布

注入离子存在横向分布，同种离子注入能量越高横向效应越严重，相同注入能量质量越轻横向效应越严重

4. 离子注入如何实现掺杂浓度和注入深度的控制？

1. 注入深度由注入离子能量控制

2. 掺杂浓度由离子注入剂量控制

5. 离子注入深度与入射离子能量和离子种类的关系？

1. 能量相同时，轻离子注入深度更大

2. 入射离子能量越高，射程越大

3. 在能量一定的情况下，轻离子比重离子射程要深（注入深度深）

6. 沟道效应

1. 沟道效应是：当离子注入的方向与靶晶体某晶面平行时，离子将受到很少的核碰撞，注入深度很深

由于沟道效应，注入离子的浓度分布偏离高斯分布，产生很长的拖尾

2. 避免方法

1. 使晶体主轴方向偏离注入方向

2. 预先非晶化（使用硅等离子注入使表面形成非晶层）（增加注入剂量造成更多晶格损伤，减少沟道）

7. （轻杂质）形成浅结的方法

轻杂质由于质量轻，平均投影射程深，且更容易偏转进入沟道造成拖尾，一般难以形成浅结，方法是：

1. 在极低能量下注入（问题：沟道效应更明显、离子束发散严重）

2. 预先非晶化（先用重离子注入形成非晶层）（增多核碰撞，就削弱沟道效应）

3. 采用快速退火工艺（退火时间短，避免杂质扩散）

8. 晶格损伤与离子质量的关系

轻离子注入造成的损伤区域大，损伤密度小；重离子造成的损伤区域小，损伤密度大

将使得晶体变为完全无序的非晶区的注入剂量称为**临界剂量**，与注入离子质量和靶温有关（靶温升高，剂量增大）

9. 晶格损伤的恢复——退火

注入离子造成晶格损伤，并通常是间隙杂质而对载流子输运没有贡献

1. 热退火：在一定温度下，将由杂质离子注入的硅片经过适当时间的热处理实现**晶格恢复**和**激活杂质**的目的（是固相外延的过程）

- 晶格恢复：去除损伤，恢复晶体结构，恢复迁移率和少子寿命
- 激活杂质：从间隙杂质变为替位杂质，处于电活性状态

2. 快速退火：缩短退火时间以减弱杂质扩散（激光、电子书、非相干宽带光源）

10. 离子注入的特点

- 离子注入的深度、浓度是两个独立控制的过程（相比于传统热扩散）
- 离子注入的横向效应远小于热扩散
- 离子注入时衬底温度保持在低温或室温（相对于热扩散）
- 离子注入可以实现高的杂质纯度，可以精确控制掺杂数目

H2 物理气相沉积

PVD是薄膜生长技术

1. 什么是物理气相沉积？

PVD是通过某种物理过程将淀积物的原子或分子转移到衬底上，形成薄膜的技术

PVD可由两种工艺实现

- 蒸发
- 溅射

PVD所生长的材料以物理方式由固相转为气相，经过低压区域吸附、扩散、凝结在衬底上形成薄膜

PVD的生长条件要求

- 高真空（真空度与平均自由程满足： $\bar{\lambda} = \frac{kT}{\sqrt{2}\pi d^2 P}$ ）
- 高纯度材料源

- 洁净光滑的衬底表面
- 能量源（提供从源到衬底间输运过程的能量）

2. 几种蒸发工艺的加热方式和各自特点？（高亮优点、加粗缺陷）

1. 电阻加热蒸发：直流电流经高熔点材料，焦耳热加热蒸发源

操作简单、蒸发速率快而应用广泛

2. 电子束蒸发：电子束轰击蒸发材料并加热气化

- 可蒸发高熔点材料（相比于电阻加热具有更高的能量密度）
- 可实现高纯薄膜淀积（不与盛放蒸发源的容器材料交叉污染）
- 电子枪的一次电子和蒸发材料发出的二次电子可能使蒸发原子和残余气体电离，影响薄膜质量
- 结构复杂还贵

3. 脉冲激光蒸发：高能聚焦激光束轰击

- 可蒸发高熔点材料
- 可实现高纯薄膜点击
- 可保证淀积不同熔点材料的化合物薄膜的成分比例
- 功耗大还贵

4. 高频感应源蒸发：高频电磁场加热蒸发材料

- 蒸发速率大
- 蒸发源温度均匀而稳定，不容易产生飞溅
- 温度控制精度高且操作简单
- 功率大、贵、需要屏蔽外界电磁场

3. 什么是溅射沉积？

溅射是指让具有一定能量的离子轰击靶面、在与表面原子碰撞过程中发生能量动量转移，将固体表面原子溅射出来，进而沉积在衬底上形成薄膜

4. 溅射率S

$$S = \frac{\text{平均出射原子数目}}{\text{入射离子数目}} \quad (8)$$

1. 溅射率与入射粒子能量的关系

- **溅射阈值**：只有当入射离子能量超过一定值时才发生溅射现象，阈值与靶原子升华热有关
- 随着入射离子能量增大，**溅射率先增大，再平缓变化，最后下降**（下降是因为能量过大出现离子注入）

2. 溅射率与入射离子种类的关系

一般入射离子的原子质量越大，溅射率越高

溅射率与原子序数存在周期性变化，原子壳层填满的元素溅射率大

通常选用惰性离子（满壳层、质量高、还通常不与靶材料化学反应）

3. 溅射率与离子入射角的关系

溅射率先随入射角度增大而增大，后迅速下降（掠入射的影响）

5. 溅射工作气压的影响

1. 淀积速率

- 低气压淀积速率低
- 随气压升高，淀积速率先升高后下降（平均自由程显著下降，过高时受到过多散射）

2. 薄膜质量

- 工作气压低可以提高薄膜致密性和台阶覆盖性

6. 主要溅射方法

1. 直流溅射

- 要求靶标具有好的导电性
- 只能淀积导电材料
- 溅射率低

2. 射频溅射

- 能淀积金属和非金属材料
- 存在自偏压效应
- 淀积速率低

3. 磁控溅射

- 淀积速率相比其他方法高一个数量级
- 工作气压可以明显降低进而改善薄膜质量

4. 反应溅射：以纯金属作为靶标，工作气体中加入活性气体，在溅射沉积时同时发生化学反应生成化合物

5. 偏压溅射：衬底施加直流负偏压，这样在淀积时衬底可以受到一定数量正离子轰击，有助于：

- 提高原子在衬底表面的迁移和化学活性
- 提高薄膜密度和质量
- 抑制薄膜晶粒细化
- 清除衬底表面的吸附气体

7. 溅射比蒸发工艺的优势

- 台阶覆盖性比蒸发工艺好
- 辐射缺陷远少于电子热蒸发
- 可以淀积介质材料
- 制备的复合材料和合金性能更好

H2 化学气相沉积

是一种薄膜制备工艺

1. 什么是化学气相沉积？

化学气相沉积时把含有构成薄膜元素的气态反应剂，或液态反应剂的蒸汽，以合理的流速引入反应室，在衬底表面发生化学反应形成薄膜的方法

反应室的纵向结构可抽象为：主气流区（平流层）→边界层→硅片衬底表面

边界层：

- 气流流速方向不存在速度梯度，垂直气流流速方向的流速为抛物线变化（满足这两个条件称泊松流）
- 边界层中存在纵向气流流速梯度和反应剂浓度梯度（反应剂以扩散形式从主气流向衬底表面运动）

2. CVD的生长动力学模型—Grove模型

1. Grove模型：影响薄膜淀积速率的限制机制有两个

- 反应剂在边界层中的输运限制
- 反应剂在衬底表面的化学反应限制

与热氧化生长中的动力学D-G模型不同的是，这里没有固相扩散过程（氧化剂在二氧化硅中扩散）

2. 主要限制机制

- 当质量输运系数 h_g 远高于表面化学反应速率常数 k_s 时，化学反应速率是限制机制
- 当质量输运系数 h_g 远小于表面化学反应速率常数 k_s 时，质量输运是限制机制

3. 薄膜淀积速率G

$$G = \frac{k_s h_g}{k_s + h_g} \frac{C_g}{N_1} \quad (9)$$

C_g, N_1 分别是主气流中反应剂浓度、形成单位体积薄膜需要的原子数

1. 反应剂浓度的影响

薄膜淀积速率正比于反应剂浓度

2. 温度的影响

- 当化学反应速率是主要限制机制时，由于

$$k_s = k_0 \exp\left(-\frac{E_a}{kT}\right) \quad (10)$$

敏感于温度，因此温度升高，化学反应速率增大，薄膜淀积速率增大

当化学反应速率增长到与质量输运速率接近时，淀积速率趋于稳定，限制转变为质量输运限制

- 当质量输运是主要限制机制时受温度影响小

3. 主气流速率的影响

主气流速率影响质量输运速率，淀积速率与主气流速率的平方根成正比

适当增大气流速率可以提高淀积速率，最终会达到极大值而与气流速率无关（速率过高雷诺数过大，形成湍流）

$$G \propto h_g \propto \sqrt{U} \quad (11)$$

4. 化学气相沉积系统及其特点

1. 常压化学气相沉积系统APCVD

- 淀积速率高，适合较厚介质薄膜的淀积
- 容易出现污染、台阶覆盖性、均匀性差
- 淀积速率受质量输运限制

2. 低压化学气相沉积系统LPCVD

降低气压可以增大质量输运系数 h_g

- 不受质量输运限制，产率高
- 低压强可以降低气相成核
- 台阶覆盖性、均匀性比APCVD好
- 沉积速率低、工作温度高、存在气缺现象
- 淀积速率受化学反应速率限制

减弱气缺现象的方法

1. 在水平方向上形成温度梯度加快化学反应速率
2. 采用分布式气体入口
3. 增大气流速度

3. 等离子增强化学气相沉积PECVD

不同于AP\LPCVD依靠热能激活和维持化学反应，PECVD依靠射频等离子体激活和维持反应，这样可以在低温下实现反应

- 可以实现低温淀积
- 台阶覆盖性、均匀性好
- 电学特性好、真空密度低
- 淀积速率受化学反应速率限制

5. CVD淀积部分材料（弱要求）

1. 多晶硅：通常采用LPCVD热分解硅烷制备
2. 二氧化硅：可以在三种系统中实现

3. 氮化硅

- 作为掩蔽层时采用LPCVD淀积
- 作为钝化层时采用PECVD淀积

4. 金属钨：用作局部互连材料、填充接触孔和通孔

5. 氮化钛：用作扩散阻挡层、用作覆盖层

H2 外延

Epitaxy: 外延

1. 什么是外延？

外延是指在单晶衬底上按照衬底晶向生长单晶薄膜

2. 外延生长模型是？

外延层的生长模型是二维层状生长模型，生长动力学模型是Grove模型

高温、低生长速率容易生长单晶外延层；低温、高生长速率容易生长多晶薄膜

3. 生长高质量外延层的要求？

- 具有完美的晶体结构
- 精确控制的掺杂浓度
- 外延层与衬底间具有突变型杂质分布

4. 外延层的生长速率？

外延层的生长速率受温度、反应剂浓度、衬底晶向、气流速率的限制

1. 温度

对同一硅源，低温时，生长速率受化学反应速率限制，随温度升高生长速率加快

但当温度较高时，生长速率受气相质量输运限制，对温度变化不敏感

2. 反应剂浓度

反应剂浓度低时，生长速率随反应剂浓度增大加快并逐渐达到最大

反应剂浓度再增大，生长速率将下降（中间反应生成腐蚀产物，腐蚀速率高于生长速率，表观为负）

3. 衬底晶向

不同晶向下晶面的键合能力不同，键密度大的晶面具有强的键合能力，生长速率更快

4. 气流速率

在高温下，生长速率受气相质量输运限制，气流速率增大生长速率增大，直到反应限制转变为化学反应限制时生长速率不再随气流速率变化

5. 扩散与自掺杂效应

1. 扩散效应：指在生长外延层的过程中，衬底中的杂质和外延层中的杂质互相扩散，引起界面附近杂质浓度分布变缓
2. 自掺杂效应：指在生长外延层的过程中，衬底杂质或外延气体中杂质掺入外延层，导致外延层中的杂质分布偏离理想情况

6. 减小自掺杂效应影响的方法

1. 对多数杂质，在保证外延质量的速度的前提下降低外延温度
2. n型衬底采用蒸汽压低、扩散速率低的杂质作为掺杂杂质
3. 衬底杂质采用离子注入法掺杂，降低衬底表面杂质浓度
4. 重掺杂衬底应采用轻掺杂薄层封堵衬底的底面和侧面以减少杂质外逸
5. 采用低压外延

7. 低压外延

- 能减小自掺杂效应
- 能减少多层外延层间的过渡区
- 可以降低外延温度抑制扩散效应
- 生长速率低，低温使晶格完整性受影响
- 反应室需要承受高内外压差

8. 硅烷热分解法（高亮优点，加粗缺陷）

是常用的外延工艺，淀积率高

利用硅烷热解生成硅原子，进而被衬底表面吸附而生长外延层

- 反应不可逆，不会生成腐蚀性中间产物
- 反应温度较低，削弱自掺杂和扩散效应的影响
- 杂质玷污少，可制备高电阻率外延层
- 硅烷存在自分解现象，可能生成多晶
- 硅烷易氧化，影响外延层质量
- 硅烷热分解法生长的外延层缺陷密度高

9. SOI技术（绝缘衬底外延硅技术）与SOS

SOS是一种比较成熟的SOI技术，是在蓝宝石或尖晶石衬底上进行外延的技术

- 具有小的寄生电容
- 提高器件抗辐射能力
- 抑制CMOS器件的门锁效应

- 由于是异质外延，衬底材料需要匹配硅的热膨胀系数和晶格常数

10. 分子束外延 (MBE)

是在超真空环境下，将热分子束（原子束）直接喷射在洁净的单晶衬底表面，并在其上生长形成外延层的技术

- 真空度高，可生成高质量外延层
- 低温抑制扩散、自掺杂效应的影响
- 可以实现原子级精确控制外延层组分、掺杂浓度和杂质分布
- 设备复杂、贵、成本高、生产效率低

MBE由超高真空系统、生长系统和信息分析监控系统组成

H2 光刻

光刻 (lithography) 是集成电路制造中的图形工艺

1. 什么是光刻？

光刻是将掩模版上的几何图形转移到，覆盖在硅衬底表面对光辐照敏感的光刻胶膜上的工艺

利用光刻胶图形作为保护膜，对选定区域进行刻蚀或离子注入形成器件和电路结构

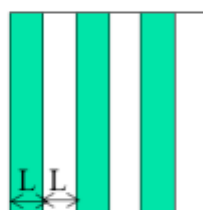
2. 光刻的工艺流程？

涂胶 → 前烘 → 曝光 → 显影 → 坚膜 → 刻蚀 → 去胶 (12)

3. 光刻的分辨率？

1. 光刻分辨率R：由光刻工艺得到的光刻胶图形中可分辨线条的最小线宽

物理含义为每mm最多能刻蚀出的可分辨的线条数（下图认为线宽与线间距等宽）



$$R = \frac{\lambda}{2L} \quad (13)$$

显然线宽越小分辨率越高

2. 光刻分辨率的限制因素

■ 海森堡约束

$$\Delta p \Delta L \geq h \Rightarrow \Delta L \geq \frac{\lambda}{2} \quad (14)$$

即光的波动性体现的衍射效应限制最小线宽为光源波长的一半

■ 光源离子质量与动能

$$\Delta L \geq \frac{\lambda}{2} = \frac{h}{2\sqrt{2mE}} \quad (15)$$

4. 实际光刻工艺的最小线宽

投影式光刻系统的最小线宽由瑞丽判据决定

$$a = k_1 \frac{\lambda}{NA} \quad (16)$$

k_1, NA 分别是工艺参数、数值孔径大小

正胶、负胶

1. 正胶：没有被掩模版遮挡的曝光区的光刻胶在显影时溶解
2. 负胶：被掩模版遮挡的曝光区的光刻胶自显影时溶解
3. 正胶的分辨率比负胶高

5. 改善光刻中驻波效应的方法

曝光时，进入光刻胶层的光如若未被完全吸收，则将被衬底表面反射而发生干涉，形成间隔为 $\frac{\lambda}{2n}$ 的强弱相间的曝光区域

光刻胶曝光不均匀可能影响线宽进而降低分辨率，解决方法是：

- 在光刻胶表层或底部涂抹抗反射图层
- 曝光后进行烘焙，使感光剂扩散形成平均曝光效果

6. 曝光光源和曝光系统

1. 曝光光源（近紫外NUV、深紫外DUV、极紫外EUV）

- 高压水银灯
- 准分子激光器（DUV，深紫外）

2. 曝光系统（掩模版与光刻胶层的接触方式区分）

- 接触式（contact）（工艺中已淘汰）
 - 光刻胶污染掩模版、掩模版寿命低、成品率低
- 接近式（proximity）（与光刻胶间隔距离s）

- 可避免光刻胶引起掩模版损伤

- 衍射效应强、分辨率低

最小线宽为 $1.4\sqrt{s\lambda}$ ，只适合3微米以上工艺

- 投影式 (projection)

- 分辨率高

- 更容易制作掩模版

投影系统的最小线宽（前面说过了）为 $a = k_1 \frac{\lambda}{NA}$

显然对于投影系统，提高分辨率需要减小波长、增大数值孔径

7. 焦深DOF

焦深：焦点深度

对某一物体聚焦成像时，焦平面上肯定是清晰的，同时焦平面两侧一定厚度范围内也是清晰的，这一厚度就是焦深

显然焦深大，能看清的范围就更广

$$DOF = k_2 \frac{\lambda}{(NA)^2} \quad (17)$$

可以看见，数值孔径小焦深大，但这样光刻分辨率会下降

8. 离轴照明、相移掩膜、光学邻近修正、浸没式光刻提高分辨率的原理？

1. 离轴照明 (off-axis illumination)

投影式系统的光源采用离轴照明，可以收集更多高级次衍射光以提高分辨率

但是由于偏离主轴，衍射光束不对称，光强差别大，同时会增大焦深，离轴照明是以牺牲分辨率为代价增大焦深

实现同样的分辨率，离轴照明比在轴照明需要更小的数值孔径，因此可以在相同的光刻分辨率下实现更清晰的效果

2. 相移掩膜 (phase-shift mask, PSM)

通过在掩模版的某些图形上增加或减少一个透明介质层，使光通过这一介质层后产生 180° 相依，与邻近光产生干涉相消而减弱衍射对分辨率的影响

3. 光学邻近修正 (optical proximity correction, OPC)

在掩模版上进行图形修正以补偿由于衍射带来的光刻图形失真

4. 浸没式光刻 (immersion lithography)

是在光刻胶与光学系统间增加一层折射率比空气大的介质，实际上是增大数值孔径，从而增大分辨率

9. X射线光刻与电子束直写（下一代光刻技术）

1. X射线光刻

- 影响分辨率的因素是半阴影和几何畸变（波长短，衍射效应不明显）
- 需要平行X射线光源以解决X射线难聚集的问题
- 光刻胶对X射线吸收率低

2. 电子束直写

- 是无掩模曝光技术
- 分辨率高
- 曝光效率低
- 存在邻近效应（散射使电子路径偏折降低分辨率）

10. 湿法刻蚀与干法刻蚀

1. 湿法刻蚀（3微米以上工艺）

是刻蚀溶液与被刻蚀薄膜发生化学反应以出去没有光刻胶保护的薄膜

- 工艺简单、设备简单
- 刻蚀的选择性好（不与衬底、掩模版反应）
- 因为化学反应一般是各向同性，侧向刻蚀严重

2. 干法刻蚀

是利用等离子技术的气态刻蚀

刻蚀气体等离子化与被刻蚀材料反应或发生溅射，气态产物随后排出

- 各向异性，图形保真度好、分辨率高
- 可以刻蚀湿法不能刻蚀的薄膜
- 不存在湿法刻蚀形成的酸碱溶液
- 设备复杂
- 选择性差（衬底、掩模版一起打）
- 容易造成衬底损伤

具体地干法分类

1. 等离子体刻蚀：选择性相对好，各向异性相对差
2. 溅射刻蚀：各向异性相对好、选择性相对差
3. 反应离子刻蚀（RIE）：集成前两者的好处，是工艺中广泛使用的刻蚀技术

11. 主要刻蚀气体

含氟气体+氧气（或氢气）

H2 金属化与互连

1. 尖楔现象

铝常用作互连线材料

由于硅在铝中溶解度较大，这样在接触孔处，溶解在铝中的硅快速扩散离开接触孔，铝向接触孔内运动填充硅留下的空间而渗入硅层

简写深度与结深相当，可能引发pn结短路

2. 电迁移现象及改进方法

电迁移：在高电流密度作用下，具有大动量的电子与金属原子撞击发生动量交换，金属原子沿着电子流方向迁移，这就是电迁移

电迁移是一种高电流密度作用下的质量输运过程

电迁移的结果将是：阳极端金属原子堆积（形成小丘），造成光刻和布线的困难；阴极因为金属原子离开形成空洞，造成互连线开路

- 使用竹状结构铝引线
- 在铝中附加合金成分形成合金（代价是增大引线电阻和不易刻蚀性）
- 采用三层夹心结构（在两层铝膜间增加扩散阻挡层）
- 采用新的互联金属材料（Cu，抗电迁移）

3. Cu和低介电常数互连体系（低k）

1. Cu互连

- 电阻率低、抗电迁移性好、不存在尖楔现象
- 需要增加扩散阻挡层（Cu扩散能力强）

为了降低互连线延迟时间而采用Cu-low_k互连体系

2. 双大马士革工艺（双镶嵌工艺）

与铝不同，Cu不能产生挥发性卤化物而不能进行干法刻蚀，需要用双大马士革工艺布线

在介质上加工通孔和引线沟槽，金属Cu同时填充通孔和引线，用平坦化工艺将多余的Cu抛光，完成后将金属层镶嵌到通孔和沟槽里

- 优点：工艺简单，成本降低

4. 多层金属互连

多层互连将互连线的横向平铺变为多层纵向互连

- 可以降低互连延迟时间
- 单位芯片面积可用互连线面积成倍增加
- 减小芯片面积，降低成本

5. 化学机械抛光（CMP）

是平坦化工艺的一种，利用化学腐蚀和机械研磨共同作用平坦化表面

平坦化工艺必要性

- 为提高分辨率减小数值孔径导致焦深DOF减小，需要平坦化以充分曝光
- 消除介质台阶存在的金属减薄现象
- 提高图形转移精度

CMP的优点和缺点

- 全局平坦化
- 可同时平坦化多层材料
- 改善台阶覆盖性并减少表面缺陷
- 对介质层和金属层都可平坦化（解决Cu不易刻蚀的问题）
- 适合量产
- 工艺可控性低，可能引入新杂质
- 损耗高，维护贵

H2 工艺集成

集成电路中各原件必须进行电隔离，只通过互连连接

1. 局部场氧化隔离工艺（LOCOS）（0.5微米以上MOS集成）

问题：

- **鸟嘴区**：氧化剂通过二氧化硅缓冲层横向扩散，氧化反应横向扩展，生成逐渐变薄的二氧化硅层
鸟嘴区使局部场氧化区侵入有源区，不利于提高集成度
- 场氧化层表面不平坦影响光刻和薄膜沉积
- 存在窄隔离区场氧化层减薄

2. 浅槽隔离工艺（STI）（0.25微米以下）

STI可以在全平坦化条件下实现无鸟嘴区

3. 阱：在衬底上制备导电类型相反的掺杂区域称为阱（通常由离子注入形成，比衬底掺杂浓度高）

4. 轻掺杂漏源结构（LDD）

作用：

- 承受漏源间高电压，减弱漏源电场
- 克服热载流子注入效应
- 增大漏源穿通电压

5. 自对准技术

是利用单一掩模版在硅片上形成多层自对准结构的技术

- 可以减少光刻次数
- 消除多块掩模版之间的对准容差
- 降低接触电阻

6. CMOS新工艺

1. 迁移率增强技术 (MET, Mobility)

通过人为引入应力造成晶格畸变改变载流子的输运特性，提高器件电流驱动能力

2. 高k-金属栅结构 (HKMG)

传统集成电路以二氧化硅为栅介质，重掺杂多晶硅作为栅电极

随着器件尺寸缩小，栅长和沟道长度减小将出现短沟道效应，栅极对沟道控制能力减弱

栅极电容决定栅极对沟道的控制能力，因此选用高介电常数材料取代二氧化硅作为栅介质
并用金属栅淀积取代多晶硅栅解决杂质扩散和耗尽层问题

3. FinFET和环栅结构

解决高k介质与硅截面特性较差的问题

This Is The End