

計算機結構 HW3 Report

b07902048 資工三 李宥霆

ALU

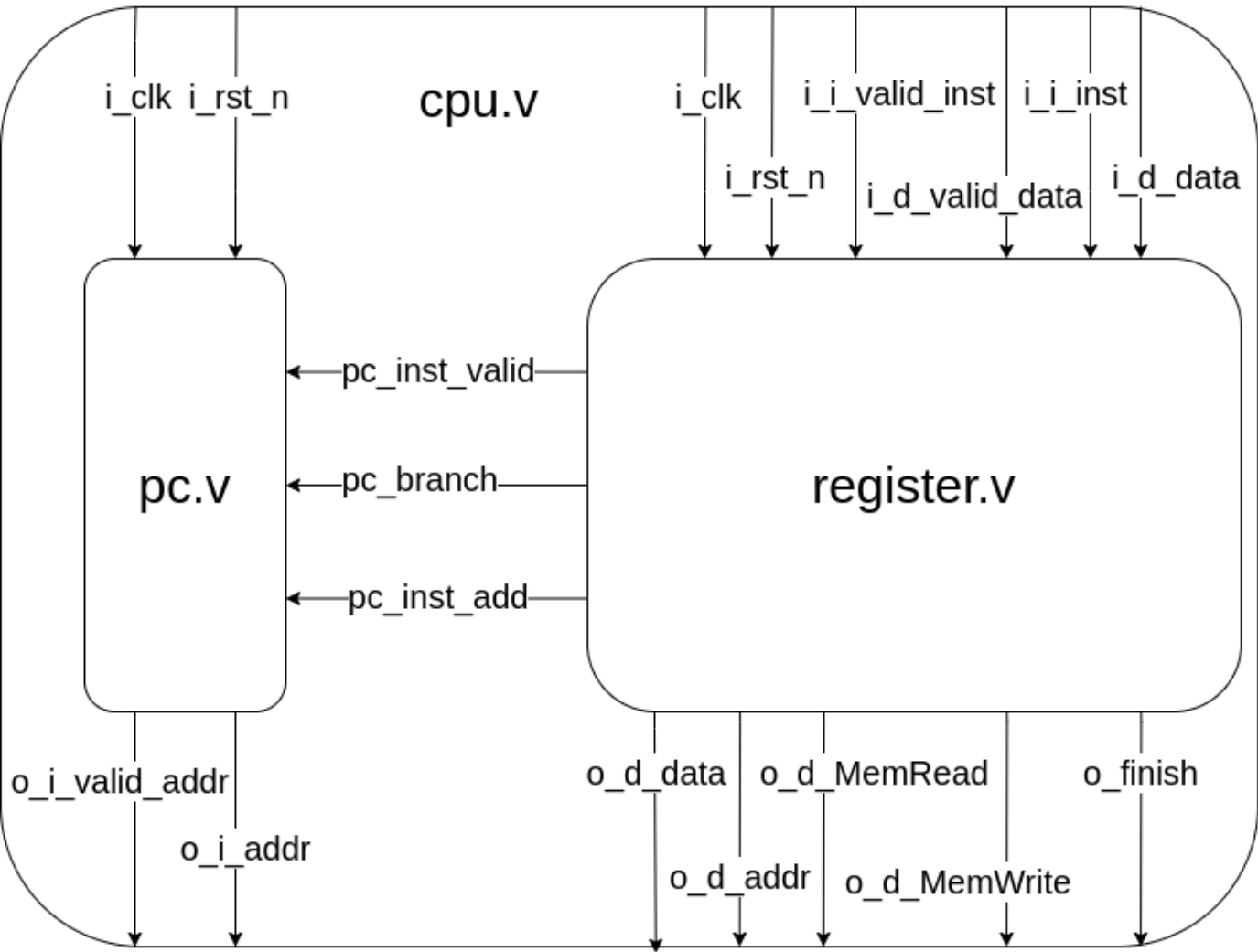
ALU耗費一個cycle做運算，並把結果在下一個cycle時丟出去

FPU

FPU耗費一個cycle做運算，並把結果在下一個cycle時丟出去

CPU

CPU分成兩個module: pc 和 register



wire	bits	action
pc_inst_valid	1	if (fetch 下一個指令), = 1 else = 0
pc_branch	1	if (branch 成立需要改動pc), = 1, else = 0
pc_inst_add	13	if (branch 成立需要改動pc), = 需要增加的pc

Register在sd完之後會等7個cycle再fctch新的指令；在ld會等data_mem回傳valid signal之後，把資料放進reg裡面，再fetch新的指令；等待inst_mem_valid和data_mem_valid進來的cycle都是保持stall的狀態