

BỘ GIÁO DỤC VÀ ĐÀO TẠO
TRƯỜNG ĐẠI HỌC CÔNG NGHỆ KỸ THUẬT TP. HỒ CHÍ MINH
KHOA: ĐIỆN – ĐIỆN TỬ



HCMUTE

TIỂU LUẬN HỌC PHẦN KỸ THUẬT SỐ
HỆ THỐNG ĐÈN GIAO THÔNG TẠI
NGÃ TƯ THỦ ĐỨC

Giảng viên hướng dẫn: ThS. Nguyễn Duy Thảo

Mã học phần và mã lớp: DIGI330163_07

Lớp học: Sáng thứ 5, tiết 1-5

Họ và tên	MSSV
Tô Ngọc Anh	24161166
Nguyễn Hồng Lịch	24161298
Trần Đình Hiếu	24161232
Nguyễn Văn Vỹ	24161465
Nguyễn Thanh Trường	24161446

Thủ Đức, tháng 12 năm 2025

MỤC LỤC

DANH MỤC HÌNH ẢNH.....	1
CHƯƠNG 1. TỔNG QUAN VỀ MẠCH ĐÈN GIAO THÔNG	2
1.1. Mục đích	2
1.2. Giới thiệu chung về hệ thống đèn giao thông ở Ngã tư Thủ Đức.....	3
1.3. Các linh kiện được sử dụng trong mạch	3
1.3.1. IC Đếm lùi BCD: 74192 (Presettable BCD Up/Down Counter).....	3
1.3.2. IC Cộng toàn phần: 74LS83 (4-bit Binary Full Adder)	4
1.3.3. IC Đếm nhị phân: 7493 (4-bit Binary Counter)	4
1.3.4. IC Giải mã đường truyền: 74HCT238 (3-to-8 Line Decoder)	5
1.3.5. IC Giải mã hiển thị: 74LS247 (BCD to 7-Segment Decoder/Driver)	6
1.3.6. IC Cổng Logic XOR: 74LS386 (Quad 2-Input XOR Gate)	6
1.3.7. Các cổng Logic cơ bản (AND, OR, NOT, OR_3)	7
1.3.8. Khối hiển thị (TRAFFIC LIGHTS & 7SEG).....	8
1.3.9. Linh kiện thụ động và hỗ trợ (CAPACITOR, RES, BUTTON)	9
CHƯƠNG 2. THIẾT KẾ VÀ MÔ PHỎNG MẠCH.....	10
2.1. Sơ đồ khối	10
2.2. Chức năng của từng khối trong sơ đồ mạch và chức năng của các linh kiện trong các khối	10
2.2.1. Khối Tạo xung & Reset.....	10
2.2.2. Khối Điều khiển trạng thái	11
2.2.3. Khối Tính toán giá trị nạp	13
2.2.4. Khối Đếm lùi.....	16
2.2.5. Khối Giải mã & Hiển thị.....	17
2.3. Nguyên lý hoạt động của mạch.....	18
2.3.1. Giai đoạn Khởi động	18
2.3.2. Giai đoạn Đếm lùi và Hiển thị.....	19
2.3.3. Giai đoạn Chuyển trạng thái và Nạp tự động	19
2.4. Mạch mô phỏng và kết quả.....	20
2.4.1. Mạch mô phỏng (Sử dụng phần mềm Proteus).....	20
2.4.2. Kết quả.....	21
TÀI LIỆU THAM KHẢO	22

DANH MỤC HÌNH ẢNH

Hình 1. IC 74192	4
Hình 2. IC 74LS83.....	4
Hình 3. IC 7493	5
Hình 4. IC 74HCT238	5
Hình 5. IC74LS247.....	6
Hình 6. IC 74LS386.....	6
Hình 7. Cổng AND	7
Hình 8. Cổng OR	7
Hình 9. Cổng NOT.....	7
Hình 10. Cổng OR_3	7
Hình 11. 7SEG-COM-AN-GRN	8
Hình 12. TRAFFIC LIGHTS.....	8
Hình 13. Tụ điện và Điện trở.....	9
Hình 14. BUTTON	9
Hình 15. Khởi tạo Xung & Reset.....	11
Hình 16. Khởi điều khiển trạng thái	13
Hình 17. Khởi tính toán giá trị nạp	15
Hình 18. Mạch giám sát.....	15
Hình 19. Khởi đếm lùi	17
Hình 20. Khởi giải mã & hiển thị	18
Hình 21. Sơ đồ mạch hệ thống đèn giao thông ở Ngã tư Thủ Đức	20
Hình 22. Kết quả mô phỏng.....	21
Hình 23. QR-Code Video kết quả mô phỏng trên phần Proteus	21

CHƯƠNG 1. TỔNG QUAN VỀ MẠCH ĐÈN GIAO THÔNG

1.1. Mục đích

An toàn giao thông hiện nay là một trong những thách thức lớn đối với mọi quốc gia, và Việt Nam cũng không ngoại lệ với mật độ phương tiện ngày càng dày đặc cùng mạng lưới giao thông phức tạp. Trong bối cảnh đó, việc điều tiết lưu thông nhằm giảm thiểu ùn tắc và tai nạn trở thành nhu cầu cấp thiết hơn bao giờ hết. Hệ thống đèn tín hiệu giao thông, vì thế, được xem là giải pháp tối ưu và không thể thay thế tại các nút giao trọng điểm. Nhận thức được tầm quan trọng thực tiễn này, nhóm chúng tôi đã lấy đó làm nguồn cảm hứng chủ đạo để xây dựng và phát triển đề tài, với mong muốn đóng góp một giải pháp kỹ thuật cụ thể dựa trên kiến thức đã học.

Từ nhu cầu thực tế đó, mục tiêu tiên quyết của đề tài là tạo ra cầu nối vững chắc giữa kiến thức lý thuyết và năng lực thực hành trong môn học Kỹ thuật số. Thay vì lựa chọn giải pháp lập trình trên vi điều khiển vốn đã phổ biến, nhóm quyết định xây dựng hệ thống điều khiển hoàn toàn dựa trên nền tảng các mạch logic rời rạc. Cách tiếp cận này buộc chúng tôi phải vận dụng triệt để các nguyên lý về Mạch Logic Tổ hợp và Mạch Logic Tuần tự, qua đó khẳng định khả năng tư duy hệ thống và hiểu sâu sắc bản chất của các công logic cơ bản trong việc giải quyết bài toán điều khiển thực tế.

Bên cạnh việc củng cố lý thuyết, đề tài còn hướng đến việc làm chủ kỹ thuật thiết kế trên các dòng IC số chuyên dụng (MSI). Chúng tôi tập trung khai thác tối đa các tính năng nâng cao của linh kiện, điển hình là việc phối hợp giữa bộ đếm đặt trước 74192 và IC cộng toàn phần 74LS83. Việc nhóm lựa chọn sử dụng mạch cộng để tự động hóa quá trình nạp giá trị thời gian, thay thế cho các công tắc cơ khí truyền thống, là minh chứng cho mục tiêu rèn luyện tư duy thiết kế phần cứng tối ưu, giúp hệ thống hoạt động tự động và chính xác hơn.

Cuối cùng, quá trình thực hiện đề tài là cơ hội để chúng tôi hoàn thiện kỹ năng phân tích, mô phỏng và xử lý lỗi kỹ thuật. Thông qua việc thiết kế sơ đồ nguyên lý và vận hành trên phần mềm Proteus, nhóm rèn luyện được khả năng nhìn nhận các vấn đề về độ trễ, tính đồng bộ và sự ổn định của hệ thống - thể hiện rõ qua việc tích hợp mạch Power-on Reset để đảm bảo an toàn khi khởi động. Đây là những bước chuẩn bị thiết yếu, xây dựng nền tảng tư duy kỹ thuật vững vàng để chúng tôi tiếp cận các môn học chuyên sâu của ngành Điện - Điện tử trong tương lai.

1.2. Giới thiệu chung về hệ thống đèn giao thông ở Ngã tư Thủ Đức

Mạch đèn giao thông được thiết kế trong đồ án này sử dụng các IC số để tái hiện nguyên lý hoạt động cơ bản của hệ thống điều khiển giao thông tại Ngã tư Thủ Đức. Hệ thống bao gồm các cụm đèn tín hiệu chỉ thị (Xanh, Vàng, Đỏ) hoạt động đồng bộ với bảng hiển thị đếm lùi thời gian 2 chữ số, giúp điều tiết luồng phương tiện tại giao lộ theo quy chuẩn an toàn.

Do đặc thù cấu tạo hoàn toàn từ các linh kiện logic rời rạc (IC số họ 74xx) thay vì vi xử lý có thể lập trình, mạch được thiết kế để hoạt động ở một chế độ tuần hoàn duy nhất với các mốc thời gian cố định. Điều này có nghĩa là mạch sẽ mô phỏng một kịch bản giao thông tiêu chuẩn, chưa thể linh hoạt thay đổi thời gian theo các khung giờ cao điểm hay thấp điểm như các trụ đèn thông minh đa chế độ ngoài thực tế.

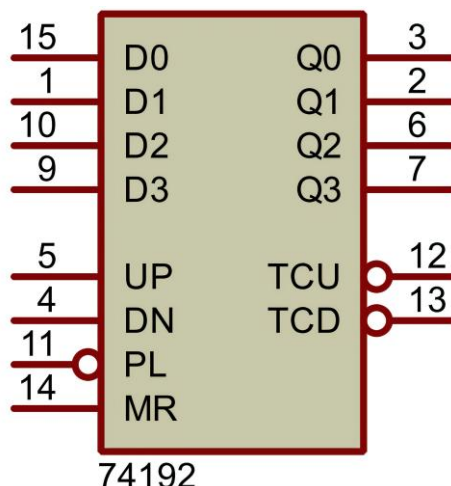
1.3. Các linh kiện được sử dụng trong mạch

1.3.1. IC Đếm lùi BCD: 74192 (Presettable BCD Up/Down Counter)

Trong hệ thống này, IC 74192 đóng vai trò là bộ đếm trung tâm cho khối hiển thị thời gian. Đây là dòng IC đếm BCD đồng bộ 4-bit có khả năng đặt trước trạng thái (Preset). Dựa trên yêu cầu đếm ngược của đèn giao thông, chúng tôi đã cấu hình IC hoạt động ở chế độ Đếm lùi bằng cách treo chân đếm lên (CP_U) ở mức cao và đưa xung nhịp vào chân đếm xuống (CP_D).

Điểm đặc biệt trong thiết kế của nhóm là việc khai thác triệt để chân nạp dữ liệu song song ($\bar{P}L$). Thay vì kết nối các chân đầu vào dữ liệu ($D_0 - D_3$) với công tắc cơ khí, chúng tôi nối chúng với ngõ ra của khối tính toán logic (bao gồm IC cộng 74LS83 và các cổng logic). Khi hệ thống chuyển pha đèn, một tín hiệu điều khiển sẽ kích hoạt chân $\bar{P}L$, cho phép 74192 nạp tức thời giá trị thời gian mới (ví dụ: 60, 05, 65) đã được tính toán sẵn, giúp quá trình chuyển đổi thời gian diễn ra tự động và chính xác tuyệt đối. Ngoài ra, các IC 74192 còn được ghép tầng thông qua chân mượn số ($T\bar{C}D$) để tạo thành bộ đếm 2 chữ số (Hàng đơn vị và Hàng chục).

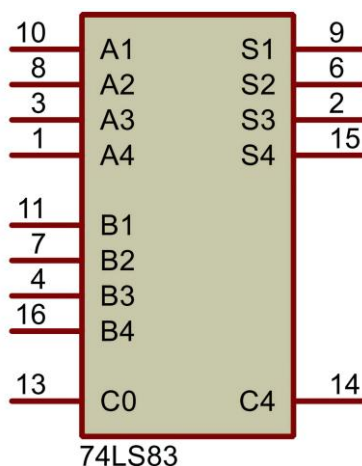
Hình 1. IC 74192



1.3.2. IC Cộng toàn phần: 74LS83 (4-bit Binary Full Adder)

IC 74LS83 là bộ cộng toàn phần 4-bit thực hiện phép cộng số học hai từ mã nhị phân cùng với bit nhớ đầu vào (C_0). Trong thiết kế của nhóm, linh kiện này đóng vai trò then chốt cho giải pháp Cộng bù để thiết lập thời gian tự động – điểm nhấn kỹ thuật của đề tài. Thay vì sử dụng hàng loạt công tắc cơ khí cồng kềnh để đặt giờ, chúng tôi sử dụng 74LS83 để tổng hợp các tín hiệu điều khiển từ máy trạng thái, tính toán ra mã BCD mục tiêu (tương ứng với các mốc thời gian 60s, 05s hoặc 65s). Ngõ ra tổng ($\Sigma_1 - \Sigma_4$) của IC được kết nối trực tiếp đến các chân đầu vào dữ liệu của bộ đếm 74192, giúp hệ thống tự động cập nhật giá trị đếm lùi chính xác theo từng pha đèn mà không cần bất kỳ sự can thiệp thủ công nào.

Hình 2. IC 74LS83

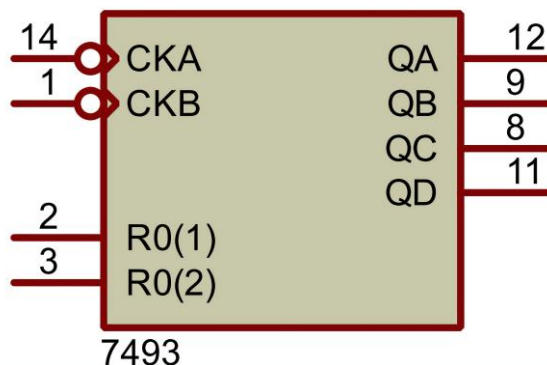


1.3.3. IC Đếm nhị phân: 7493 (4-bit Binary Counter)

IC 7493 là bộ đếm nhị phân 4-bit không đồng bộ, được nhóm sử dụng làm phần tử cốt lõi trong khối điều khiển trung tâm. Trong sơ đồ nguyên lý, linh kiện này không

dùng để hiển thị con số mà đảm nhận chức năng đếm vòng các trạng thái hoạt động. Cụ thể, 7493 sẽ đếm các xung kích hoạt (được tạo ra khi bộ đếm thời gian về 0) để sinh ra các tổ hợp mã nhị phân tại ngõ ra (Q_A, Q_B, Q_C). Các mã này đóng vai trò là tín hiệu địa chỉ đầu vào cho bộ giải mã, từ đó xác định chính xác thứ tự chuyển đổi tuần tự giữa các pha đèn (Xanh A/Đỏ B \rightarrow Vàng A/Đỏ B \rightarrow Đỏ A/Xanh B...), đảm bảo hệ thống vận hành theo một quy trình khép kín và ổn định.

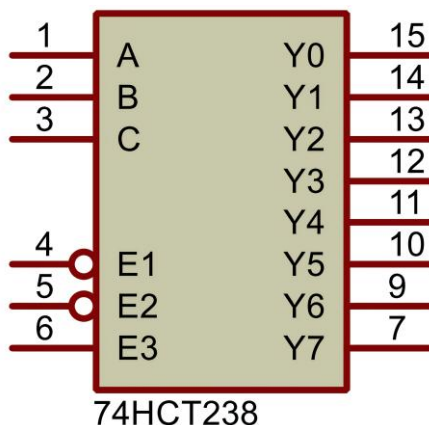
Hình 3. IC 7493



1.3.4. IC Giải mã đường truyền: 74HCT238 (3-to-8 Line Decoder)

IC 74HCT238 là bộ giải mã địa chỉ 3 sang 8 đường với đặc tính kỹ thuật quan trọng là ngõ ra tích cực mức cao. Trong thiết kế của nhóm, linh kiện này phối hợp chặt chẽ với bộ đếm 7493 để hình thành nên cơ chế phân phối trạng thái. Nhiệm vụ của 74HCT238 là chuyển đổi mã nhị phân từ bộ đếm thành 8 đường tín hiệu điều khiển riêng biệt ($Y_0 - Y_7$). Mỗi đường ra này đại diện cho một pha hoạt động cụ thể của ngã tư, đảm bảo tại một thời điểm chỉ có một trạng thái đèn được kích hoạt và gửi tín hiệu đến khối nạp thời gian, giúp hệ thống vận hành tuần tự và tránh xung đột tín hiệu giữa các tuyến.

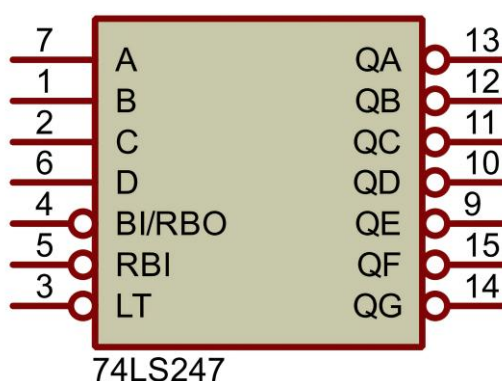
Hình 4. IC 74HCT238



1.3.5. IC Giải mã hiển thị: 74LS247 (BCD to 7-Segment Decoder/Driver)

IC 74LS247 đảm nhận nhiệm vụ giải mã tín hiệu số BCD từ bộ đếm 74192 để hiển thị trực quan lên LED 7 đoạn. Điểm ưu việt khiến nhóm lựa chọn dòng IC này thay vì các mã phổ thông khác là ngõ ra dạng cực thu hở tích cực mức thấp, có khả năng chịu điện áp tới 15V và dòng tải lớn (24mA). Đặc tính này giúp IC lái trực tiếp và ổn định các LED 7 đoạn Anode chung được sử dụng trong mạch, đồng thời hiển thị các ký tự số "6" và "9" có đầy đủ nét gạch ngang trên/dưới, mang lại tính thẩm mỹ cao hơn so với dòng 74LS47 cũ.

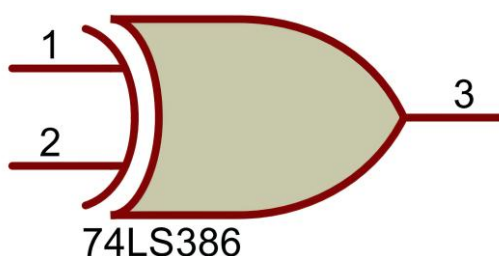
Hình 5. IC74LS247



1.3.6. IC Cổng Logic XOR: 74LS386 (Quad 2-Input XOR Gate)

IC 74LS386 chứa 4 cổng logic XOR 2 ngõ vào độc lập. Trong hệ thống, linh kiện này là một mắt xích quan trọng của mạng logic tổ hợp, được sử dụng để thực hiện các phép so sánh bit hoặc đảo trạng thái tín hiệu có điều kiện. Việc ứng dụng cổng XOR giúp nhóm đơn giản hóa đáng kể sơ đồ mạch, thay thế hiệu quả cho các tổ hợp cổng AND/OR/NOT cổng kênh khi cần xử lý các logic điều khiển phức tạp hoặc tính toán bù trong khối thiết lập thời gian.

Hình 6. IC 74LS386

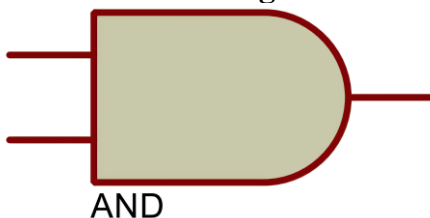


1.3.7. Các cổng Logic cơ bản (AND, OR, NOT, OR_3)

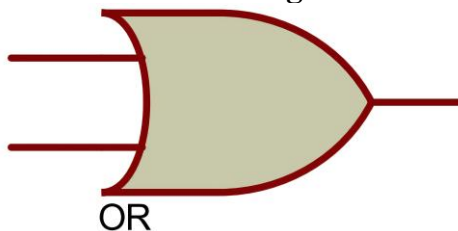
Bên cạnh các IC chức năng phức tạp, nhóm sử dụng hệ thống các cổng logic cơ bản (AND, OR, NOT) để xây dựng mạng logic tổ hợp kết nối các khối lại với nhau. Các cổng này đảm nhận nhiệm vụ xử lý tín hiệu điều khiển, đảo mức logic cho các chân kích hoạt (như \overline{PL} , \overline{MR}) và tạo các khóa chéo an toàn giữa các pha đèn.

Đặc biệt, trong thiết kế này, chúng tôi ưu tiên sử dụng cổng OR 3 ngõ vào (OR_3) tại các nút giao tín hiệu phức tạp. Việc sử dụng OR_3 thay vì ghép tầng nhiều cổng OR 2 ngõ vào giúp gom gọn các tín hiệu điều khiển từ nhiều trạng thái khác nhau (ví dụ: tín hiệu kích hoạt đèn Đỏ từ nhiều pha), qua đó giảm thiểu độ trễ truyền dẫn và tối ưu hóa không gian thiết kế mạch in.

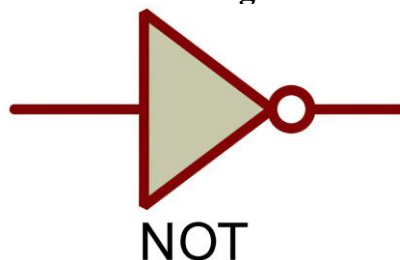
Hình 7. Cổng AND



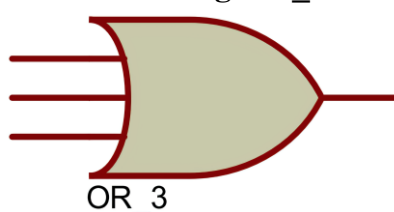
Hình 8. Cổng OR



Hình 9. Cổng NOT



Hình 10. Cổng OR_3

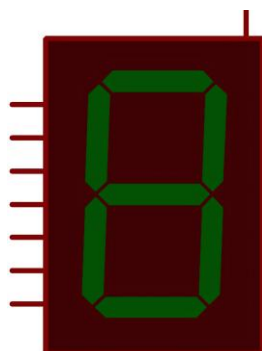


1.3.8. Khối hiển thị (TRAFFIC LIGHTS & 7SEG)

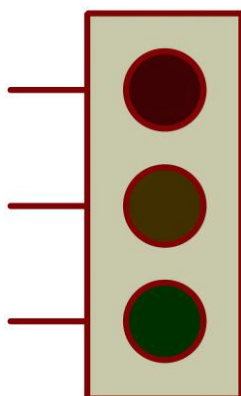
Đây là giao diện đầu ra cuối cùng của hệ thống, giúp trực quan hóa các tín hiệu điều khiển.

- Mô hình Đèn giao thông (TRAFFIC LIGHTS): Nhóm sử dụng linh kiện mô phỏng trụ đèn tiêu chuẩn để hiển thị trạng thái Xanh - Vàng - Đỏ cho hai luồng giao thông cắt nhau, giúp người quan sát dễ dàng kiểm chứng logic hoạt động của mạch.
- LED 7 đoạn (7SEG-COM-AN-GRN): Để hiển thị thời gian đếm lùi, chúng tôi sử dụng LED 7 đoạn loại Anode chung. Đây là lựa chọn kỹ thuật bắt buộc để tương thích với IC giải mã 74LS247. Do 74LS247 có ngõ ra dạng cực thu hở và tích cực mức thấp, nên cực dương của LED phải được nối lên nguồn (VCC), trong khi các đoạn LED sẽ sáng khi ngõ ra của IC kéo xuống mức thấp (GND). Cấu hình này đảm bảo dòng điện đủ lớn để LED hiển thị rõ nét và ổn định.

Hình 11. 7SEG-COM-AN-GRN



Hình 12. TRAFFIC LIGHTS



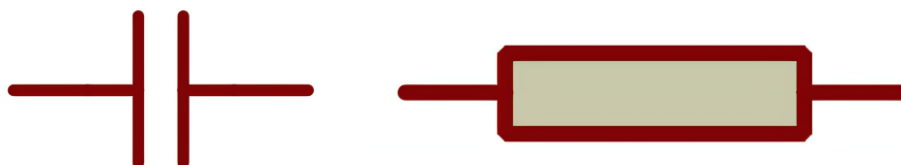
1.3.9. Linh kiện thụ động và hỗ trợ (CAPACITOR, RES, BUTTON)

Mặc dù không tham gia trực tiếp vào xử lý logic, nhóm linh kiện này đóng vai trò quyết định đến độ tin cậy và sự ổn định của toàn hệ thống khi vận hành:

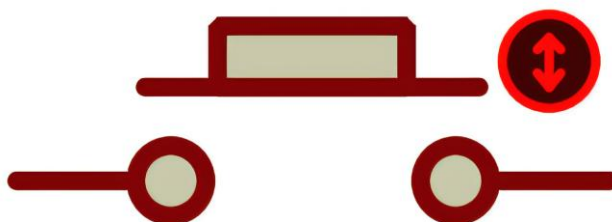
Tụ điện (CAPACITOR) và Điện trở (RES): Nhóm sử dụng tụ hóa $1\mu F$ phối hợp với điện trở $10k\Omega$ để tạo thành mạch Power-on Reset (Reset tự động khi cấp nguồn). Nguyên lý dựa trên hằng số thời gian nạp của tụ ($\tau = R \times C$). Khi vừa cấp điện, mạch sẽ tạo ra một xung kích ngắn hạn đưa vào chân Master Reset (MR) của các IC đếm, đảm bảo hệ thống luôn khởi động từ trạng thái 0 xác định, tránh hiện tượng mạch chạy loạn xạ do xung nhiễu ban đầu.

Nút nhấn (BUTTON): Được mắc song song với tụ điện trong mạch Reset hoặc tại các đường kích hoạt xung. Linh kiện này cho phép người dùng can thiệp thủ công để khôi phục hệ thống về trạng thái ban đầu hoặc tạo xung kích đơn trong quá trình kiểm tra và gỡ lỗi mạch.

Hình 13. Tụ điện và Điện trở

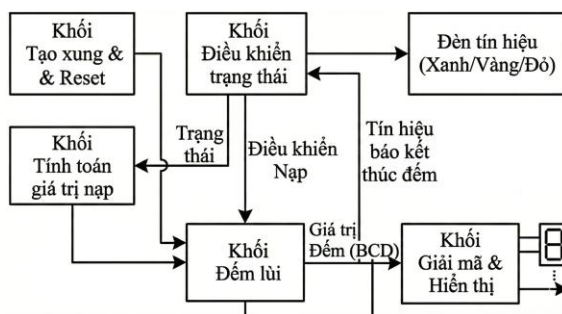


Hình 14. BUTTON



CHƯƠNG 2. THIẾT KẾ VÀ MÔ PHỎNG MẠCH

2.1. Sơ đồ khối



Hệ thống giao thông gồm 5 khối:

- Khối Tạo xung & Reset (Pulse & Reset Block)
- Khối Điều khiển trạng thái (State Machine Control Block)
- Khối Tính toán giá trị nạp (Preset Logic / Adder Block)
- Khối Đếm lùi (Countdown Timer Block)
- Khối Giải mã & Hiển thị (Decoder & Display Block)

2.2. Chức năng của từng khối trong sơ đồ mạch và chức năng của các linh kiện trong các khối

2.2.1. Khối Tạo xung & Reset

Đây là khối chức năng đầu tiên và quan trọng nhất để đảm bảo hệ thống hoạt động ổn định ngay từ thời điểm cấp nguồn. Khối này chịu trách nhiệm cung cấp hai tín hiệu điều khiển nền tảng: tín hiệu khởi động lại (Reset) và tín hiệu nhịp đếm (Clock).

a. Chức năng chung:

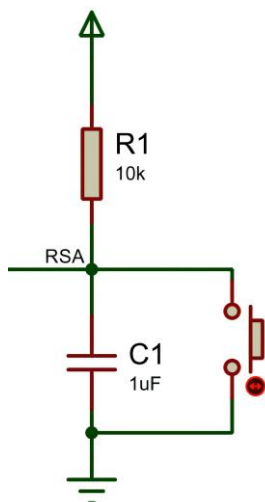
- Đưa toàn bộ các bộ đếm (Counter) và bộ nhớ trạng thái về giá trị 0 ban đầu khi vừa bật điện, ngăn chặn tình trạng mạch hoạt động sai lệch (như hiển thị số rác hoặc bật hai đèn Xanh cùng lúc).
- Cung cấp chuẩn thời gian thực (1Hz) để hệ thống thực hiện đếm lùi chính xác theo giây.

b. Chức năng chi tiết của các linh kiện:

- Tụ điện C_1 ($1\mu F$) và Điện trở R_1 ($10k\Omega$): Mạch Power-on Reset
 - Trong sơ đồ nguyên lý, nhóm sử dụng mạng RC mắc nối tiếp để tạo thành mạch Reset tự động.

- Nguyên lý hoạt động: Khi vừa cấp nguồn V_{CC} , điện áp trên tụ C_1 không thể thay đổi đột ngột (coi như ngắn mạch), dòng điện đi qua C_1 tạo ra một sụt áp mức cao (Logic 1) trên điện trở R_1 . Tín hiệu này được đưa trực tiếp vào chân Master Reset (MR) của các IC đếm 74192 và 7493.
- Sau một khoảng thời gian ngắn (xác định bởi hằng số thời gian $\tau = R \times C$), tụ C_1 nạp đầy, dòng điện ngưng dẫn, điện áp trên R_1 trở về mức thấp (Logic 0). Lúc này, chân MR được giải phóng và hệ thống bắt đầu hoạt động bình thường.
- Nguồn xung:
 - Đây là tín hiệu xung vuông có tần số chuẩn 1Hz (chu kỳ 1 giây).
 - Tín hiệu này được đưa vào chân đếm xuống (CP_D) của IC 74192 (Hàng đơn vị) để kích hoạt quá trình trừ lùi thời gian. Trong mô phỏng Proteus, tín hiệu này được tạo bởi linh kiện nguồn xung, đảm bảo tính chính xác về mặt thời gian cho hệ thống đèn.

Hình 15. Khối tạo Xung & Reset



2.2.2. Khối Điều khiển trạng thái

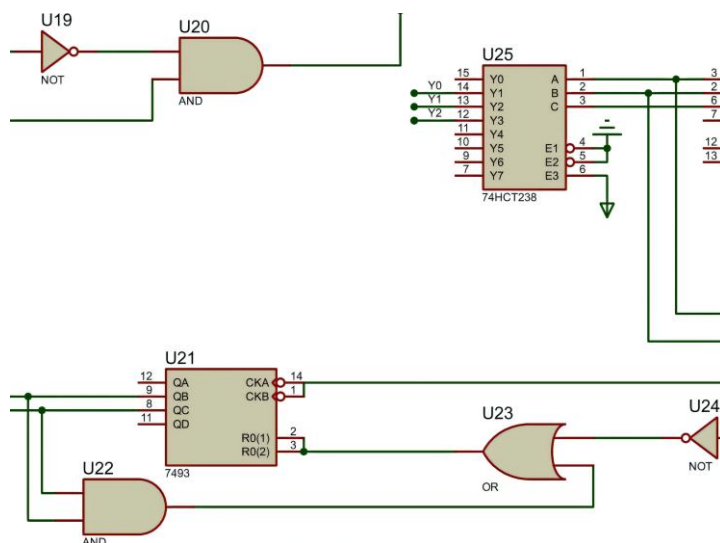
a. Chức năng chung:

- Giám sát tín hiệu kết thúc đếm từ bộ đếm thời gian.
- Chuyển đổi trạng thái của hệ thống theo chu trình tuần hoàn: Xanh → Vàng → Đỏ → Xanh...
- Phân phối tín hiệu điều khiển đến hai nơi:
 - Kích hoạt các đèn giao thông tương ứng.
 - Gửi mã trạng thái đến Khối Tính toán để nạp giá trị thời gian cho pha tiếp theo.

b. Chức năng chi tiết của các linh kiện:

- IC Đếm nhị phân 7493 (Ví dụ: U21, U61): Bộ đếm vòng
 - Vai trò: Đóng vai trò là bộ nhớ trạng thái.
 - Hoạt động: IC này nhận xung kích (Clock) từ tín hiệu mượn số ($T\bar{C}D$) của bộ đếm thời gian 74192. Mỗi khi bộ đếm thời gian đếm về 0, 7493 sẽ tăng giá trị đếm lên 1 đơn vị ($00 \rightarrow 01 \rightarrow 10 \dots$).
 - Reset: Chân Reset (R_0) của 7493 được kết nối với mạng logic xử lý tín hiệu RSA. Khi hệ thống khởi động hoặc khi đếm hết chu kỳ đèn, 7493 sẽ được Reset về 0 để bắt đầu chu trình mới.
- IC Giải mã 74HCT238 (Ví dụ: U25, U66): Bộ phân phối tín hiệu
 - Vai trò: Chuyển đổi mã nhị phân từ 7493 thành các đường điều khiển riêng biệt.
 - Hoạt động:
 - Nhận mã nhị phân 3-bit từ ngõ ra của 7493 (Q_A, Q_B, Q_C).
 - Kích hoạt một trong các ngõ ra $Y_0, Y_1, Y_2 \dots$ lên mức cao (Logic 1).
 - Ví dụ:
 - Ngõ ra Y_0 mức cao \rightarrow Kích hoạt trạng thái Đèn Xanh.
 - Ngõ ra Y_1 mức cao \rightarrow Kích hoạt trạng thái Đèn Vàng.
 - Ngõ ra Y_2 mức cao \rightarrow Kích hoạt trạng thái Đèn Đỏ.
- Mạng Logic điều khiển (AND, OR, NOT, XOR):
 - Vai trò: Phối hợp tín hiệu và tạo khóa chéo.
 - Các cổng logic (như U22, U23, U36...) nhận tín hiệu từ 74HCT238 để thực hiện các nhiệm vụ:
 - Gộp tín hiệu: Ví dụ, đèn Đỏ của Tuyến A có thể sáng khi Tuyến B đang là Xanh hoặc đang là Vàng. Cổng OR sẽ gộp hai điều kiện này lại để duy trì đèn Đỏ A.
 - Reset bộ đếm: Khi máy trạng thái đi hết chu trình (ví dụ đến trạng thái thứ 3), logic tổ hợp sẽ tạo xung Reset cho 7493 để quay về trạng thái 0.

Hình 16. Khối điều khiển trạng thái



2.2.3. Khối Tính toán giá trị nạp

a. Chức năng chung:

- Tự động tính toán và tạo ra mã BCD của giá trị thời gian cần đếm (ví dụ: 60, 05, 65) tương ứng với trạng thái đèn sắp kích hoạt.
- Cung cấp dữ liệu đầu vào cho bộ đếm 74192 mỗi khi có tín hiệu nạp (\overline{PL}).

b. Chức năng chi tiết của các linh kiện:

- IC Cộng toàn phần 74LS83 (Ví dụ: U1, U2, U43, U44):
 - Vai trò: Bộ xử lý số học trung tâm.
 - Hoạt động: Thay vì cộng hai con số toán học thông thường, IC này thực hiện phép cộng logic các tín hiệu điều khiển. Dựa trên mức logic (0 hoặc 1) tại các ngõ vào (A, B) do khối điều khiển gửi tới, 74LS83 sẽ tổng hợp ra kết quả tại ngõ ra (Σ) chính là mã nhị phân của con số thời gian mong muốn (Ví dụ: Trạng thái Vàng \rightarrow Logic đầu vào thay đổi \rightarrow Ngõ ra tổng hợp thành số 0000 0101 tức là 5s).
- Mạng Logic mã hóa đầu vào (XOR, AND, OR):
 - Vai trò: Phiên dịch tín hiệu điều khiển.
 - Hoạt động: Các cổng này (như U6, U7 - XOR) nhận tín hiệu đơn lẻ từ bộ giải mã 74HCT238 (ví dụ: dây kích hoạt đèn Vàng) và biến đổi nó thành tổ hợp bit nhị phân cụ thể để đưa vào đầu vào của bộ cộng 74LS83, đảm bảo kết quả cộng ra đúng giá trị thời gian quy định.

c. Mạch giám sát và kiểm tra kết quả tính toán

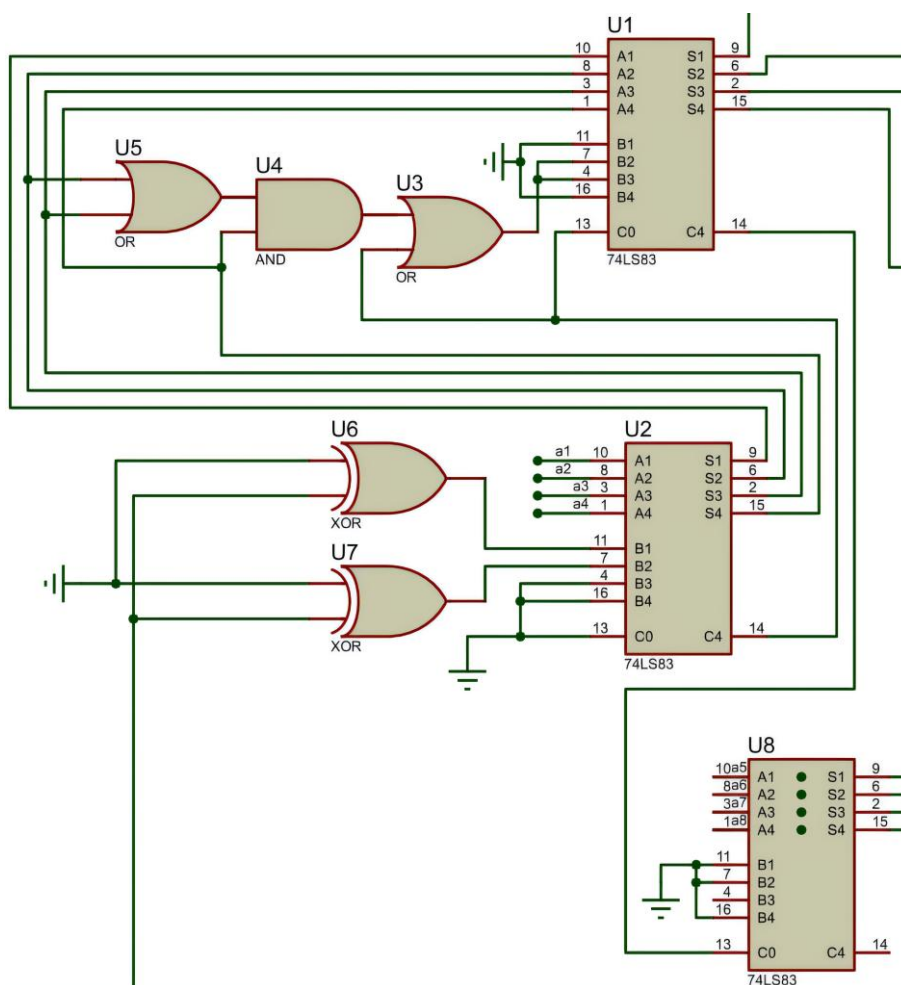
Để đảm bảo độ chính xác tuyệt đối của giải pháp "Cộng bù", nhóm đã tích hợp thêm các tầng giải mã phụ trợ tại ngõ ra của khối tính toán. Đây là công cụ giúp nhóm quan sát trước giá trị "Sắp được nạp" cho các tuyến đường, phục vụ quá trình kiểm thử trước khi giá trị đó thực sự được đưa vào bộ đếm hiển thị chính.

Hệ thống giám sát được bố trí cho 2 trục giao thông huyết mạch:

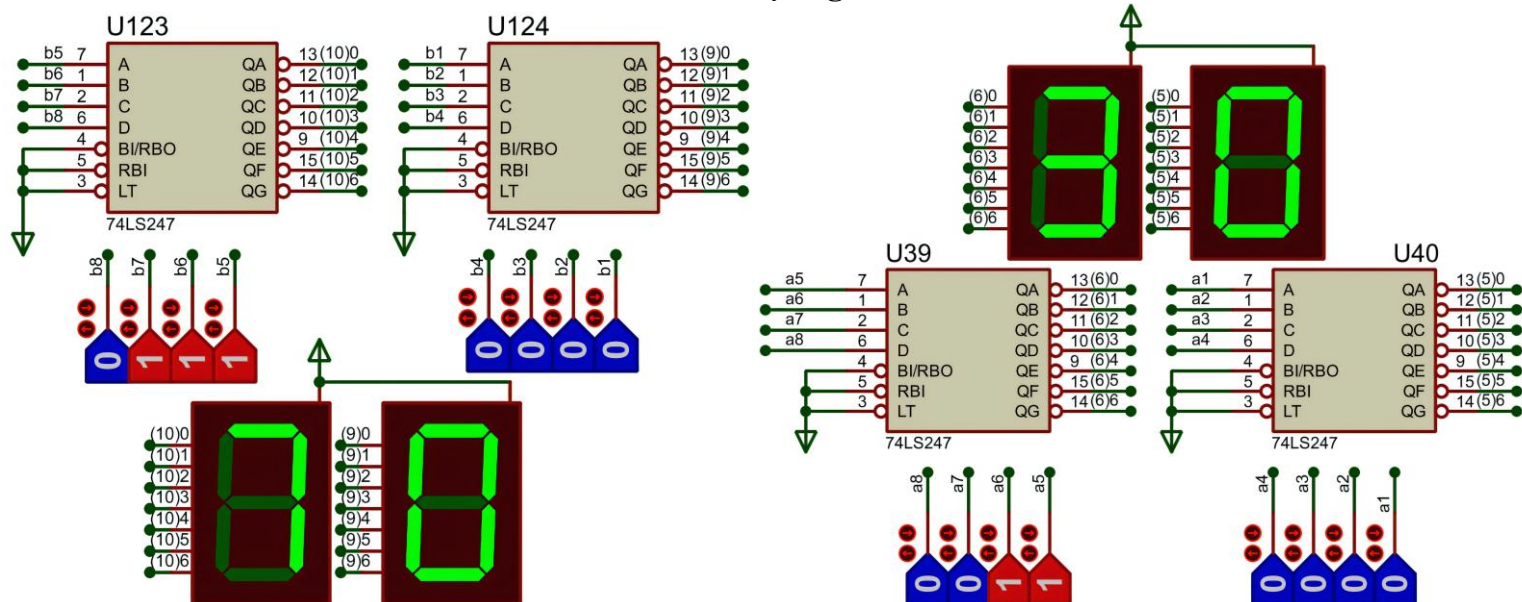
- Trục 1: Tuyến Xa lộ Hà Nội (Trục chính)
 - IC hiển thị chính: Cặp U41, U42 (Điều khiển các đèn LED tại làn chính và làn song hành).
 - IC giám sát: Cặp U39, U40.
 - Chức năng: Cặp U39/U40 giải mã trực tiếp tín hiệu từ bộ cộng 74LS83 (U44, U50) để hiển thị trước thời gian của pha đèn tiếp theo cho trục Xa lộ Hà Nội.
- Trục 2: Tuyến Võ Văn Ngân - Lê Văn Việt (Trục cắt ngang)
 - IC hiển thị chính: Cặp U121, U122.
 - IC giám sát: Cặp U123, U124.
 - Chức năng: Cặp U123/U124 giải mã tín hiệu từ bộ cộng 74LS83 (U125, U142) để kiểm tra logic tính toán thời gian cho trục đường này.

Việc tích hợp mạch giám sát song song với mạch hiển thị chính giúp nhóm dễ dàng đối chiếu: Số đang đếm trên đèn và Số sắp được nạp. Nếu có sai lệch trong thuật toán cộng, các Logic Probe tại mạch giám sát sẽ báo hiệu ngay lập tức, giúp việc gỡ lỗi hệ thống trở nên nhanh chóng và chính xác.

Hình 17. Khối tính toán giá trị nạp



Hình 18. Mạch giám sát



2.2.4. Khối Đếm lùi

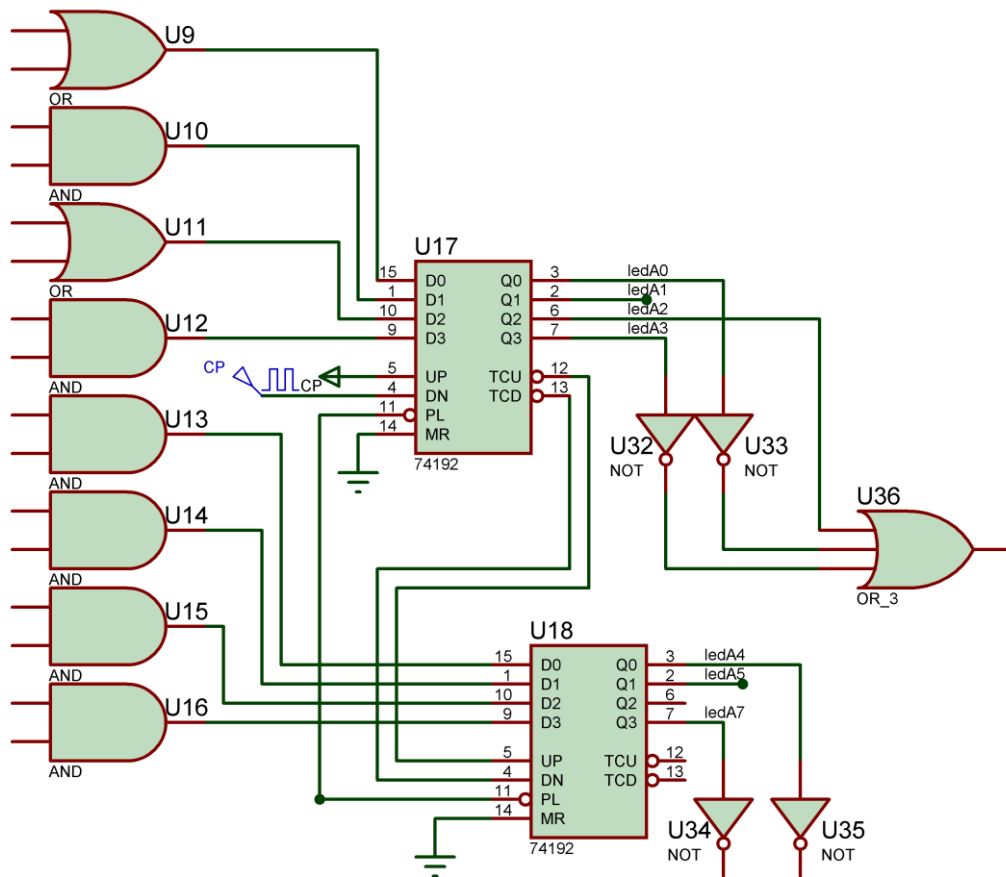
a. Chức năng chung:

- Lưu trữ và hiển thị giá trị thời gian hiện tại (Hàng chục và Hàng đơn vị).
- Thực hiện đếm lùi theo nhịp xung Clock 1Hz (ví dụ: 60 → 59 → ... → 00).
- Phát tín hiệu báo kết thúc đếm để kích hoạt chuyển trạng thái khi hết giờ.

b. Chức năng chi tiết của các linh kiện:

- Cặp IC đếm BCD 74192 (Ví dụ: U17 - Hàng đơn vị, U18 - Hàng chục):
 - Cấu hình Đếm lùi: Chân đếm lên (CP_U) được treo lên mức cao, xung nhịp được đưa vào chân đếm xuống (CP_D).
 - Cơ chế Nạp song song (\overline{PL}): Đây là cổng giao tiếp với Khối Tính toán. Khi chân \overline{PL} được kích hoạt (mức thấp), IC sẽ lập tức sao chép dữ liệu từ các chân đầu vào ($D_0 - D_3$) vào các thanh ghi nội bộ, cập nhật ngay lập tức thời gian mới (ví dụ: nhảy từ 00 về 60).
- Cơ chế Ghép tầng:
 - Để hiển thị được số có 2 chữ số, nhóm kết nối chân mượn số T \overline{CD} (Terminal Count Down - chân 13) của IC Hàng đơn vị (U17) vào chân đếm xuống CP_D (chân 4) của IC Hàng chục (U18).
 - Nguyên lý: Mỗi khi hàng đơn vị đếm từ 0 về 9, nó tạo ra một xung kích làm hàng chục giảm đi 1 đơn vị, đảm bảo quy tắc số học (ví dụ: 20 → 19).
- Tín hiệu Báo hết giờ:
 - Tín hiệu mượn số T \overline{CD} của IC Hàng chục (U18) được sử dụng làm tín hiệu điều khiển quan trọng nhất. Khi cả hai hàng số đều về 0 và chuẩn bị đếm tiếp, xung này sẽ được gửi đến Khối Điều khiển trạng thái để báo hiệu kết thúc pha đèn hiện tại.

Hình 19. Khối đếm lùi



2.2.5. Khối Giải mã & Hiển thị

a. Chức năng chung:

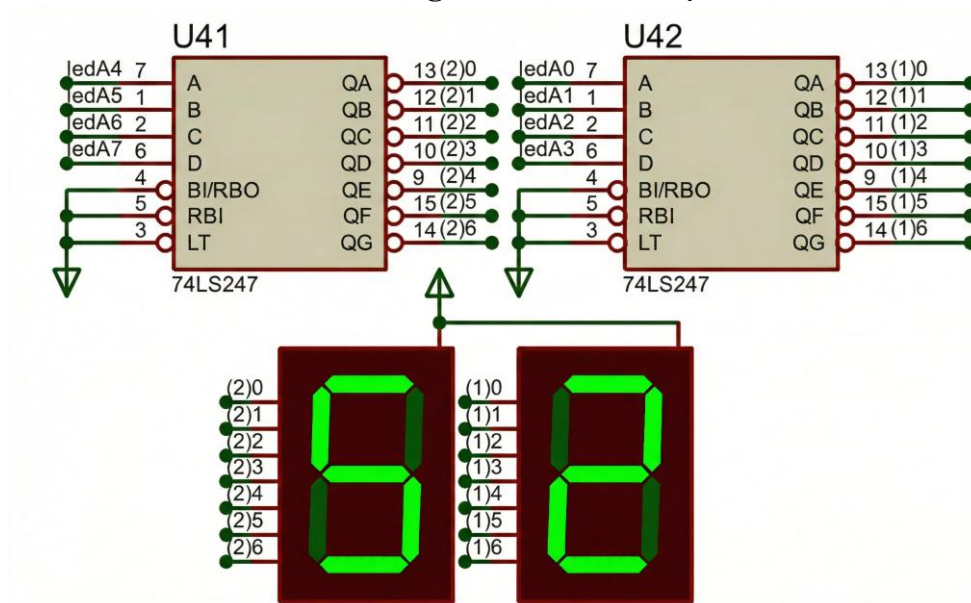
- Hiển thị con số thời gian đếm lùi (giây) thông qua LED 7 đoạn.
- Hiển thị tín hiệu điều tiết giao thông (Xanh - Vàng - Đỏ) theo đúng trạng thái logic hiện hành.

b. Chức năng chi tiết của các linh kiện:

- IC Giải mã 74LS247 (Ví dụ: U39, U40, U41, U42):
 - Vai trò: Chuyển đổi mã số BCD (4-bit) từ bộ đếm 74192 thành mã hiển thị 7 đoạn (a-g).
 - Đặc tính kỹ thuật: Sử dụng ngõ ra Cực thu hờ tích cực mức thấp. Khi một đoạn LED cần sáng, ngõ ra của IC sẽ đóng vai trò như một công tắc nối xuống đất (GND), cho phép dòng điện đi từ nguồn qua LED về IC.
- LED 7 đoạn Anode chung (7SEG-COM-AN):
 - Kết nối: Chân chung (Common) được nối lên nguồn dương (V_{CC}). Các chân đoạn (a-g) nối vào ngõ ra của 74LS247.

- Hoạt động: Sáng khi nhận tín hiệu mức thấp (Logic 0) từ IC giải mã.
- Mô hình Đèn giao thông:
 - Điều khiển: Khác với LED 7 đoạn, các đèn này không đi qua IC giải mã mà được kích hoạt trực tiếp bởi các cổng logic (AND, OR) từ Khối Điều khiển trạng thái. Điều này đảm bảo màu đèn luôn đồng bộ chính xác với pha hoạt động của hệ thống (ví dụ: Logic pha 1 kích hoạt Đèn Xanh A và Đèn Đỏ B).

Hình 20. Khối giải mã & hiển thị



2.3. Nguyên lý hoạt động của mạch

Hệ thống hoạt động theo nguyên lý máy trạng thái tuần tự, trong đó thời gian chuyển đổi được xác định bởi bộ đếm lùi và giá trị nạp lại được tính toán tự động bởi mạch tổ hợp. Quá trình hoạt động được chia thành 3 giai đoạn chính:

2.3.1. Giai đoạn Khởi động

Ngay khi cấp nguồn điện (+5V):

1. Tác động Reset: Tụ điện C_1 nạp điện qua trở R_1 tạo ra một xung mức cao ngắn hạn trên đường dây RSA.
2. Thiết lập trạng thái đầu:
 - Xung RSA đưa vào chân Reset (MR) của bộ đếm vòng 7493, đưa nó về trạng thái 0 (Mã nhị phân 000).
 - Bộ giải mã 74HCT238 nhận mã 000, kích hoạt ngõ ra Y_0 lên mức cao.

- Hệ thống kích hoạt trạng thái đầu tiên: Tuyến A - Đèn Xanh và Tuyến B - Đèn Đỏ.

3. Nạp thời gian ban đầu: Đồng thời, tín hiệu khởi động kích hoạt chân nạp (\overline{PL}) của bộ đếm 74192. Giá trị thời gian ban đầu (được tính toán bởi 74LS83 cho trạng thái Xanh) được nạp vào bộ đếm.

2.3.2. Giai đoạn Đếm lùi và Hiển thị

Sau khi khởi động, hệ thống đi vào hoạt động ổn định:

1. Đếm xung: Bộ đếm 74192 nhận xung Clock 1Hz tại chân đếm xuống (CP_D). Giá trị trong bộ đếm giảm dần theo từng giây (ví dụ: 60, 59, 58...).
2. Hiển thị: Tại mọi thời điểm, giá trị BCD từ 74192 được đưa qua IC giải mã 74LS247 để hiển thị con số thời gian thực lên LED 7 đoạn. Đồng thời, các cổng logic điều khiển đèn giao thông duy trì màu đèn tương ứng với trạng thái hiện tại của bộ giải mã 74HCT238.

2.3.3. Giai đoạn Chuyển trạng thái và Nạp tự động

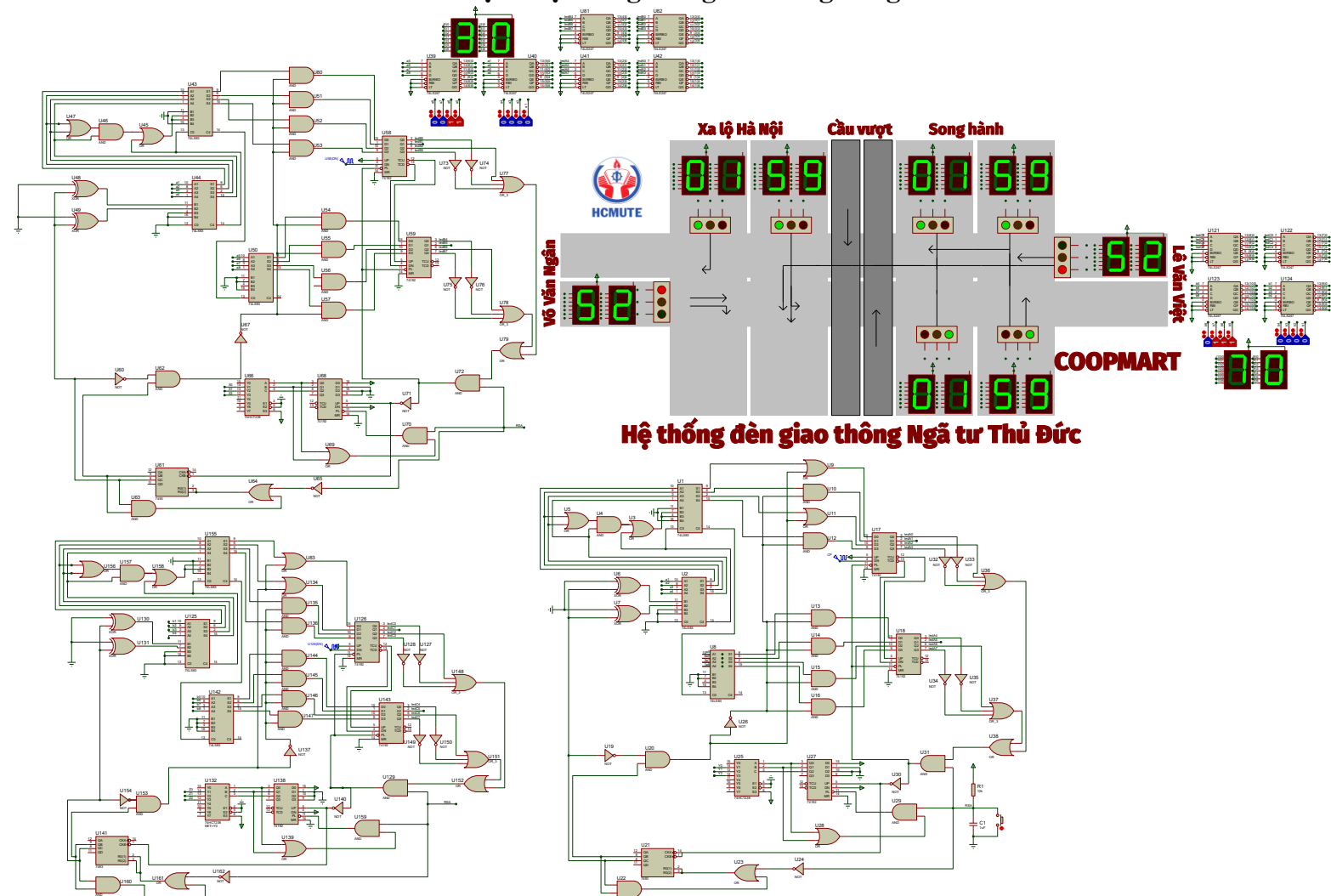
Đây là giai đoạn diễn ra trong tích tắc khi thời gian đếm về 0:

1. Phát hiện hết giờ: Khi bộ đếm 74192 đếm lùi về giá trị 00, chân mượn số ($T\overline{CD}$) của IC hàng chục phát ra một xung mức thấp (Logic 0).
2. Chuyển trạng thái: Xung $T\overline{CD}$ này đóng vai trò là xung Clock kích hoạt bộ đếm vòng 7493 tăng lên 1 đơn vị (ví dụ: từ 000 lên 001).
3. Giải mã trạng thái mới: IC 74HCT238 giải mã giá trị mới, tắt ngõ ra cũ (Y_0) và bật ngõ ra mới (Y_1). Đèn giao thông lập tức chuyển màu (Ví dụ: Tuyến A chuyển từ Xanh sang Vàng).
4. Tính toán giá trị nạp: Ngay khi ngõ ra Y_1 lên mức cao, tín hiệu này đi vào mạng logic đầu vào của bộ cộng 74LS83. Bộ cộng lập tức tính toán và xuất ra mã BCD của thời gian mới (Ví dụ: Đèn Vàng cần 5s \rightarrow Xuất mã 0000 0101).
5. Nạp giá trị mới: Xung tín hiệu chuyển trạng thái đồng thời kích hoạt chân \overline{PL} của 74192. Bộ đếm lập tức nhận giá trị mới (số 05) từ 74LS83.
6. Lặp lại: Bộ đếm bắt đầu đếm lùi từ 05 về 00. Chu trình lặp lại liên tục.

2.4. Mạch mô phỏng và kết quả

2.4.1. Mạch mô phỏng (Sử dụng phần mềm Proteus)

Hình 21. Sơ đồ mạch hệ thống đèn giao thông ở Ngã tư Thủ Đức



2.4.2. Kết quả

Hình 22. Kết quả mô phỏng



Đường dẫn video kết quả mô phỏng: <https://youtu.be/2jgUg1116gQ>

Đường dẫn File Proteus: <https://github.com/UTELichNguyen/Traffic-light-counter-circuit-for-Thu-Duc-intersection>

Hình 23. QR-Code Video kết quả mô phỏng trên phần Proteus



TÀI LIỆU THAM KHẢO

A. Sách giáo trình và Tài liệu học thuật

1. Floyd, T. L. (2015). *Digital fundamentals* (11th ed.). Pearson Education.
2. Nguyễn, H. P. (2013). *Mạch số*. Nhà xuất bản Thống kê.
3. Tocci, R. J., Widmer, N. S., & Moss, G. L. (2017). *Digital systems: Principles and applications* (12th ed.). Pearson.
4. Nguyễn, T. D., Võ, Đ. D., Nguyễn, T. H., & Nguyễn, D. T. (2019). *Giáo trình kỹ thuật số*. Nhà xuất bản Đại học Quốc gia Thành phố Hồ Chí Minh.

B. Datasheet (Thông số kỹ thuật linh kiện)

1. Texas Instruments. (1988). *SN74LS83A 4-bit binary full adders with fast carry* [Data sheet]. <https://www.ti.com/lit/ds/symlink/sn74ls83a.pdf>
2. Texas Instruments. (1988). *SN74LS192 synchronous 4-bit up/down counters (Rev. A)* [Data sheet]. <https://www.ti.com/lit/ds/symlink/sn74ls192.pdf>
3. Texas Instruments. (2003). *SN74LS247 BCD-to-seven-segment decoders/drivers* [Data sheet]. <https://www.ti.com/lit/ds/symlink/sn74ls247.pdf>
4. Texas Instruments. (2004). *CD74HCT238 high speed CMOS logic 3-to-8 line decoder/demultiplexer* [Data sheet]. <https://www.ti.com/lit/ds/symlink/cd74hct238.pdf>

C. Phần mềm thực hiện mô phỏng

1. Labcenter Electronics Ltd. (2024). *Proteus Design Suite* (Version 8.17) [Computer software]. <https://www.labcenter.com/>

**BẢNG THÀNH VIÊN
&
MỨC ĐỘ HOÀN THÀNH CÔNG VIỆC**

Họ và tên	MSSV	Mức độ hoàn thành
Tô Ngọc Anh	24161166	100%
Nguyễn Hồng Lịch	24161298	100%
Trần Đình Hiếu	24161232	100%
Nguyễn Văn Vỹ	24161465	100%
Nguyễn Thanh Trường	24161446	100%