

Федеральное агентство по образованию
Тверской государственный технический университет

В.А. Овчинников, А.Н. Васильев, В.В. Лебедев

Проектирование печатных плат

Учебное пособие
Издание первое

Рекомендовано учебно-методическим объединением вузов по университетскому политехническому образованию в качестве учебного пособия для студентов, обучающихся по специальности 230101 «Вычислительные машины, комплексы, системы и сети»

Тверь 2005

УДК 681.3
ББК 32.973.я7

Овчинников В.А., Васильев А.Н., Лебедев В.В. Проектирование печатных плат: Учебное пособие. 1-е изд. Тверь: ТГТУ, 2005. 116 с.

Содержит описание автоматизированного процесса создания принципиальных электрических схем и трассировки печатных плат в программном комплексе ACCEL EDA v. 14. Дано описание алгоритма размещения по гиперграфу схемы, обеспечивающей получение точной оценки качества связей между элементами.

Материал позволяет получить необходимые теоретические и практические знания основ автоматизированного проектирования печатных плат.

Содержание учебного пособия соответствует рабочей программе по курсу «Конструкторско-технологическое обеспечение».

Предназначено для студентов дневной формы обучения специальности 220100 «Вычислительные машины, комплексы, системы и сети» для изучения данной дисциплины, при курсовом и дипломном проектировании.

Рецензенты: доктор технических наук, профессор кафедры «Конструирование и технология производства электронной аппаратуры» МГТУ им. Н.Э. Баумана Е.М. Парфенов; директор федерального государственного унитарного предприятия «Специальное проектно-конструкторское бюро средств управления» В.И. Иванов.

Оглавление

ВВЕДЕНИЕ.....	5
ТЕОРЕТИЧЕСКАЯ ЧАСТЬ	6
1. ПОСТАНОВКА ЗАДАЧИ РАЗМЕЩЕНИЯ	6
2. ПОСЛЕДОВАТЕЛЬНЫЕ АЛГОРИТМЫ РАЗМЕЩЕНИЯ.....	8
3. ПОСЛЕДОВАТЕЛЬНЫЙ АЛГОРИТМ РАЗМЕЩЕНИЯ ПО МУЛЬТИГРАФУ СХЕМЫ	15
4. ОБЩАЯ ПОСТАНОВКА ЗАДАЧИ ТРАССИРОВКИ	17
5. ВОЛНОВОЙ АЛГОРИТМ РЕШЕНИЯ ЗАДАЧИ ТРАССИРОВКИ	21
ПРАКТИЧЕСКАЯ ЧАСТЬ.....	26
1. СОЗДАНИЕ БИБЛИОТЕЧНЫХ ЭЛЕМЕНТОВ.....	26
1.1. СОЗДАНИЕ СИМВОЛЬНОГО ЭЛЕМЕНТА K155ЛА3.....	26
1.1.1. Создание символического элемента, используя программу ACCEL Schematic	26
1.1.2. Создание символического элемента, используя программу ACCEL Symbol Editor	34
1.2. СОЗДАНИЕ ПОСАДОЧНОГО МЕСТА ДЛЯ РАДИОЭЛЕМЕНТА НА ПЕЧАТНОЙ ПЛАТЕ ПРИ ПОМОЩИ ПРОГРАММЫ ACCEL PATTERN EDITOR.	36
1.2.1. Настройка конфигурации графического редактора.....	36
1.2.2. Работа с Pattern Wizard.....	37
1.2.3. Запись созданного символического элемента в библиотеку элементов.	39
1.3. СОЗДАНИЕ БИБЛИОТЕКИ	39
2. СОЗДАНИЕ ПРИНЦИПИАЛЬНЫХ ЭЛЕКТРИЧЕСКИХ СХЕМ... 42	
2.1. СОЗДАНИЕ СХЕМЫ СРЕДСТВАМИ СХЕМНОГО РЕДАКТОРА ACCEL SCHEMATIC.....	42
2.1.1. Настройка конфигурации редактора	42
2.1.2. Размещение элементов схемы.	45
2.1.3. Разводка соединительных проводников.....	47
2.1.4. Генерация списка соединений.....	49
2.1.5. Вывод схем на печать.	49

3. ТРАССИРОВКА ПЕЧАТНЫХ ПЛАТ	50
3.1. ОСНОВНЫЕ СВЕДЕНИЯ О ПЕЧАТНЫХ ПЛАТАХ	50
3.1.1. Соответствие между элементом схемы и его физической сущностью	50
3.1.2. Печатные платы в ACCEL EDA PCB	51
3.2. ТЕХНОЛОГИЧЕСКИЙ РЕДАКТОР ACCEL EDA PCB	52
3.3. ВЫПОЛНЕНИЕ РАЗВОДКИПП.....	52
3.3.1. Создание нового проекта. Установка начальных параметров	52
3.3.2. Загрузка списка соединений.....	54
3.3.3. Ручное размещение элементов	55
3.3.4. Установка границ ПП.....	57
3.3.5. Автоматическое размещение элементов.....	59
3.3.6. Автоматическая трассировка	60
3.4. ПОДГОТОВКА ОТЧЕТНОСТИ	63
3.4.1. Первый способ. Непосредственная печать.....	63
3.4.2. Второй способ. Вывод в файл.....	63
4. ПРИЛОЖЕНИЯ	66
ПРИЛОЖЕНИЕ 1. СИМВОЛЬНЫЕ ИЗОБРАЖЕНИЯ ЭЛЕМЕНТОВ	66
ПРИЛОЖЕНИЕ 2. ТАБЛИЦЫ УПАКОВОЧНОЙ ИНФОРМАЦИИ	68
ПРИЛОЖЕНИЕ 3. КОНТАКТНЫЕ ПЛОЩАДКИ	72
 ЛАБОРАТОРНАЯ РАБОТА 1	 73
ЛАБОРАТОРНАЯ РАБОТА 2	88
ЛАБОРАТОРНАЯ РАБОТА 3	96
ЛАБОРАТОРНАЯ РАБОТА 4	109
БИБЛИОГРАФИЧЕСКИЙ СПИСОК	115

Введение

Электронные вычислительные машины претерпели существенные изменения за прошедшие годы. Современные ЭВМ более надежны и устойчивы в эксплуатации, расширились и области их применения. Вычислительные машины превратились в системы, обеспечивающие работу многих разнообразных пользователей. Научно-технический прогресс в области создания новых средств радиоэлектроники и вычислительной техники стал во многом зависеть от успешного решения проблемы автоматизации проектирования – важной народнохозяйственной задачи. Уровень сложности современной аппаратуры радиоэлектронной и вычислительной техники приблизился к границе, за которой эффективность труда человека-проектировщика резко падает, а число ошибок возрастает. Это особенно наглядно видно на этапе создания рабочего проекта устройства, когда конструктору приходится выполнять значительный объем нетворческой работы.

Автоматизация конструирования – это не только способ повышения производительности труда конструктора, но и надежный способ снижения стоимости и повышения качества конструкторской документации. Проблемами автоматизации конструирования занимаются более 20 лет, однако они и сегодня актуальны. Современные достижения точного приборостроения, промышленных средств связи, медицинской техники и других наук невозможны без широкого использования электронно-вычислительной аппаратуры (ЭВА) и радиоэлектронной аппаратуры (РЭА).

Электронная аппаратура – это сложные комплексы устройств, предназначенные для электронной обработки информации, т.е. для хранения, преобразования и отображения ее в форму, удобную для восприятия человеком, в соответствии с заданной программой.

В настоящее время во всем мире наблюдаются резкое увеличение производства электронной аппаратуры и повышение ее возможностей. Особенно это связано с последними успехами в области микроэлектроники.

Теоретическая часть

1. Постановка задачи размещения

В общем виде задача размещения заключается в определении оптимального в смысле некоторого критерия положения элементов и связей между ними в монтажном пространстве типовой конструкции. При этом должны быть удовлетворены заданные конструктивно-технологические ограничения. В такой постановке задачу размещения можно сформулировать как целочисленное программирование, однако из-за большой размерности ее практическая реализация нецелесообразна. Задачу размещения условно разбивают на две: размещение конструктивных элементов и трассировка связей между ними.

При таком подходе задача размещения сводится к нахождению оптимального положения элементов и внешних контактов в монтажной области типовой конструкции. В ряде алгоритмов размещение элементов выполняется без учета их связей с внешними выводами, поэтому элементы, имеющие связи с внешними выводами, могут оказаться на значительном удалении от них, что затруднит последующую трассировку соединений.

Исходные данные для задачи размещения: схема соединения элементов, метрические параметры и топологические свойства монтажного пространства. Для типовых конструкций ЭВМ, начиная с субблока, характерно регулярное монтажное пространство. Тогда задачу размещения можно сформулировать следующим образом. Имеются множество конструктивных элементов $E = \{e_i / i=1, N\}$ и множество соединяющих их цепей $Q = \{q_k / k=1, K\}$. Монтажное пространство определено множеством фиксированных позиций для установки элементов $T = \{t_j / j=1, M\}$, причем $M \geq N$. Найти такое отображение множества E в множество T , при котором достигается экстремум целевой функции F .

Главная цель размещения – создание наилучших условий для трассировки. Из-за условности разделения задач размещения и трассировки трудно установить для задачи размещения такой критерий оптимизации, который в достаточной мере удовлетворял бы требованиям трассировки. В настоящее время используют критерии: минимум суммарной длины всех соединений или длины самой длинной связи; минимум числа пересечений связей при произвольной их конфигурации; максимум числа цепей с возможно более простой конфигурацией; максимально близкое расположение модулей, имеющих наибольшее количество связей между собой. Указанные критерии лишь качественно способствуют решению главной задачи размещения. Наиболее распространен критерий минимума суммарной длины соединений, так как при его оптимизации косвенно минимизируются длина связей и число их пересечений, снижаются искажения сигналов.

Для N элементов, которые могут быть установлены в M позиций, существует множество размещений $A = \{a_l / l=1, L\}$, их количество

$$L = \begin{cases} M!/(M-N)! & \text{при } M > N, \\ M! & \text{при } M = N. \end{cases}$$

В связи с этим поиск оптимального варианта размещения полным перебором нецелесообразен уже при $N=15 \dots 20$. В дальнейшем будем полагать, что $M=N$. Если число элементов меньше числа позиций, можно ввести $M-N$ фиктивных элементов.

Алгоритмы размещения можно свести в основные группы: алгоритмы решения задач математического программирования, являющихся моделями задачи размещения; последовательные алгоритмы; итерационные алгоритмы; алгоритмы, использующие непрерывно-дискретные методы оптимизации.

Рассмотрим постановку задачи размещения как задачи квадратичного назначения при использовании критерия минимума суммарной длины соединений. В качестве схемы математической модели будем использовать взвешенный неориентированный мультиграф, в котором элементы схемы сопоставлены с вершинами, а каждая цепь представляется полным подграфом. Связность элементов схемы задается матрицей соединений \mathbf{R} , элемент $r_{i,j}$ которой отражает взвешенную связанность вершин $x_i \leftrightarrow e_i$ и $x_j \leftrightarrow e_j$:

$$r_{i,j} = \frac{|Q_{i,j}|}{\sum_{q=1} p_q} p_q,$$

где $|Q_{i,j}|$ – число цепей, в которые входят одновременно элементы e_i и e_j ; $p_q = 1/(p_q - 1)$ – вес q -й связи; p_q – количество элементов, соединяемых q -й цепью.

Будем считать, что соединения исходят из геометрических центров конструктивных элементов, метрика – ортогональная, расстояние между соседними позициями по горизонтали и вертикали одинаковое. Тогда математической моделью монтажного пространства будет граф решетки \mathbf{G}_r , а расстояния между позициями установки элементов будут определены матрицей расстояний графа \mathbf{D}_r .

Внешние выводы сопоставим с элементом e_0 . Соединения с ним элементов из множества E учтем вектором столбцов взвешенных связей $\mathbf{H} = \{h_i / i=1, N\}$. Монтажная область внешних выводов обычно фиксирована на периферии типовой конструкции, т.е. расположение контактных площадок задано. Контактные площадки, кроме выводов питания и земли, инвариантны. Поэтому расстояние от элемента e_i до внешних выводов можно

приближенно определять как расстояние от вертикального (горизонтального) ряда, в котором установлен этот элемент, до контактной группы.

Для некоторого размещения суммарная взвешенная длина соединений

$$L(a) = \frac{1}{2} \sum_{i=1}^N \sum_{j=1}^N r_{i,j} \cdot d_{i,j} + \sum_{i=1}^N h_i \cdot m_i,$$

где $d_{i,j}$ – элемент матрицы \mathbf{D}_r , определяет расстояние между позициями установки конструктивных элементов e_i и e_j ; m_i – номер вертикального ряда, в котором расположен элемент e_i .

Теперь задача заключается в минимизации $L(a)$ на множестве размещений A . Это один из вариантов задачи квадратичного назначения, точное решение которой можно найти, например, методом ветвей и границ. Алгоритмы, реализующие этот метод, можно использовать на практике при $N=15\dots 20$.

2. Последовательные алгоритмы размещения

Решающее правило большинства последовательных алгоритмов размещения по связности основано на предположении, что наиболее связанные элементы следует располагать максимально близко друг к другу. На каждом шаге алгоритма выбирают в соответствии с некоторой оценкой очередной элемент и позицию для его установки. Выбор элемента и позиции можно осуществлять раздельно (по разным оценкам) или одновременно. Более простые алгоритмы, реализующие принцип раздельного выбора. Позиции некоторых элементов могут быть заранее указаны разработчиком исходя из схмотехнических требований. Например, мощные элементы с большим коэффициентом разветвления следует располагать в первом ряду от выходных контактов платы субблока. Если фиксированных элементов нет, то должно быть задано правило выбора начального элемента и позиции его установки. Например, начальное размещение можно получить установкой в центральную позицию элемента с максимальным числом связей или в ряду позиций, ближайших к контактной группе элементов, имеющих максимальную связность с ней.

Рассмотрим алгоритмы, использующие принцип разделения выбора элемента и позиции его установки. На основании оценки степени связности элементов определяют очередной размещаемый элемент, затем по оценке качества позиции – место установки. Для выбора размещаемого элемента используют различные оценки степени связности. Рассмотрим некоторые из них.

Пусть на k -м шаге алгоритма размещено $E_k = E$ элементов, т.е. имеется некоторое частичное размещение. Множества элементов E и установочных позиций T распадаются на непересекающиеся подмножества раз-

мещенных элементов и занятых ими позиций E_k , T_k соответственно и неразмещенных элементов и свободных позиций E_k , T_k соответственно. Основными решающими правилами для выбора элемента на $(k+1)$ шаге алгоритма являются максимумы: связности с предыдущим размещенным элементом, суммарной связности со всеми размещенными элементами, разности связей с размещенными и неразмещенными элементами (оценка показателей связности будет рассмотрена ниже).

Выбор позиции для установки очередного элемента должен вести к минимизации критерия размещения. При использовании критерия минимума суммарной длины соединений наиболее простой оценкой качества позиции является часть цены назначения 1-го элемента в j -ю позицию, отражающая суммарную длину его связей с уже размещенными элементами, в том числе и с контактной группой. Разработка и внедрение элементов алгоритмов (ЭА) является одним из основных показателей современной научно-технической революции. Прогресс в области создания ЭА определяется повышением надежности, экономичности, качества и эффективности устройств, совершенствованием схем, конструкций, технологий.

Процесс создания ЭА условно разделяется на три основных этапа проектирования: схемотехническое, конструкторское, технологическое. На первом этапе разрабатывается архитектура будущей ЭА. Материализация основных идей ЭА осуществляется на стадии конструирования и технологии производства. Практика показала, что именно здесь обеспечиваются возможность воплощения электронных схем в микроэлектронные конструкции, рождение жизнеспособных изделий, отвечающих современным требованиям науки, техники и производства. В процессе создания ЭА тесно переплетаются вопросы разработки математической логики, конструкции и технологии. Даже небольшие изменения в логике ЭА без учета конструкторско-технологических факторов приводят к ухудшению ее основных характеристик.

Расширение функциональных возможностей и усложнение ЭА поставили ученых и инженеров перед необходимостью поиска новых принципов конструирования и технологии, коренного изменения методики конструирования на основе использования современных средств вычислительной техники.

В общем случае процесс автоматизации проектирования схем ЭА, как и любых дискретных устройств, состоит из трех этапов: системотехнического (включает в себя системное и структурное проектирование); схемотехнического (моделирование, логическое проектирование, контроль и построение диагностических тестов); конструкторского (техническое и технологическое проектирование).

При системном проектировании используются идеи и методы системного анализа. На основе многочисленных факторов проводится всесторонний анализ технического задания на разработку ЭА и прини-

мается решение относительно методики построения и путей реализации вычислительного процесса.

При структурном проектировании разрабатываются общая структурная схема ЭА и алгоритмы выполнения отдельных операций. Для выбора структуры необходимо учитывать требования технологичности, надежности, возможности более широкого использования однородных и квазиоднородных унифицированных узлов.

Системотехнический этап проектирования является неформализованным процессом, где используются творческие возможности инженера. Электронная вычислительная машина просматривает варианты решений, принимаемых разработчиком, и выбирает из них оптимальный. На этом этапе используются специальные языки, формальные методы генерации вариантов вычислительного процесса по исходному заданию методом автоматического получения структурных схем.

При схемотехническом проектировании широко используются логические и вычислительные возможности ЭВМ. Целью логического проектирования ЭА является автоматический или автоматизированный формализованный абстрактный и структурный синтез узлов, выбранных в результате структурного проектирования, при котором проверяется эквивалентность исходного задания конечному результату. В теоретическом плане здесь имеются существенные достижения: автоматически синтезируются управляющие и специального вида операционные устройства. На практике при автоматизации логического проектирования схем требуется решение большого числа задач. К ним относятся: разработка эффективных языков описания исходных заданий, языков структурного проектирования, алгоритмов построения формальных моделей устройств и др.

При логическом проектировании важнейшими критериями оптимизации являются: минимизация числа типов логических узлов, достижение максимальной однотипности логических блоков, возможность эффективного моделирования и диагностирования схем, максимальный учет требований конструкторского и технологического проектирования.

Задачами моделирования являются: построение карты состояний для логических сигналов, проверка временных соотношений при прохождении входных сигналов, анализ функциональных схем на соответствие заданной системе булевых функций.

Различают физическое и математическое моделирование. Для схем ЭА более важным является математическое моделирование, так как использование сложных интегральных микросхем исключает возможность физического моделирования.

Развитием подэтапа моделирования являются контроль и диагностика. При этом определяется методика построения схем аппаратного контроля, разрабатываются системы тестового обслуживания, определяются необходимые степень и уровень резервирования для выбора минимальной

ремонтируемой единицы. Это связано с увеличением надежности используемых элементов и укрупнением типовых элементов замены в устройствах.

Функциональные схемы, полученные в результате логического синтеза и моделирования, служат входной информацией для конструкторского (технического, монтажно-коммутационного, физического) проектирования. Необходимо решать основные задачи: покрытие функциональной схемы ячейками из заданного набора, т.е. переход к принципиальной электрической схеме устройства; компоновка элементов схемы в типовые элементы замены (ТЭЗ) – ремонтпригодные конструктивные единицы, панели, блоки, стойки и т.д.; размещение элементов в конструктивных единицах по различным критериям; распределение цепей по слоям, многослойная или двухслойная трассировка и контроль правильности полученной топологии.

Цель технологического проектирования – автоматизированная выдача технологических документов, разработка алгоритмов управления координатографами и другими периферийными устройствами и методов автоматического получения фотошаблонов, служащих руководящими материалами в системе производства.

Важнейшая задача проблемы автоматизации проектирования, конструирования и изготовления схем – автоматизация конструкторского проектирования.

Вопросы разработки и исследования методов, алгоритмов и систем автоматизации проектирования обсуждаются с использованием методов современной математики. Основу проектирования составляют математическое описание задач проектирования на заданном формальном языке, разработка основных теорем и алгоритмов, структуры систем, запись программ на алгоритмическом языке и решение их на универсальной или специализированной ЭВМ с дальнейшим выходом на автоматизированные рабочие места (АРМ) и другое оборудование.

Для большинства задач проектирования формальное разбиение процесса поиска часто затруднительно. Если задачи проектирования сформулировать в теоретико-множественном плане, то обычно приходится встречаться с вопросами, которые могут быть решены, только если перебрать большое число вариантов. Поэтому актуальными являются вопросы: нахождение экономичных способов сокращения перебора; формальное описание тех или иных неформально поставленных задач, методы их расчленения на отдельные шаги, а также организация оптимальных в том или ином смысле процедур поиска вариантов проектирования.

В настоящее время использование аппарата теории графов для решения задач автоматизации проектирования и конструирования самых различных объектов находит все более широкое применение. Объясняется это тем, что язык теории графов во многих случаях адекватен в той или иной

мере объектам проектирования, описывает их естественным образом и в то же время позволяет абстрагироваться от конкретных объектов и иметь дело с абстрактными моделями. Это в свою очередь дает возможность строить математически обоснованные алгоритмы проектирования, находить простые и высококачественные решения, рационально и эффективно использовать ЭВМ. Следует отметить, что точное решение задач проектирования большой размерности связано с перебором большого числа вариантов, который затруднителен даже для ЭВМ. Поэтому в работе наравне с точными методами проектирования, основанными на методах исследования операций, рассматриваются алгоритмы направленного поиска, которые не дают оптимальных решений, но позволяют получать достаточные для практических целей результаты.

Главными проблемами при создании систем автоматизированного проектирования (САПР) являются улучшение качества конструирования и создание средств, обеспечивающих решение принципиально новых задач, обусловленных техническим прогрессом.

В общем случае системой автоматизированного проектирования или конструкторского проектирования можно считать некоторый комплекс алгоритмов с диспетчером, реализованный в виде множества программ, объединенных в пакеты, библиотеки или модули, и автоматизированных рабочих мест, включающих необходимое для выпуска конструкторской документации оборудование. Идеальная система автоматизированного проектирования предполагает такой порядок работ, когда техническое задание, сформулированное конструктором, полностью обрабатывается с помощью ЭВМ. Система программ определяет порядок их следования и тем самым последовательность выполнения отдельных этапов. На выходе ЭВМ индуцируется модель топологии устройства в виде документации для системы автоматизированного управления технологическими процессами.

Даже самые современные ЭВМ не могут заменить конструктора, а лишь способны дополнить его, выполняя нетворческие, рутинные операции. Поэтому в настоящее время наибольшее распространение получили интерактивные системы "человек-машина", работающие в режиме диалога конструктора с ЭВМ. Они особенно эффективны при анализе и решении комбинаторно-логических задач этапа конструкторского проектирования схем. Интерактивные системы должны иметь такую организацию, при которой оптимальным образом сочетаются процессы автоматизированного проектирования с указаниями конструктора, творчески направляющего процесс разработки.

Не менее важными факторами, влияющим на структуру системы, являются определение области ее применения и выбор методологии конструирования. Такая постановка задачи связана с неэффективностью универсализации используемых в системе алгоритмов и программ с целью их применения к различным конструкциям. Поэтому целесообразно включе-

ние в систему программ-диспетчеров, с помощью которых производится управление остальными программами. Наличие диспетчера позволяет решить важные вопросы организации системы: возможность свободного "входа" в систему на всех этапах конструирования с целью корректировки промежуточных результатов, возможность использования как пакетов, так и единичных программ, организация наиболее рациональной последовательности этапов разработки.

Выполнение рассмотренных выше требований становится необходимым при поэтапной организации процесса конструирования. При этом работоспособность системы будет во многом зависеть от надежности и удобства стыковки отдельных этапов. Это достигается с помощью унификации входной и выходной информации, единства методов ее записи на носителях, распределения памяти ЭВМ и т.д. Значительное место при организации САПР отводится выбору алгоритмического языка, достаточно простого для описания входной, первичной информации и доступного конструктору. Отметим, что определяющим фактором создания САПР является обязательный количественный или качественный выигрыш от автоматизации, существенно превосходящий те дополнительные затраты труда, которые она вызывает. Система должна обладать высокой жизнеспособностью, т.е. легкой настраиваемостью, возможностью изменения критериев оптимизации, способностью к расширению и дополнению библиотеки программ, стыковки с другими системами проектирования и процессами автоматизированного производства.

В настоящее время САПР развивается в двух направлениях: используются мини- и микроЭВМ и микропроцессоры с непосредственным участием конструктора; создаются системы автоматического проектирования на основе многопроцессорных вычислительных структур без участия человека. Считается, что последнее направление наиболее перспективное. В обоих направлениях определяющими остаются вопросы оптимизации алгоритмов, формализации задач конструирования, представления информации в ЭВМ, организации библиотек программ и др.

Система автоматизированного проектирования должна иметь возможности: автоматического хранения информации о проектируемом устройстве; последовательного расширения и совершенствования системы, активной связи "конструктор-система"; оперирования оптимальными взаимозаменяемыми алгоритмами конструирования, специализации систем на конструирование ЭА на информационно-математических системах любой степени интеграции; увеличения мощности системы применением многопроцессорных вычислительных структур и периферийных устройств; стыковки со специальными автоматами (координатографами, графопостроителями и т.д.); изготовления конструкторской и технологической документации.

Качество САПР характеризуется не только возможностью использования системы для проектирования широкого класса ЭА без существенных изменений, но и оптимальностью алгоритмов и способа представления информации. Основным требованием к размещению информации в памяти ЭВМ является свободный доступ к данным, т.е. такая организация их хранения, при которой разработчик получит возможность на всех этапах конструирования быстро просматривать все имеющиеся параметры с целью выбора требуемых.

Не менее важна правильность построения языка проектирования (ЯП), предназначенного для представления и преобразования описаний объектов при проектировании. Согласно ГОСТ 22487-77 различают языки программирования: входной – представление задания на проектирование; базовый – дополнительные сведения к первичному описанию объекта проектирования, проектных решений, проектных процедур и их последовательности; выходной – какое-либо проектное решение, включая результат проектирования в форме, удовлетворяющей требованиям его дальнейшего применения.

Правильность выбора алгоритмов является одним из факторов, определяющим экономическую эффективность использования САПР. Такая постановка вопроса требует проведения работ, направленных на дальнейшее совершенствование САПР:

- математическое обеспечение автоматизированного проектирования (МОАП) – это совокупность математических методов, моделей и алгоритмов проектирования, необходимых для его выполнения;

- техническое обеспечение (ТО) автоматизированного проектирования – это совокупность взаимосвязанных и взаимодействующих технических средств, предназначенных для его выполнения;

- программное обеспечение автоматизированного проектирования (ПОАП) – это совокупность машинных программ, представленных в заданной форме;

- пакет прикладных программ (ППП) – это совокупность представленных в заданной форме машинных программ, необходимых для выполнения проектной процедуры;

- часть ПОАП, предназначенная для управления проектированием, называется операционной системой (ОС) автоматизированного проектирования;

- информационное обеспечение (ИО) автоматизированного проектирования – это совокупность представленных в заданной форме сведений, необходимых для выполнения АП;

- лингвистическое обеспечение (ЛО) автоматизированного проектирования – это совокупность языков, представленных в заданной форме проектирования, с терминами и определениями, правил формализации ес-

тестового языка и методов сжатия и развертывания текстов, необходимых для выполнения АП;

– методическое обеспечение (МО) автоматизированного проектирования – это совокупность документов, устанавливающих состав и правила отбора и эксплуатации средств обеспечения проектирования;

– организационное обеспечение (ОО) автоматизированного проектирования – это совокупность документов, устанавливающих состав проектной организации и ее подразделений, связи между ними и их функции, а также форму представления результата проектирования и порядок рассмотрения проектных документов, необходимых для выполнения автоматизированного проектирования.

Составной частью информационного обеспечения САПР являются автоматизированные банки данных (АБД), которые состоят из базы данных (БД) и системы управления базами данных (СУБД). Автоматизированные банки данных создаются как обслуживающие подсистемы САПР и предназначены для автоматизированного обеспечения необходимыми данными подсистемы САПР.

Управление АБД осуществляется специалистами, обеспечивающими целостность, правильность, эффективность использования и функциональные возможности. К АБД предъявляются требования гибкости, надежности, наглядности и экономичности.

3. Последовательный алгоритм размещения по мультграфу схемы

Матрицей взвешенных связей \mathbf{R} будем задавать граф схемы, тогда соответствующие правила выбора элементов формулируют следующим образом:

$$\begin{aligned} & \max_{i \in \bar{J}_k} \left\{ r_{i, j_k} \right\}, \\ & \max_{i \in \bar{J}_k} \left\{ \sum_{j \in J_k} r_{i, j} \right\}, \\ & \max_{i \in \bar{J}_k} \left\{ \sum_{j \in J_k} r_{i, j} - \sum_{j \in \bar{J}_k} r_{i, j} \right\}, \end{aligned}$$

где j_k – номер столбца матрицы \mathbf{R} , соответствующий индексу последнего размещенного элемента; J_k и \bar{J}_k – множества индексов размещенных и не размещенных элементов, сопоставленных с их номерами из подмножеств E_k и \bar{E}_k .

Показатель качества позиции при использовании матрицы \mathbf{D}_r :

$$L_{i,f} = \sum_{j \in J_k} r_{i,j} d_{f,t(j)} + m_f h_i,$$

где $t(j) \in T_k$ – индекс позиции j -го размещенного элемента.

Для размещения i -го элемента среди незанятых позиций выбирают ту, которая обеспечивает

$$\min_{f \in \bar{T}_k} \left\{ \sum_{j \in J_k} r_{i,j} d_{f,t(j)} + m_f h_i \right\}.$$

Исходные данные для алгоритма, основанного на рассмотренных выше правилах выбора элемента и позиции его установки, – матрицы \mathbf{R} и \mathbf{D}_r , вектор взвешенных связей элементов с внешними выводами \mathbf{H} , множества индексов занятых и свободных позиций T_k и \bar{T}_k .

Основные пункты алгоритма последовательного размещения по мультиграфу схемы:

1. По одному из решающих правил находим индекс i_{k+1} очередного размещаемого элемента:

$$i_{k+1} = \max_{i \in J_k} \left\{ \sum_{j \in J_k} r_{i,j} \right\}.$$

2. Определяем позицию для установки этого элемента:

$$f_{k+1} = \min_{f \in \bar{T}_k} \left\{ \sum_{j \in J_k} r_{i,j} d_{f,t(j)} + m_j h_l \right\}, \quad \text{где } l = i_{k+1}.$$

3. Заносим индекс элемента в массив J_k , индекс позиции – в массив T_k , исключая их из массивов

$$\bar{J}_k, \bar{T}_k: J_k = J_k \cup i_{k+1}, \bar{J}_k = \bar{J}_k \setminus i_{k+1}, T_k = T_k \cup f_{k+1}, \bar{T}_k = \bar{T}_k \setminus f_{k+1}$$

4. Проверяем, все ли элементы размещены: $\bar{J}_k \neq \emptyset$. Если условие выполняется, то переходим к п. 1, иначе – к п. 5.

5. Конец работы алгоритма.

4. Общая постановка задачи трассировки

Трассировка заключается в определении конкретной геометрии печатного или проводного монтажа, реализующего соединения между элементами схемы. Исходными данными для трассировки являются: список цепей, метрические параметры и топологические свойства типовой конструкции и ее элементов, результаты решения задачи размещения, по которым находятся координаты выводов элементов. Формальная постановка задачи трассировки и методы ее решения в значительной степени зависят от вида монтажа (проводной или печатный) и конструктивно-технологических ограничений, определяющих метрические параметры и топологические свойства монтажного пространства.

В типовых конструкциях, начиная с блока и выше, довольно широко используется проводной монтаж, что объясняется высокой трудоемкостью проектирования и сложностью изготовления печатного монтажа. Изготовление печатного монтажа усложняется с увеличением размеров коммутационных плат, а его надежность падает. Проводной монтаж может осуществляться по прямым, соединяющим выводы элементов, или с помощью жгутов, которые прокладывают в специальных каналах. Основные ограничения — количество проводников, которые можно подсоединять к одному выводу (обычно не более трех), и число проводов в каждом жгуте — *пропускная способность канала*.

Трассировка проводного монтажа. Определяется порядок соединения выводов в соответствии с принципиальной электрической схемой и с учетом заданных ограничений. Критерием качества, как правило, является минимум суммарной длины соединений. Нахождение порядка соединения выводов элементов внутри цепи сводится к задаче построения на фиксированных вершинах минимального покрывающего или связывающего дерева. Будем использовать модель схемы в виде графа, в котором с выводами элементов сопоставлены вершины. Таким образом, каждая цепь представляется отдельной компонентой связности. Необходимо построить минимальные покрывающие деревья на тех компонентах связности, число вершин в которых больше двух. Напомним, что в результате размещения элементов определяются координаты их выводов в соответствующей метрике, т.е. вершины компонент связности отображаются в граф решетки монтажного пространства.

Трассировка при печатном монтаже. В монтажном пространстве, представляющем собой совокупность коммутационных плоскостей, определяются координаты конструктивных элементов и их выводов; задаются метрические параметры и топологические свойства монтажного пространства (ширина проводников и зазоров между ними, координаты и размеры контактных площадок, число слоев микропроцессорных переходов и переходы со слоя на слой, координаты и размеры областей, запрещенных для

трассировки). Множество цепей принципиальной схемы разбивает множество V выводов элементов на непересекающиеся подмножества B_i так, что $V = \{B_i / i = 1, M\}$, а $B_i = \{b_i, k = 1/k_i\}$, где M – число цепей; k_i – число контактов, соединяемых i -й цепью.

Необходимо реализовать множество B_i в виде множества A_i таких областей, которые удовлетворяли бы требованиям:

1. $\bigcup A_i \in E$ – все соединения должны быть выполнены в монтажной области $E = \{E_r / r = 1, R\}$, где R – число слоев.
2. $\forall A_i, A_j \in E \ r \ (A_i \cap A_j \ (i \neq j) = \emptyset)$ – в каждом слое проводники не должны иметь пересечений.
3. $A_i, A_j \in E \ r \ (\rho(A_i, A_j) \geq \rho_0)$ – расстояние между проводниками не должно быть меньше допустимого зазора ρ_0 .
4. $d(A_i) \geq d_0$ – ширина проводника не должна быть меньше допустимой.
5. $(\forall A_i, k \equiv b_i, k) \in A_i$ – все контакты i -й цепи должны лежать на i -м проводнике.
6. $(\forall A_i \in E \ r) (\forall A_j \in E \ t) (A_i \cap A_j = \emptyset \vee A_i \cap A_j > R_n)$; $E_r, E_t \in E$ – если необходимо выполнить переход со слоя r на слой t ; пересечение областей должно иметь размер, достаточный для конструктивной реализации межслойного перехода.

Задача одновременной оптимизации всех соединений пока не решена, поэтому трассировка сводится к последовательному построению бесперекрестного леса, каждое дерево которого реализует соответствующую электрическую цепь, и определению конфигурации соединения. Система покрывающих деревьев должна быть размещена в монтажном пространстве типовой конструкции, заданном своей математической моделью.

Трассировка печатных соединений предполагает выполнение этапов:

1. Определение порядка соединения выводов внутри цепи.
2. Распределение соединений по слоям печатной платы.
3. Нахождение последовательности проведения соединений в каждом слое.
4. Получение конфигурации проводников.

При решении задачи трассировки используются основные критерии:

1. Минимум суммарной длины всех проводников.
2. Минимум числа их пересечений.
3. Минимум изгибов проводников.
4. Минимум числа слоев МПП и переходов со слоя на слой.
5. Минимальная длина параллельных участков соседних проводников.
6. Равномерное распределение проводников по монтажной области.

Критерий 1 приводит к уменьшению задержки распространения сигналов по линиям связи, критерии 2, 3 и 4 повышают надежность и технологичность печатной платы, 5 и 6 увеличивают помехоустойчивость кон-

структивной реализации схемы и вероятность проведения всех трасс. Указанные критерии не удастся объединить в обобщенный показатель качества, поэтому на каждом этапе трассировки для конкретной технологии учитывается один наиболее важный критерий или указывается их приоритет.

Определение порядка соединения выводов внутри цепи. Задача сводится к построению минимального связывающего дерева. При печатном монтаже соединения можно выполнять не только по выводам, но и в любой точке проводника. Поэтому построение минимального связывающего дерева формулируется как задача Штейнера: к множеству $P = \{ p_i / i = 1, n \}$ основных добавить множество $Q = \{ q_j / j = 1, m \}$ дополнительных точек и построить покрывающее дерево минимальной длины. Здесь множество P основных точек сопоставлено с выводами цепи, а дополнительные точки представляют собой места соединений типа проводник - проводник. При определении положения дополнительных точек можно рассматривать только узлы координатной решетки, построенной на n заданных точках. Тогда число таких точек $|Q| \leq n - 2$. Метод точного решения задачи Штейнера для реальных цепей требует больших затрат машинного времени.

Распределение соединений по слоям. В результате выполнения первого этапа трассировки электрическая цепь представляется минимальным покрывающим деревом, являющимся плоским графом. Однако совокупность минимальных деревьев (лес) может иметь пересечения между ребрами, принадлежащими разным деревьям, так как последние строятся на фиксированных вершинах и существуют ограничения на размер монтажного поля, ширину проводников и зазор между ними. В то же время в каждом слое печатные проводники не должны пересекаться.

При ортогональной трассировке возможно распределение соединений по двум слоям. Каждая цепь представляется в виде ортогонального покрывающего дерева, вертикальные ветви которого проводятся в одном слое, а горизонтальные — в другом. В узлах дерева необходимо делать межслойные переходы. Количество переходов оказывается весьма большим, что ухудшает механические параметры печатной платы и снижает надежность схемы.

При трассировке по произвольным направлениям может быть поставлена задача разбиения графа схемы на минимальное количество плоских суграфов или подграфов, каждый из которых реализуется в своем слое. Основная трудность при такой постановке заключается в построении модели схемы, точно отображающей связность элементов и их топологические свойства.

Распределение соединений по слоям может быть сформулировано как задача правильной раскраски вершин графа пересечений. Предполагаем, что соединение полностью выполняется на одном слое. При ортогональной трассировке на вершинах каждой цепи строится минимальный охватывающий прямоугольник. Считается, что два соединения пересекаются,

если перекрываются соответствующие им прямоугольники.

При представлении цепи минимальным покрывающим деревом необходимо определять, пересекается ли каждая пара ветвей этих деревьев. Для пары ветвей при известных координатах вершин составляются уравнения прямых линий. Исследуя эти уравнения методами аналитической геометрии, определяют возможность пересечения соответствующих соединений.

Вершины графа пересечений сопоставляются с соединениями, ребра устанавливают возможность их пересечения. Раскраска вершин графа будет правильной, если никакие смежные вершины не окрашены одним цветом. Минимальное количество цветов, которое необходимо для правильной раскраски, определяет число слоев МПП.

Перекрывание прямоугольников, построенных на вершинах цепей, или пересечение минимальных покрывающих деревьев еще не означает, что соответствующие цепи нельзя протрассировать на одном слое без пересечений.

При учете возможности проведения “конфликтующих” проводников без пересечения за счет огибания распределение соединений по слоям может быть сделано путем объединения проводников, идущих под некоторым углом друг к другу, в группы. Каждая такая группа затем трассируется в своем слое.

Трассировка цепей выполняется последовательно, и каждая проложенная трасса является препятствием для всех непроведенных. В связи с этим большое значение приобретает задача нахождения последовательности проведения соединений в каждом слое. Сформулируем условия отсутствия пересечений двух ребер и методику определения последовательности их проведения.

Рассмотрим два ребра $u(i,j)$ и $u(k,p)$. Их уравнения в параметрической форме для ребер $u(i,j)$ и $u(k,p)$ соответственно имеют вид

$$\begin{cases} t = \lambda \cdot t(i) + (1 - \lambda) \cdot t(j) \\ S = \lambda \cdot S(i) + (1 - \lambda) \cdot S(j) \end{cases} \quad \begin{cases} t = \mu \cdot t(k) + (1 - \mu) \cdot t(p) \\ S = \mu \cdot S(k) + (1 - \mu) \cdot S(p) \end{cases}$$

где

$$\begin{aligned} \lambda &= ((t(k) - t(p)) \cdot (S(j) - S(p)) - (S(k) - S(p)) \cdot (t(j) - t(p))) / ((t(k) - t(p)) \cdot \\ &\quad \cdot (S(j) - S(i)) - (S(k) - S(p)) \cdot (t(j) - t(i))); \\ \mu &= ((t(j) - t(p)) \cdot (S(j) - S(i)) - (S(j) - S(p)) \cdot (t(j) - t(i))) / ((t(k) - t(p)) \cdot \\ &\quad \cdot (S(j) - S(i)) - (S(k) - S(p)) \cdot (t(j) - t(i))). \end{aligned}$$

Ребра пересекаются, если $0 \leq \lambda \leq 1$, $0 \leq \mu \leq 1$.

На основании этого условия определяется список пересекающихся

ребер. Непересекающиеся ребра можно трассировать в произвольном порядке. Для определения последовательности проведения пересекающихся ребер составляют уравнения удлинения при огибании, считая, что огибающий проводник может проходить сколь угодно близко от вершины. Уравнения составляются для всех пар пересекающихся ребер. Для каждого ребра подсчитывается число огибаний и удлинение. Список ребер ранжируется в порядке возрастания числа огибаний. Если у некоторых групп ребер число огибаний одинаково, то первыми проводятся ребра с меньшим удлинением.

Так как пересечение рассматривается только для пары ребер, необходимо дополнительно проверять отсутствие пересечений с другими близлежащими ребрами.

В заключение отметим, что при выполнении соединения полностью в одном слое возрастает средняя длина проводников за счет огибаний.

5. Волновой алгоритм решения задачи трассировки

После выполнения первых трех этапов трассировки множество точек каждой цепи разбито на подмножества пар точек и определен порядок их соединения. При использовании модели монтажного пространства построение отрезка печатного проводника, соединяющего очередную пару точек, сводится к нахождению кратчайшего пути между вершинами графа монтажного пространства, которые сопоставлены с этими точками цепи.

Большинство алгоритмов построения конфигурации печатных проводников используют идеи волнового алгоритма Ли, который представляет собой процедуру нахождения кратчайшего пути в графе. Рассмотрим основные положения метода, используя для наглядности дискретное рабочее поле (ДРП). В работе Ли плоскость монтажа разбивается на элементарные квадраты со стороной, равной расстоянию между осями соседних печатных проводников. При использовании ДРП для описания алгоритма Ли включение элементарной ячейки в путь означает проведение печатного проводника, т.е. считаем, что основная координатная сетка смещена на $h/2$, чтобы пути следовали из ячейки в ячейку, а не по координатным линиям ДРП. На каждом шаге алгоритма некоторые ячейки являются занятыми, к ним относятся ячейки, попадающие в области, запрещенные для трассировки: краевые поля монтажной платы, зоны размещения элементов и их выводов, ранее проведенные проводники.

Основой алгоритма Ли является процедура нахождения оптимального в смысле некоторого критерия пути между заданными ячейками A и B ДРП при соблюдении ряда условий. Первая часть алгоритма моделирует процесс распространения волны из ячейки A по свободным ячейкам ДРП. При распространении волны от элементарной площадки A алгоритм последовательно строит $\Phi_1(A)$ – первый, $\Phi_2(A)$ – второй, ..., $\Phi_k(A)$ – k -й ее фронты. Множество ячеек, входящих в i -е фронты, для всех $i \leq k$ называют k -й ок-

рестностью ячейки A — $O(k)(A)$. Если проведение пути возможно, то на каком-то $k + 1$ шаге окажется, что ячейка $B \in O(k+1)(A)$. Если в следующий фронт не удастся включить ни одной свободной ячейки, т.е. $O(k+1)(A) = O(k)(A)$, то при данных условиях путь провести невозможно. Таким образом, эта часть алгоритма определяет возможность проведения пути между ячейками A и B .

Во второй части алгоритма, начиная с ячейки B , по определенным правилам выполняется переход от ячейки k -го фронта к ячейке $(k-1)$ фронта до ячейки A . Пройденные ячейки составляют искомый путь.

Условия, которые необходимо выполнить при проведении пути, и возможность оценки его оптимальности должны быть заложены в правила, по которым движется фронт волны. Для ячеек дискретного поля устанавливаются отношения соседства. Распространение волны заключается в присваивании ячейкам, соседним с ячейкой предыдущего фронта, значения весовой функции. Вес ячейки k -го фронта P_k является функцией веса ячейки $(k-1)$ фронта. В общем случае k весу предъявляется требование $P(k-1) \neq P(k) \neq P(k+1)$.

В большинстве модификаций алгоритма Ли на значения веса накладывается ограничение $P(k) > P(k-1)$. В этом случае проведение пути заключается в переходе от ячейки B к ячейке A таким образом, чтобы значение $P(k)$ монотонно убывало. При этом возможен вариант, при котором несколько ячеек, соседних данной, имеют одинаковый вес. Для однозначности выбора при учете критерия минимума изгибов проводника следует сохранять направление движения. Если приходится делать поворот, учитывается заранее заданный порядок предпочтительных направлений: вверх, вправо, вниз, влево.

Рассмотрим случай, когда соседними к данной являются ячейки, имеющие с ней общее ребро, а вес ячейки k -го фронта $P(k) = P(k-1) + 1$, т.е. равен расстоянию k -й ячейки от исходной A в ортогональной метрике. Волна распространяется из ячейки A , вес которой считаем равным нулю. Фронт волны доходит до ячейки B . Например, в ходе построения пути из ячейки с весом 11 можно перейти в три соседние ячейки с весом 10. Здесь переход осуществляется, сохраняя направление движения. Аналогично происходит переход из ячейки с весом 10. У ячейки с весом 9 есть две соседние ячейки с весом 8. Если приходится изменять направление движения, переход выполняется по предпочтительному направлению.

Так как алгоритм Ли представляет собой алгоритм нахождения кратчайшего пути в графе, он легко распространяется на многослойный печатный монтаж при использовании модели в виде графа монтажного пространства. При наличии ограничений на переходы со слоя на слой можно увеличить вес ребра, соединяющего две смежные вершины на соседних слоях, по сравнению с весом ребра, соединяющего смежные вершины одного слоя.

В общем случае весовая функция, или критерий качества пути, может зависеть от параметров, учитывающих длину пути, число переходов со слоя на слой, степень близости пути к другим и т.д., например в виде аддитивной функции $P(k) = \sum a(i) \cdot p_i(k)$, где $a(i)$ – весовой коэффициент, учитывающий важность i -го параметра; $p_i(k)$ – значение учитываемого параметра.

Однако усложнение функции веса увеличивает объем информации на одну ячейку ДРП и время работы первой части алгоритма. Кроме того, не представляется возможным строго обосновать выбор значений весовых коэффициентов $a(i)$.

При практической реализации волнового алгоритма важная проблема – сокращение объема памяти, необходимой для запоминания веса ячеек. При вычислении веса ячеек по указанной выше формуле ячейка может быть в таких состояниях: свободна, занята или имеет вес от единицы до L , где L – максимально возможная длина пути, определяемая как количество составляющих его ячеек ДРП. Необходимое для запоминания состояния одной ячейки ДРП число разрядов памяти $N = \log_2 (L + 2)$.

Наиболее эффективными способами кодирования состояния ячеек ДРП являются метод путевых координат, кодирование по модулю 3 и использование базовой последовательности, предложенной Акерсом.

При выборе последовательности ячеек на этапе построения пути по методу путевых координат для каждой ячейки, начиная с B , в случае соседства по ребрам достаточно знать, от какой соседней ячейки в нее пришла волна: сверху, слева, снизу, справа ($\uparrow, \leftarrow, \downarrow, \rightarrow$). Таким образом, ячейка может иметь признаки: свободна, занята или одну из путевых координат: $\uparrow, \leftarrow, \rightarrow, \downarrow$. Следовательно, число разрядов на кодирование состояния ячеек $N = \log_2(6) = 3$. Если в данную ячейку волна приходит из нескольких соседних, то присвоение путевых координат выполняется по заранее заданному правилу приоритетов. При проведении пути достаточно переходить по путевым координатам из ячейки B в ячейку A .

Кодирование по модулю 3 базируется на основном требовании к весу: $P(k-1) \neq P(k) \neq P(k+1)$. Ячейкам, включаемым в последовательные фронты, можно присваивать не сам вес, а его значение по модулю 3, т.е. 1,2,3, 1,2,3, ... Количество разрядов на кодирование состояния ячеек $N = \log_2(5) = 3$. Проведение пути заключается в отслеживании отметок. Если ячейка имеет несколько соседних с одинаковыми отметками, то используется правило приоритетных направлений.

Для определения последовательности ячеек, составляющих путь, достаточно, чтобы при распространении волны ячейкам присваивались значения отметок из заданной последовательности, в которой каждый член имеет разных соседей слева и справа. В методе Акерса такой последовательностью является 1,1,2,2,1,1,2,2, ... При построении пути находят ячейки, входящие в заданную последовательность. В методе Акерса количество

разрядов памяти на ячейку ДРП $N = \log_2(4) = 2$. Если построение последовательности возможно по нескольким направлениям, то выбор осуществляют по приоритетам.

Волновой алгоритм характеризуется высокой эффективностью нахождения пути за счет исследования всех свободных ячеек ДРП, но требует значительного времени на распространение волны. В связи с этим используются различные методы ускорения выполнения первого этапа алгоритма. Одним из них является выбор начальной точки. При выборе в качестве источника распространения волны площадки, максимально удаленной от центра платы, просматривается меньшее число свободных ячеек ДРП. Это становится очевидным по мере роста числа протраассированных цепей.

Более эффективен метод встречной волны. Выигрыш во времени пропорционален отношению числа исследуемых ячеек при одновременном распространении волны и распространении волны из одного источника. При непрерывной модели окрестности волны на свободном поле ДРП отношение исследуемых площадей $M = \pi \cdot r / (2 \cdot \pi (r/2)^2) = 2$. Для реальных состояний ДРП выигрыш во времени может отличаться, однако в среднем оценка является объективной. Использование данной идеи приводит к усложнению алгоритма.

Поле распространения волны можно уменьшить, ограничивая его прямоугольником, внутри которого находятся соединяемые площадки. Начальная площадь прямоугольника обычно на 10-20% больше площади прямоугольника, проходящего через эти площадки. Если соединение найти не удалось, то границы прямоугольника расширяются. Данный метод обладает большей эффективностью ускорения работы алгоритма по сравнению с вышеописанными.

Волновой алгоритм можно использовать при различных стратегиях построения цепей. Выполнение первых трех этапов задачи трассировки подразумевает переход к построению следующей цепи после получения конфигурации текущей или установления невозможности этого. Вследствие того что в цепь могут входить как длинные соединения, так и короткие, при такой стратегии будет нарушен желательный порядок проведения соединений от коротких к длинным. После длинных отрезков одной цепи могут строиться более короткие первые отрезки следующей цепи. Чтобы избежать этого, проводят сначала соединения, стоящие первыми в списках всех цепей, затем вторые и т.д. Данный подход будет более корректным, если после распределения соединений по слоям определить порядок проведения отрезков по всем цепям каждого слоя.

Одна из модификаций алгоритма Ли позволяет исключить этап определения порядка соединения выводов внутри каждой цепи. В этом алгоритме используется метод встречной волны. Из n элементарных площадок, сопоставленных с контактами цепи, одновременно распространяются волны до тех пор, пока не встретятся два фронта. Выполняется вторая часть

алгоритма Ли, т.е. строится фрагмент цепи, соединяющий два контакта. Снова распространяются волны, но уже из $n - 1$ источников. Алгоритм соединяет две ближайшие ячейки или связанные системы ячеек с учетом преград в виде ранее проведенных соединений.

Практическая часть

Создание библиотечных элементов.

Создание библиотеки радиоэлементов является первым и практически всегда необходимым (скорее, вынужденным) шагом работы над новым проектом. Даже если мы имеем прекрасную библиотеку элементов, начиная новый проект, зачастую убеждаемся, что 2 – 3 элемента проекта являются уникальными и в имеющейся библиотеке отсутствуют.

При создании новых библиотечных элементов необходимо пройти несколько этапов:

- создание :
 - схемного (символьного) образа элемента;
 - посадочного места для радиоэлемента на печатной плате (причем правила создания посадочных мест для элементов со штыревыми и планарными контактами отличаются друг от друга);
 - взаимосвязи между схемными и технологическими библиотечными элементами;
 - контактных площадок;
- внесение библиотечных элементов в библиотеки.

1.1. Создание символьного элемента K155ЛА3

1.1.1. Создание символьного элемента, используя программу ACCEL Schematic

С помощью этой программы удобно создавать сложные составные элементы, т.е. блоки, представляющие собой совокупность нескольких простых элементов. Она запускается из меню Пуск\Программы\ACCEL\Schematic.

Создание простых элементов проще и удобнее в программе ACCEL Symbol Editor, которая описана ниже в п. 1.1.2.

1.1.1.1. Настройка конфигурации графического редактора

Выбрать команду Options\Configure. В открывшемся диалоговом окне Options Configure (рис. 1.1) установить размер рабочего поля формата А4 (в области Workspace Size “включить” А4), выбрать миллиметры как основную систему единиц (в области Units включить mm). Все остальные параметры оставить без изменения. Нажать ОК.

Выбрать команду Options\Grids. В открывшемся диалоговом окне Options Grids (рис. 1.2) установить новую сетку графического редактора с шагом в 5 миллиметров (в области Grid Spacing набрать на клавиатуре 5 и

нажать Add). В данном случае это наиболее удобный шаг сетки. Нажать OK.

Можно “прикрепить” курсор к узлам сетки графического редактора с помощью команды Snap to Grid из пункта меню View (обратный эффект с помощью той же команды), при этом перемещение курсора будет возможным только по узлам сетки.

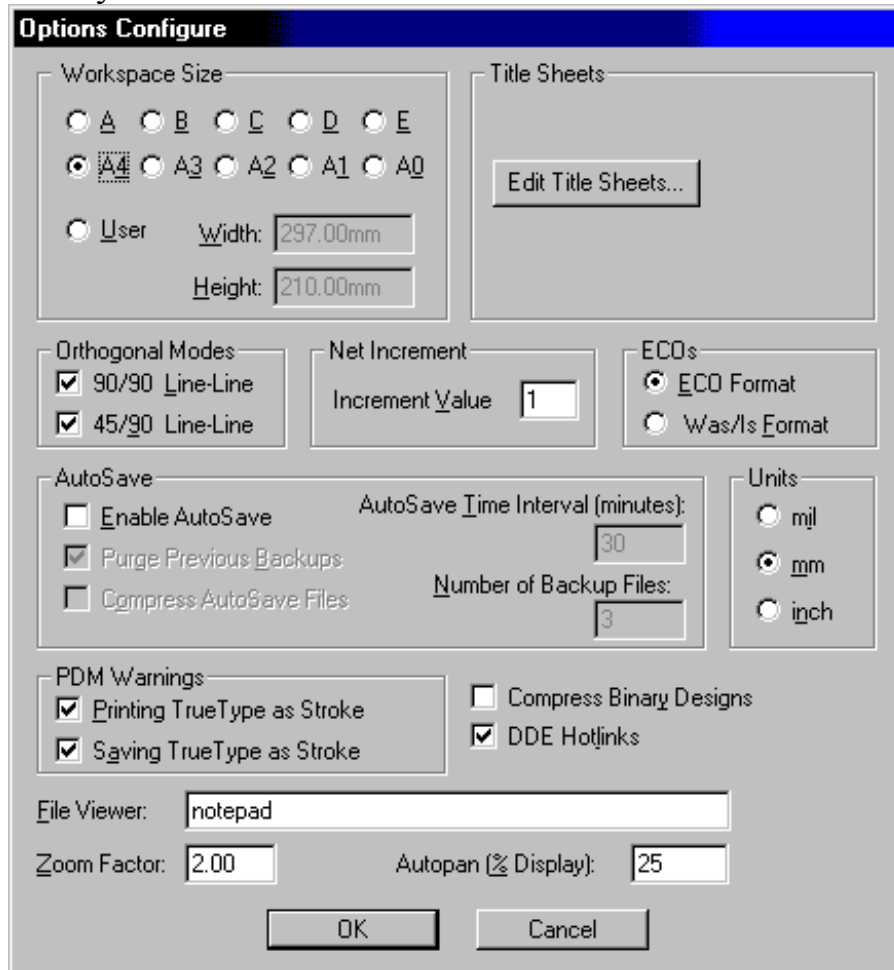


Рис. 1.1. Диалоговое окно установок проекта

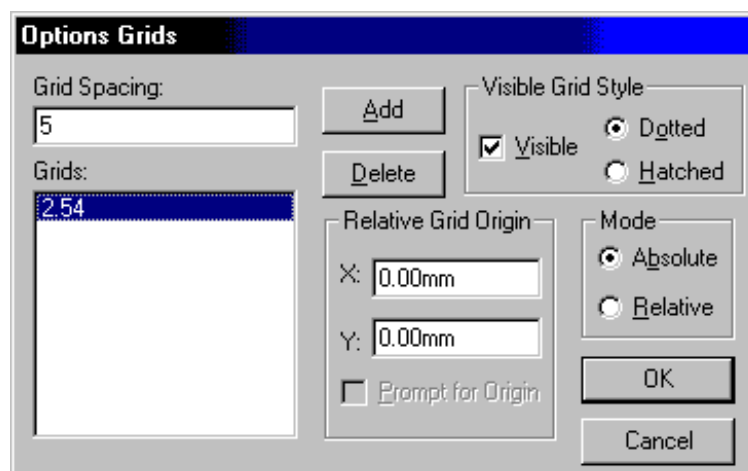


Рис. 1.2. Диалоговое окно настройки сетки

1.1.1.2. Создание обводки

Выбрать команду Options\Current Line. В появившемся диалоговом окне Options Current Line устанавливаются параметры текущей линии рисования: в поле Width (ширина) выбрать Thin (тонкая линия), а в поле Style – Solid (сплошная линия). Нажать ОК (рис. 1.3)

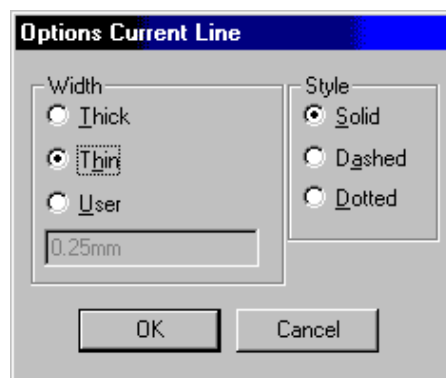



Рис. 1.3. Диалоговое окно настроек линии

В пункте меню Place вызвать команду Line (для ускорения работы можно использовать кнопку  на левой панели редактора). Используя левую кнопку мыши, создать изображение корпуса символического элемента. Размер корпуса контролируется при помощи координат (рис. 1.4). Отказ от проведения следующей линии производится правой кнопкой мыши.

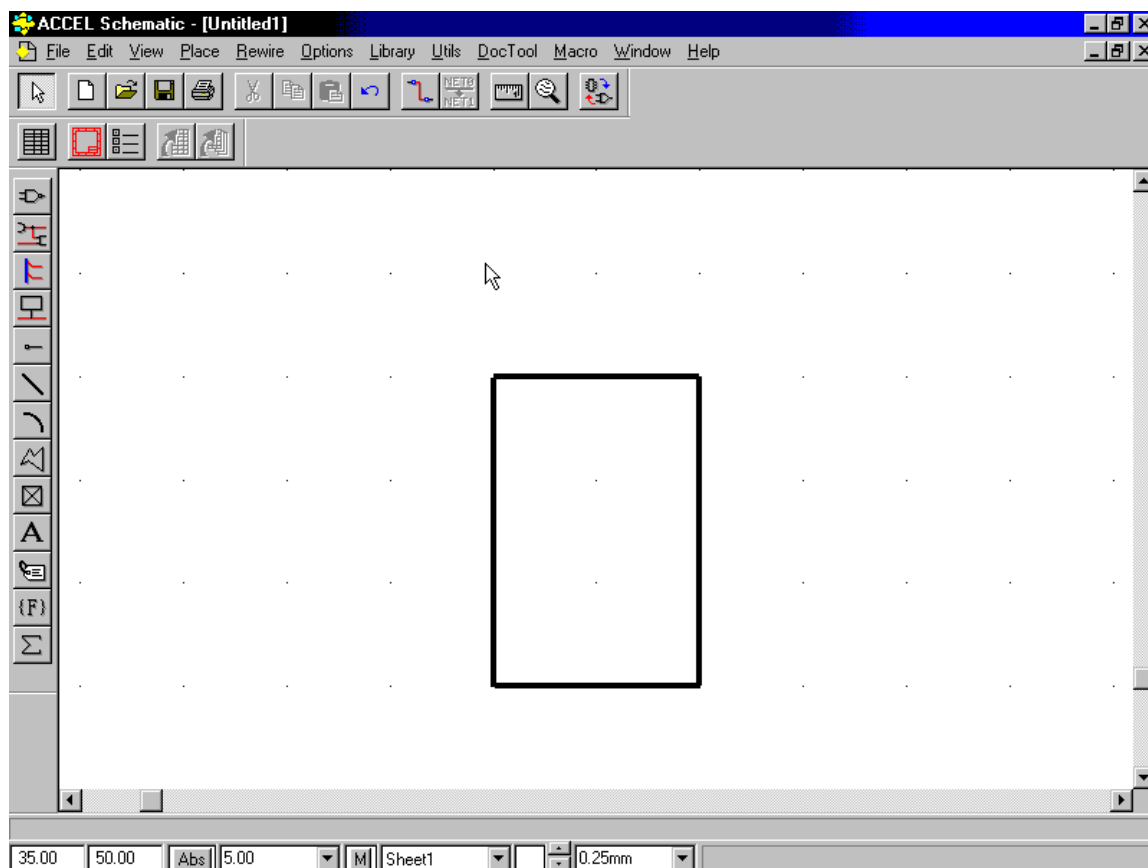



Рис.1.4. Пример обводки

1.1.1.3. Создание выводов

Выбрать команду Place\Pin (для ускорения работы можно использовать кнопку  на левой панели редактора). Нажать левую кнопку мыши. В открывшемся диалоговом окне Place Pin установить нужную длину контакта (в поле Length выбрать User, а в расположенном ниже окошке ввести цифру 5), настроить отображение номеров контактов (в поле Display включить метку Pin Des и выключить метку Pin Name). В области Display Characteristics выбрать в открывающемся списке Outside Edge значение Dot (кружок инверсии), а в остальных областях – None (рис. 1.5). Нажать ОК. Переместить курсор в точку начала выходного контакта (появится выходной контакт с инверсией). Затем нажать правую кнопку и снова левую. В открывшемся вновь диалоговом окне Place Pin убрать кружок инверсии (в списке Outside Edge выбрать None). Переместить курсор в точку начала входного контакта, нажать левую кнопку мыши и, НЕ ОТПУСКАЯ КНОПКИ, клавишу F для отражения контакта. Аналогичные действия для второго входа.

Для переименования контактов вызвать команду Utils\Renumber. В открывшемся диалоговом окне Utils Renumber установить режим перенумерации контактов (в поле Type установить Pin Num). Начальный номер контакта (Starting Number) и приращение (Increment Value) должны быть равны единице (рис. 1.6). Нажать ОК. На появившееся предупреждение о необратимости команды нужно ответить ДА. В нужной последовательности кликнуть левой кнопкой мыши по началу каждого контакта (рис. 1.7).

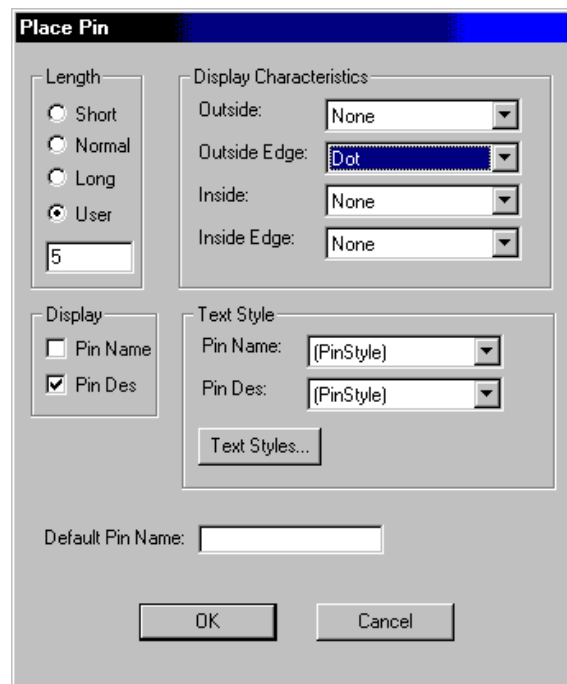


Рис. 1.5. Диалоговое окно настроек вывода.

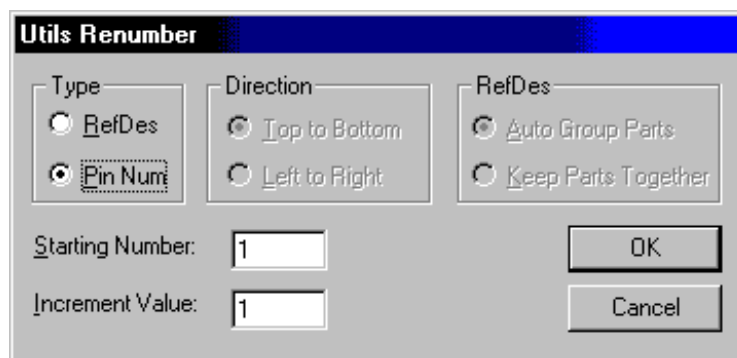


Рис. 1.6. Диалоговое окно перенумерации выводов

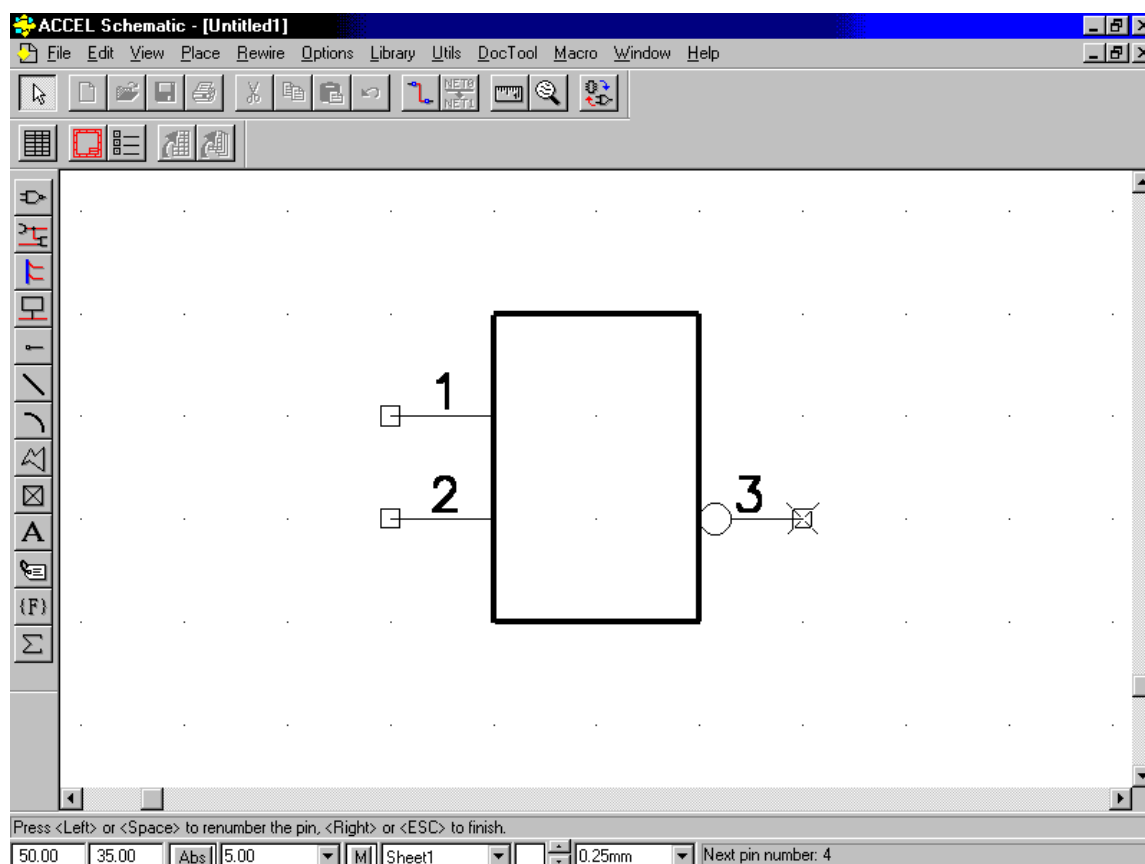


Рис. 1.7. Перенумерация выводов

1.1.1.4. Добавление символьного обозначения элемента

Выбрать команду Place\Text (для ускорения работы можно использовать кнопку **A** на левой панели редактора). Нажать левую кнопку мыши. В открывшемся диалоговом окне Place Text набрать символ &, установить выравнивание текста по (Justification), выбрать стиль

PartStyle (рис. 1.8). Нажать ОК. Установить курсор в нужную точку и нажать ОК.

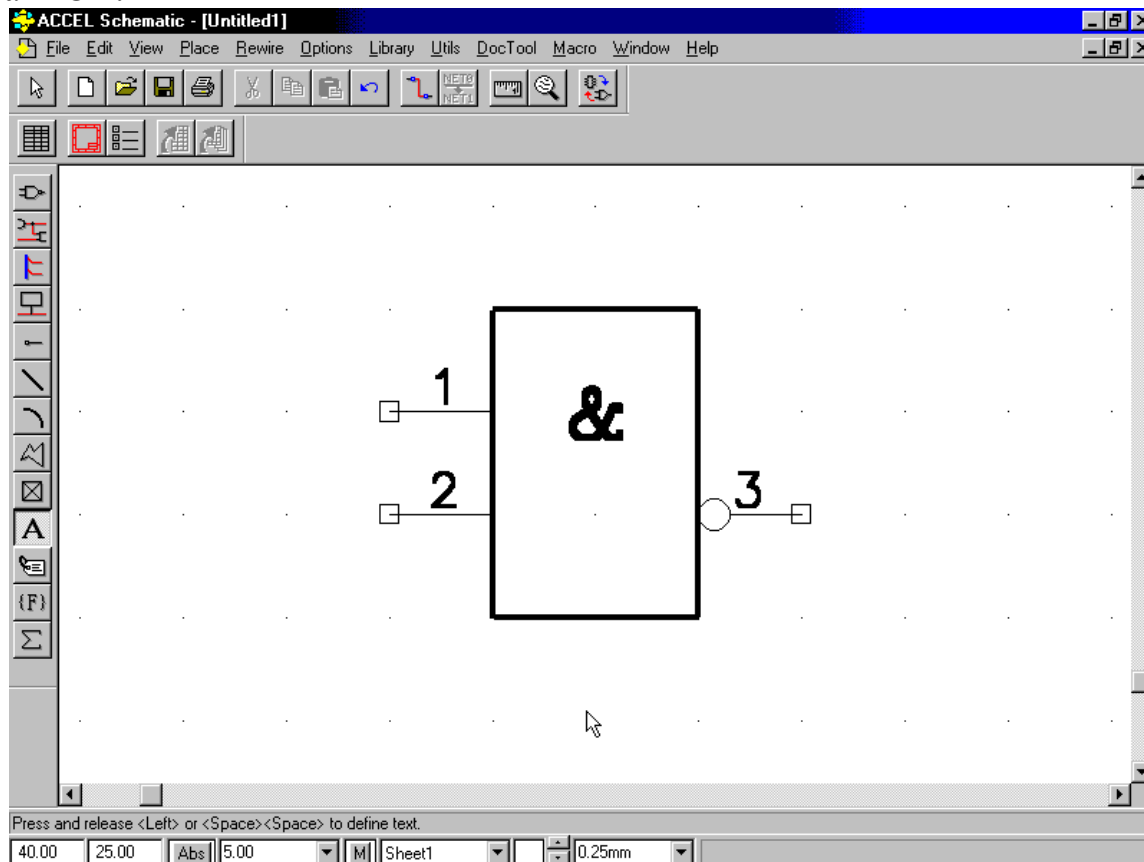




Рис. 1.8. Вставка текста

1.1.1.5. Введение точки привязки

Для введения точки привязки элемента вызвать команду Place\Ref Point (для ускорения работы можно использовать кнопку  на левой панели редактора). Переместить курсор в начало первого контакта и нажать левую кнопку (появится перечеркнутый квадрат).

1.1.1.6. Установка атрибутов элемента

Для введения атрибутов элемента (возьмем к примеру место для размещения позиционного обозначения и надпись типа элемента) надо вызвать команду Place\Attribute (для ускорения работы можно использовать кнопку  на левой панели редактора). Нажать левую кнопку мыши. В открывшемся диалоговом окне Place Attribute выбрать в области категорий атрибута (Attribute Category) назначение атрибута для элемента (Component). В области имен атрибутов (Name) выбрать имя атрибута позиционного обозначения (RefDes). Установить стиль текста в открываю-

щемся списке Text Style как PartStyle. Выравнивание (Justification): по вертикали – низ, горизонтали – центр (рис. 1.9). Нажать OK.

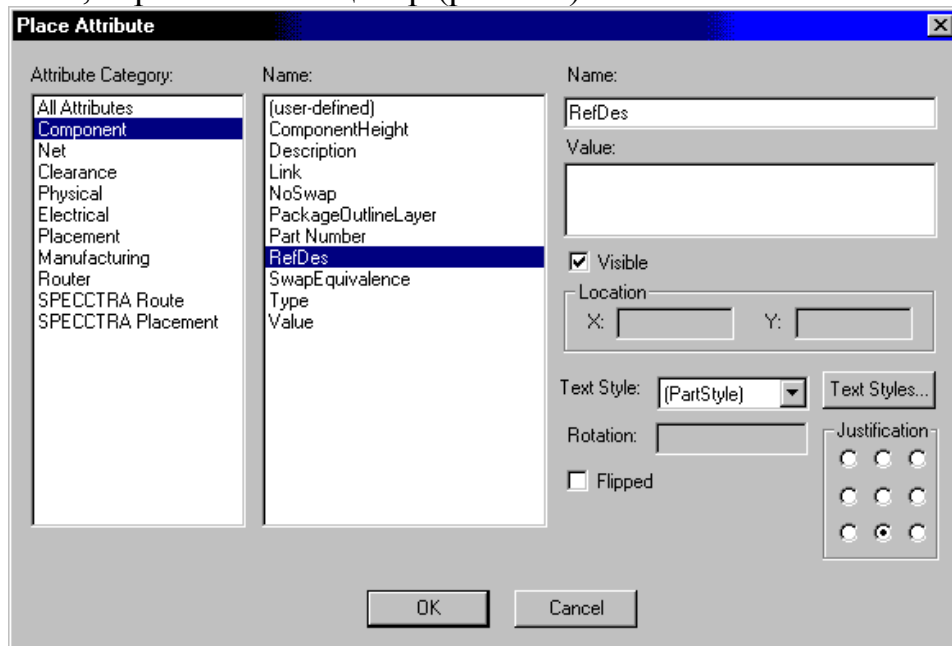


Рис. 1.9. Выбор атрибутов

Переместить курсор в точку над изображением корпуса и нажать левую кнопку мыши. Нажать правую кнопку мыши, а затем снова левую. Во вновь появившемся диалоговом окне выбрать области имен атрибутов (Name) и имя атрибута типа элемента (Type). Снять флажок видимости (Visible). Нажать OK. Результат действия представлен на рис. 1.10.

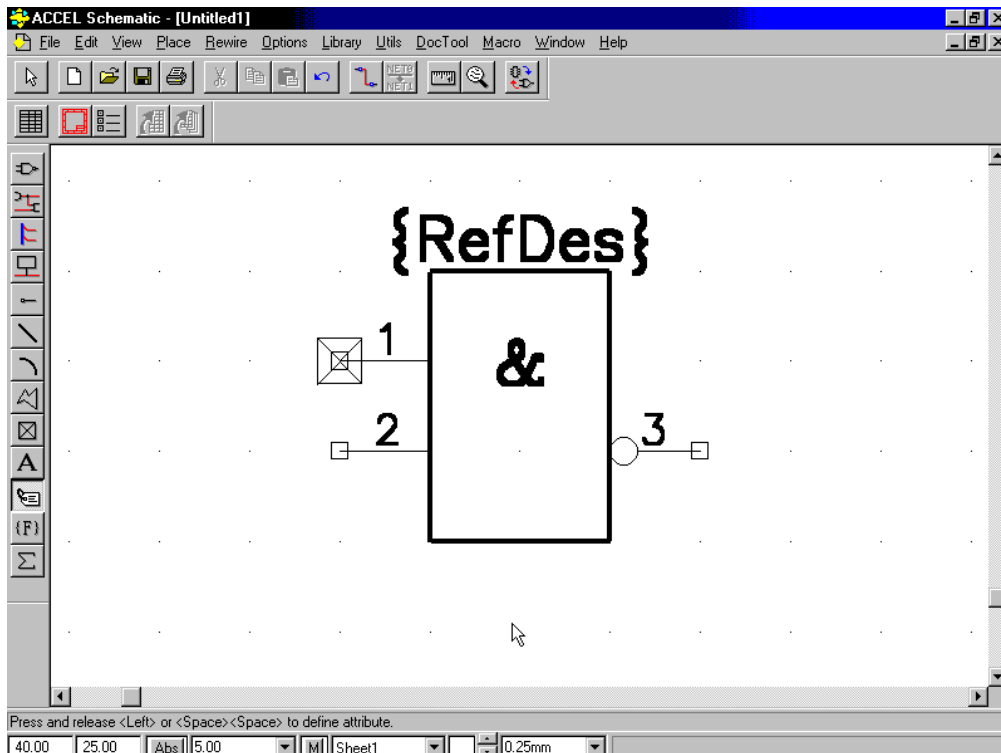


Рис. 1.10. Установка атрибутов

1.1.1.7. Запись созданного символьного элемента в библиотеку элементов

Для начала создадим свою библиотеку test.lib. В пункте меню Library вызвать команду New и в открывшемся диалоговом окне задать имя новой библиотеки: test.lib. Нажать OK. Для подсоединения созданной библиотеки надо в пункте меню Library вызвать команду Setup и в открывшемся диалоговом окне нажать кнопку Add. В открывшемся окне найти и активировать созданную библиотеку test.lib (рис. 1.11). Нажать OK. Теперь test.lib (пока еще пустая) подключена к редактору.

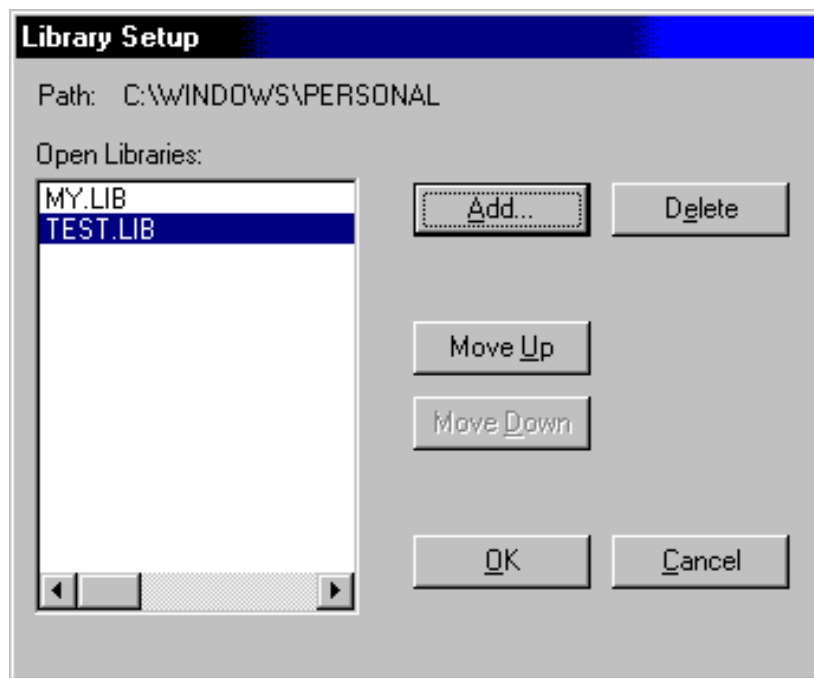



Рис. 1.11. Подсоединение библиотеки

Вызвать команду Edit\Select (для ускорения работы можно использовать кнопку  на верхней панели редактора) и выделить весь созданный элемент. Вызвать команду Library\Symbol Save As и в открывшемся диалоговом окне выбрать библиотеку test.lib. В области Display включить метки RefDes и Type, а метку Value выключить. Выключить метку занесения информации в библиотеку как отдельного элемента (Create Component). В поле Symbol набрать имя элемента NAND (not and – элемент И с инверсией на выходе) и нажать кнопку OK (рис. 1.12). Теперь вновь созданный символьный элемент занесен в библиотеку test.lib.

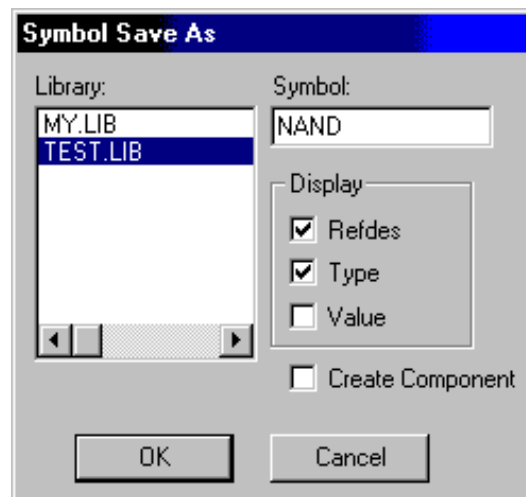


Рис. 1.12. Сохранение символа

1.1.2. Создание символьного элемента, используя программу ACCEL Symbol Editor

С помощью этой программы удобно создавать простые элементы, например, логические элементы. Она запускается из меню Пуск\Программы\ ACCEL\Schematic, а дальше пункт меню Utils\ACCEL Symbol Editor.


1.1.2.1. Настройка конфигурации графического редактора

В пункте меню Options вызвать команду Configure. В появившемся диалоговом окне OptionsConfigure установить размер рабочего поля формата A4 (в области Workspace Size включить A4), выбрать миллиметры как основную систему единиц (в области Units включить mm). Все остальные параметры оставить без изменения. Нажать OK.

В пункте меню Options вызвать команду Grids. В появившемся диалоговом окне Options Grids установить новую сетку графического редактора с шагом в 5 миллиметров (в области Grid Spacing набрать на клавиатуре 5 и нажать Add). В данном случае это наиболее удобный шаг сетки. Нажать OK.

Можно “прикрепить” курсор к узлам сетки графического редактора с помощью команды Snap to Grid из пункта меню View (обратный эффект с помощью той же команды).

1.1.2.2. Работа с Symbol Wizard

Symbol Wizard – это специальное средство, облегчающее работу по созданию нового символа. Для его запуска нужно нажать кнопку  на верхней панели графического редактора. Откроется окно, разделенное на две части. В левой части находится редактор. Используя его различные настройки, можно менять параметры элемента, изображение которого

находится в правой части окна. Изменение настроек сразу отражается на изображении элемента, что облегчает работу с ним (рис. 1.13).

Для создания К155ЛА3 необходима следующая комбинация параметров:

- Symbol Width (ширина символа) – задать ширину символа (10 мм для всех логических элементов);
- Pin Spacing (расстояние между выводами) – задать расстояние между выводами (5 мм для всех логических элементов);
- Number Pins Left (количество левых выводов) – задать количество входов элемента (в данном случае 2);
- Number Pins Right (количество правых выводов) – задать количество выходов элемента (в данном случае 1);
- Length (длина выводов) – выбрать User, а в расположенное ниже окошко ввести 5 мм;
- Display (отображать) – выбрать Pin Des (пронумерованные выводы).

Все остальные параметры оставить без изменения (рис. 1.13). Нажать кнопку Finish.

После этого настроечная часть редактора закроется, и можно продолжать непосредственное редактирование элемента.

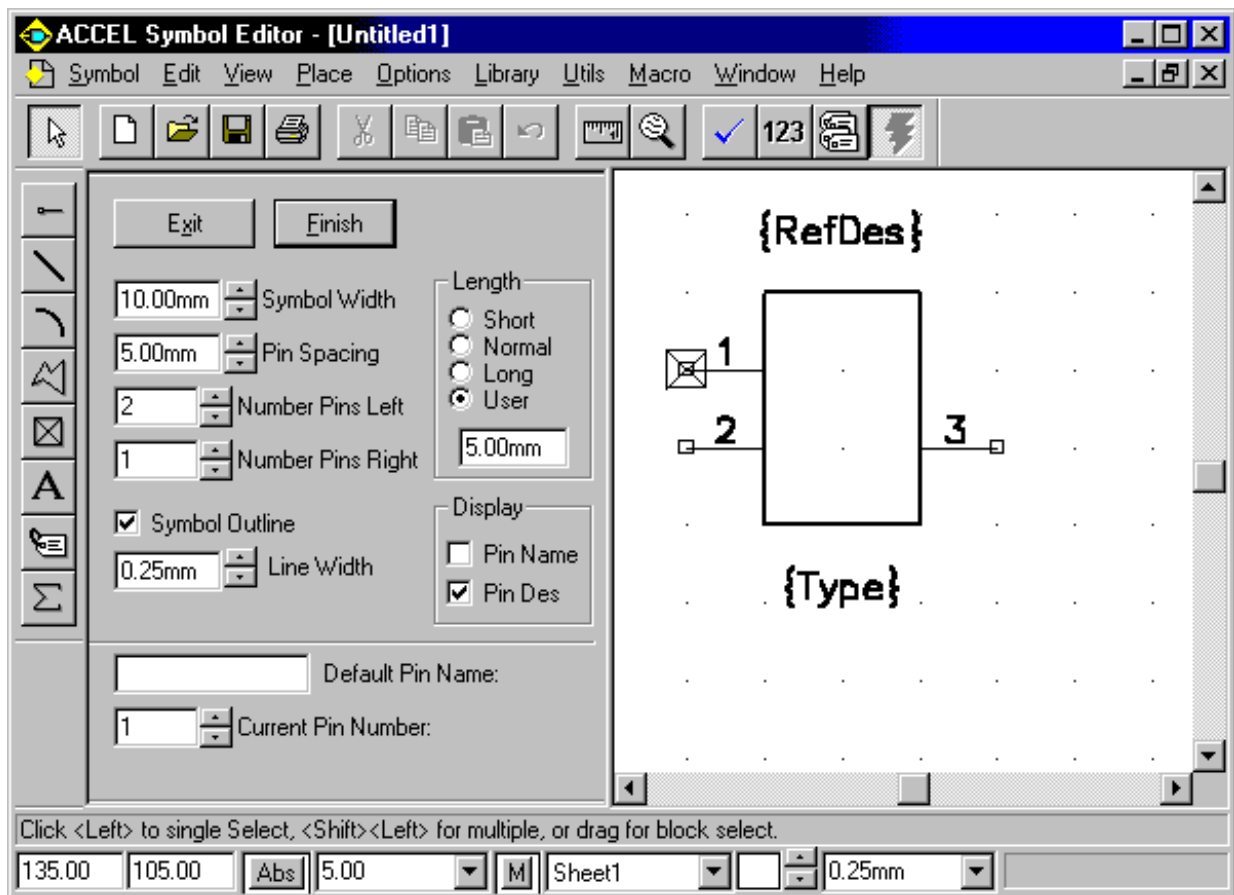



Рис. 1.13. Создание нового символа с помощью Symbol Wizard


1.1.2.3. Редактирование в графическом редакторе

Если вместо курсора на экране перекрестие, надо нажать кнопку  на верхней панели редактора. Навести курсор мыши на объект, параметры которого следует изменить, сделать его активным (кликнуть на него левой клавишей мыши), а затем кликнуть правой клавишей мыши. После этого откроется меню, в котором необходимо выбрать пункт Properties, после чего появится диалоговое окно, отражающее свойства выбранного вами элемента.


Например, для нашего элемента на выходе не хватает инверсии. Исправим это: откроем диалоговое окно свойств выводов Pin Properties (как его получить, см. выше) и в поле Outside Edge выберем Dot. Нажмём ОК.

По ГОСТу не положено отражать атрибут Type для элемента. Для того чтобы убрать его надо в окне его свойств (Attribute Properties) снять свойство Visible.

1.1.2.4. Добавление текста

Выбрать команду Place\Text (для ускорения работы можно использовать кнопку  на левой панели редактора). Нажать левую кнопку мыши. В открывшемся диалоговом окне Place Text набрать символ &, установить выравнивание текста по центру как по вертикали, так и горизонтали (Justification), выбрать стиль PartStyle. Нажать ОК. Установить курсор в нужную точку и нажать ОК.

1.1.2.5. Запись созданного символьного элемента в библиотеку элементов

Новая библиотека создается при помощи пункта меню Library\New. Запись созданного элемента в уже существующую библиотеку элементов производится путем нажатия на кнопку  и выбора соответствующей библиотеки из списка уже существующих библиотек. В поле Symbol надо ввести название нового элемента, а поле Create Component выключить. Нажать ОК.

1.2. Создание посадочного места для радиоэлемента на печатной плате при помощи программы ACCEL Pattern Editor

Программа запускается из меню Пуск\Программы\ACCEL\Schematic, а дальше пункт меню Utils\ACCEL Pattern Editor.

1.2.1. Настройка конфигурации графического редактора


В пункте меню Options вызвать команду Configure. В появившемся диалоговом окне OptionsConfigure выбрать миллиметры как основную

систему единиц (в области Units включить mm). В полях Workspase Size (Width и Height) задать любой размер, но не меньше размера, необходимого под посадочное место. Все остальные параметры оставить без изменения. Нажать ОК.

В пункте меню Options вызвать команду Grids. В появившемся диалоговом окне Options Grids установить новую сетку графического редактора с шагом в 1 миллиметр (в области Grid Spacing набрать на клавиатуре 1 и нажать Add). В данном случае это наиболее удобный шаг сетки. Нажать ОК.

Можно “прикрепить” курсор к узлам сетки графического редактора с помощью команды Snap to Grid из пункта меню View (обратный эффект с помощью той же команды).

1.2.2. Работа с Pattern Wizard

Pattern Wizard – это специальное средство, облегчающее работу по созданию посадочного места для элемента на печатной плате. Для его запуска нужно нажать кнопку  на верхней панели графического редактора. Откроется окно, разделенное на две части. В левой части находится редактор. Используя его различные настройки, можно менять параметры элемента, изображение которого находится в правой части окна. Изменение настроек сразу отражается на изображении элемента, что облегчает работу с ним (рис. 1.14).

Для создания посадочного места для элемента K155ЛА3 необходима следующая комбинация параметров:

- Pattern Type (тип шаблона) – DIP;
- Number Of Pads Down (число контактных площадок сверху вниз) – 14;
- Number Pad to Pad Spacing (On Center) (расстояние между центрами контактных площадок) – 2,5 мм;
- Pattern Width (ширина шаблона) – 8 мм;
- Pad 1 Position () – 1;
- Silk Line Width () – 0,25 мм;
- Silk Rectangle Width () – 6 мм;
- Silk Rectangle Height () – 18;
- Notch Type (тип ключа) – Arc.

Все остальные параметры оставить без изменения. Нажать кнопку Finish.

После этого настроечная часть редактора закроется, и можно продолжать непосредственное редактирование элемента.

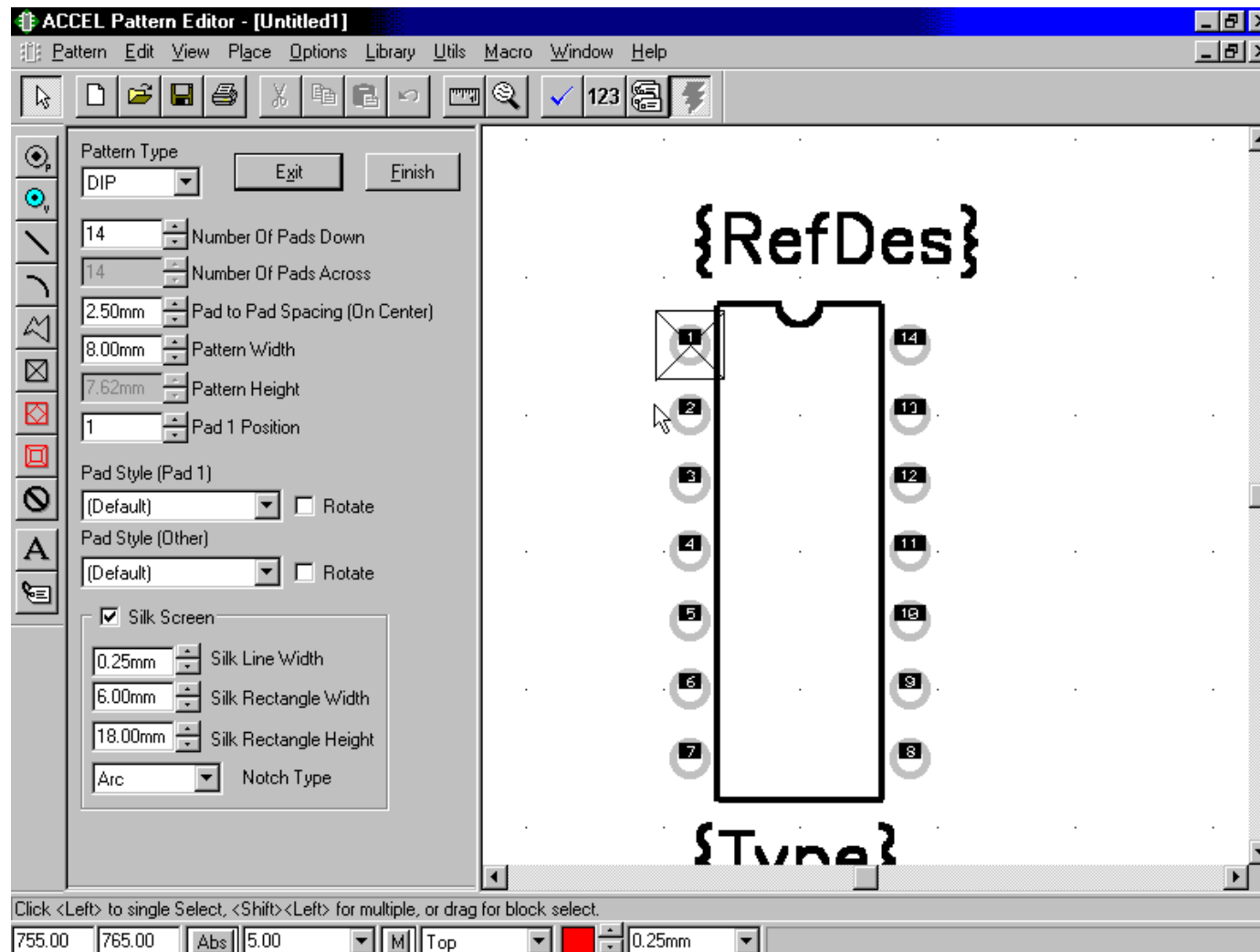



Рис. 1.14. Создание посадочного места с помощью Pattern Wizard

1.2.3. Запись созданного символьного элемента в библиотеку элементов

Новая библиотека создается при помощи пункта меню Library\New. Запись созданного элемента в уже существующую библиотеку элементов производится путем нажатия на кнопку  и выбора соответствующей библиотеки из списка уже существующих библиотек. В поле Pattern надо ввести название нового посадочного места, а поле Create Component включить. Нажать ОК.

1.3. Создание библиотеки

В описанных выше примерах (см. подраздел 1.1, 1.2) создавались лишь графические образы будущих элементов. Сами же библиотечные элементы создаются при помощи программы администратора библиотек. Эта программа не является графическим редактором. Она связывает введенную ранее графическую информацию в единую систему – библиотечный элемент, в котором сочетаются несколько образов представления элемента на схеме, образ посадочного места и упаковочная информация.

Рассмотрим пример создания библиотечного элемента K155ЛА3 на основе созданных выше схемного образа и посадочного места.

1. Вызвать программу администратора библиотек (Library Executive).
2. Выбрать команду Component New (создать новый библиотечный элемент).
3. В открывшемся диалоговом окне выбрать созданную библиотеку (в нашем случае test.lib). В результате появится диалоговое окно Component Information, в котором надо:
 - нажать кнопку Select Pattern и выбрать посадочное место (Pattern) библиотечного элемента: в списке имеющихся посадочных мест выбрать DIP14 и нажать кнопку ОК;
 - в переключателе Component Type (тип элемента) выбрать Normal;
 - в поле Gate Numbering (способ нумерации вентиляей) выбрать Numeric;
 - в поле Number of Gates (количество вентиляей) ввести 4, т.к. микросхема K155ЛА3 состоит из 4-х элементов 2И-НЕ;
 - в поле Refdes Prefix (префикс позиционного обозначения) ввести DD (рис. 1.15).

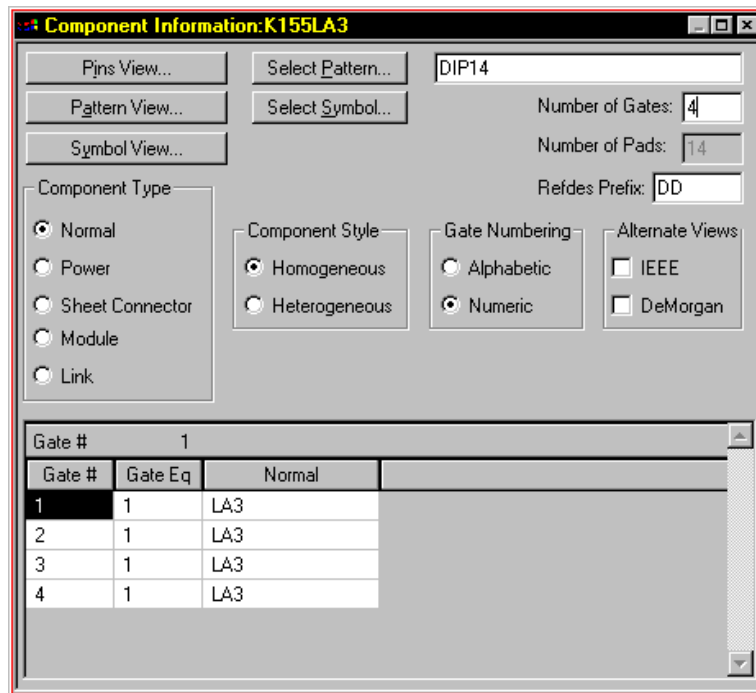


Рис. 1.15. Окно описания элемента

4. Для присоединения символа следует нажать кнопку Symbol View, а затем Select Symbol. В появившемся списке символов найти LA3, выбрать его и нажать кнопку ОК.

5. Нажать кнопку Pins View. В результате появится заготовка таблицы упаковочной информации. Таблица имеет семь колонок и четырнадцать строк (по количеству контактов посадочного места). Колонки:

- PinDes содержит нумерацию контактов посадочного места;
- Gate# – номера вентиляей;
- SymPin# – номера контактов символа (схемного образа элемента);
- PinName – имена контактов символа;
- GateEq и PinEq – группы эквивалентности соответственно для вентиляей и контактов: значение 0 (уникальный вентиль или контакт) не высвечивается. Эквивалентные контакты группируются в пределах вентиля. Для эквивалентных вентиляей должны присваиваться одни и те же номера эквивалентности.
- ElecType определяет электрический тип контакта (выбирается из выпадающего списка). Контакты «питания» и «земли» должны иметь тип Power, причём тип следует устанавливать прежде, чем в столбец Gate# будет введен тип контакта (GND или VCC).

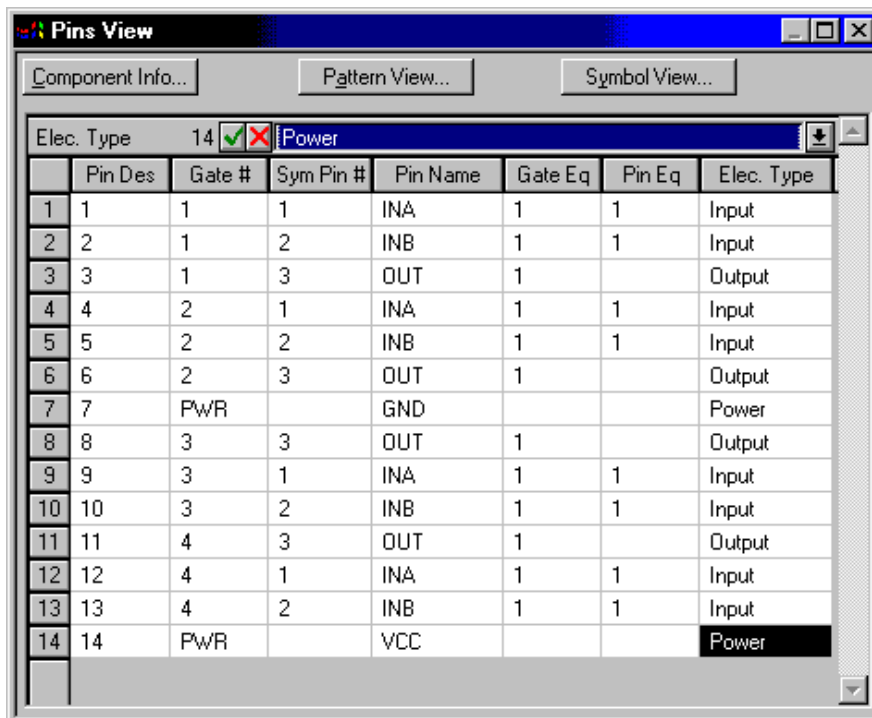
Таблица редактируется при помощи трех основных способов редактирования:

- прямой ввод, который заключается в переходе (стрелками клавиатуры или курсором мыши) в нужную ячейку таблицы, и набор на клавиатуре значения;
- копирование и вставка, которые используют средства Windows для выделения (клавиша Shift для выделения области копирования), копирования (Ctrl+C) и вставки информации (Ctrl+V);
- сдвиг (или перемещение) информации, который заключается в выделении перемещаемой области (клавиша Shift для выделения области копирования) и сдвиге ее вверх (Ctrl + ↑) или вниз (Ctrl + ↓).

На рис. 1.16 приведена таблица с настроенной информацией для K155ЛА3. Здесь важно обратить внимание на настройку контактов питания. Для них должен быть задан тип Power и имя контакта, которое мы хотим задать электрической цепи. (Таблицы с информацией для всех используемых в данной работе микросхем приведены в приложении).

6. Администратор библиотек позволяет выполнить проверку правильности настройки таблицы перед записью элемента в библиотеку. Для проверки необходимо выбрать команду Component Validate.

7. Выбрать команду Component Save и записать созданный библиотечный элемент под именем K155ЛА3.



	Pin Des	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec. Type
1	1	1	1	INA	1	1	Input
2	2	1	2	INB	1	1	Input
3	3	1	3	OUT	1		Output
4	4	2	1	INA	1	1	Input
5	5	2	2	INB	1	1	Input
6	6	2	3	OUT	1		Output
7	7	PWR		GND			Power
8	8	3	3	OUT	1		Output
9	9	3	1	INA	1	1	Input
10	10	3	2	INB	1	1	Input
11	11	4	3	OUT	1		Output
12	12	4	1	INA	1	1	Input
13	13	4	2	INB	1	1	Input
14	14	PWR		VCC			Power

Рис. 1.16. Пример таблицы упаковочной информации

2. Создание принципиальных электрических схем

Создание принципиальной электрической схемы является следующим этапом в реализации проекта печатной платы. Принципиальная схема является основой всего проекта и тесно связана как с этапом создания библиотеки элементов, так и с этапом разводки самой печатной платы, поэтому относиться к ее созданию нужно с особым вниманием.

2.1. Создание схемы средствами схемного редактора ACCEL Schematic

Рассмотрим процесс создания принципиальной электрической схемы на основе созданной ранее библиотеки элементов.

Средством для создания схем в пакете ACCEL EDA является ACCEL Schematic, общий вид которого приведен на рис. 2.1.

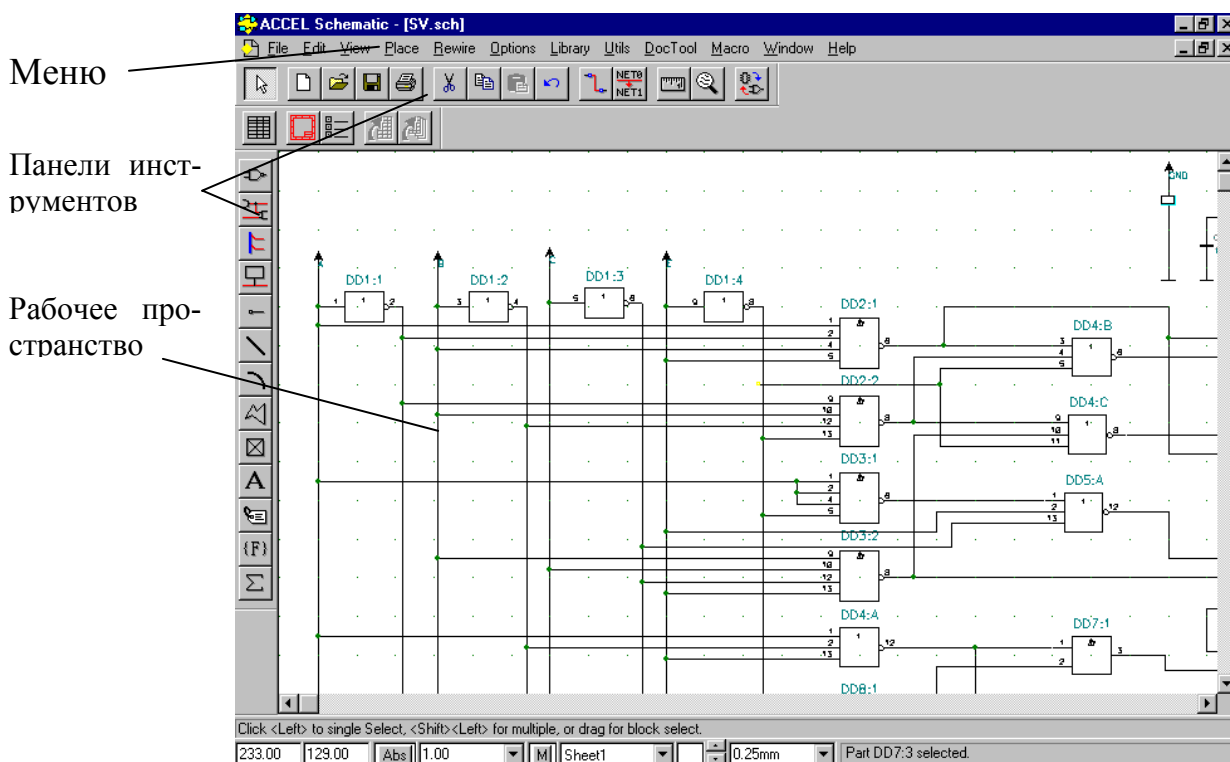


Рис. 2.1. Основное окно редактора ACCEL Schematic

Основными элементами схемного редактора являются: меню, панели инструментов и рабочее пространство, знакомые Вам, например, по редактору Microsoft Word.

2.1.1. Настройка конфигурации редактора

Первым этапом является подготовка рабочего пространства, для чего служит команда Configure из меню Options (для краткости будем писать

Options\Configure). В открывшемся диалоговом окне (рис. 2.2) нужно установить параметры:

Workspace Size (размер рабочей области) – A4;

Units (единицы измерения) – mm.

Остальные параметры являются для нас менее важными – об их назначении можно прочитать в справочной системе редактора.

В диалоговом окне, открываемом при выборе команды Options\Display (рис. 2.3), можно изменить цвета всех элементов рабочей области: фона, проводов, элементов, узлов и др. По умолчанию фон имеет черный цвет, что, на наш взгляд, является не очень удобным. В дальнейшем будем использовать фон белого цвета, провода и элементы – черного, цвет выделенного элемента – красный. Рекомендуем для единообразия использовать те же цвета.

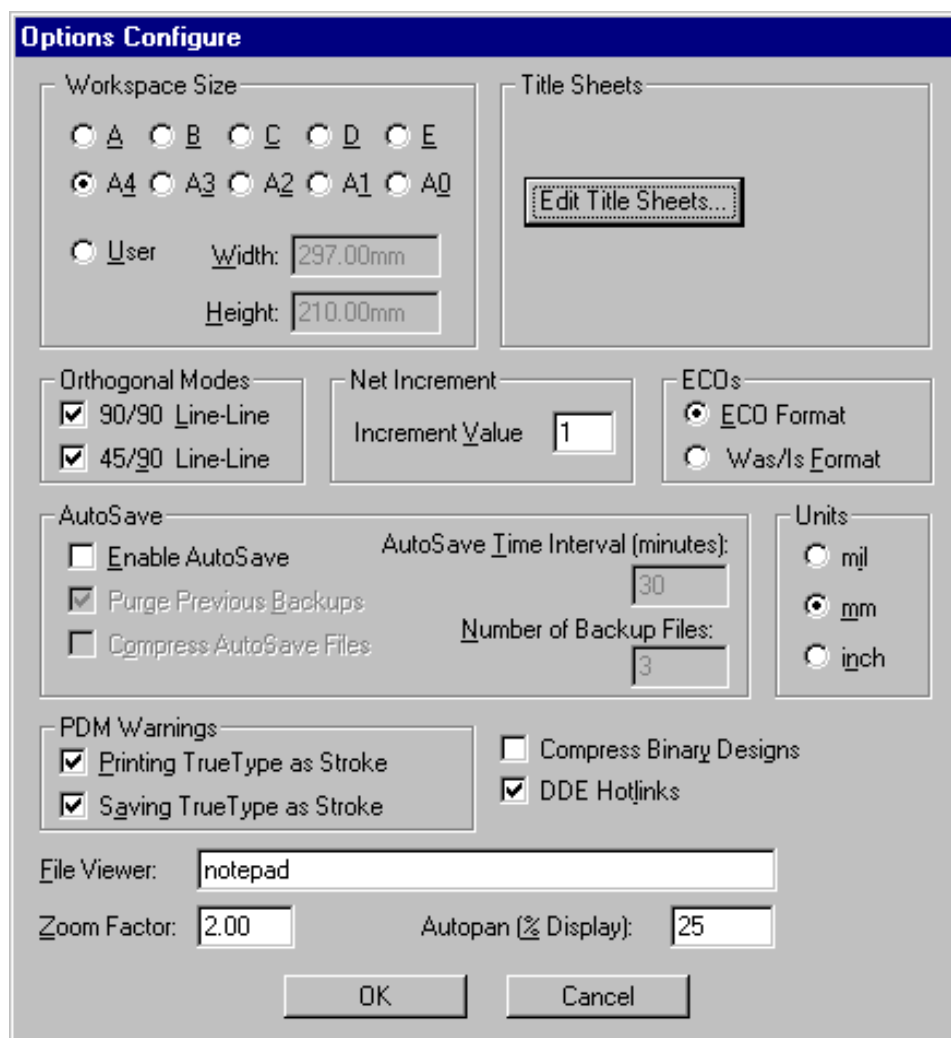


Рис. 2.2. Диалоговое окно настроек рабочей области

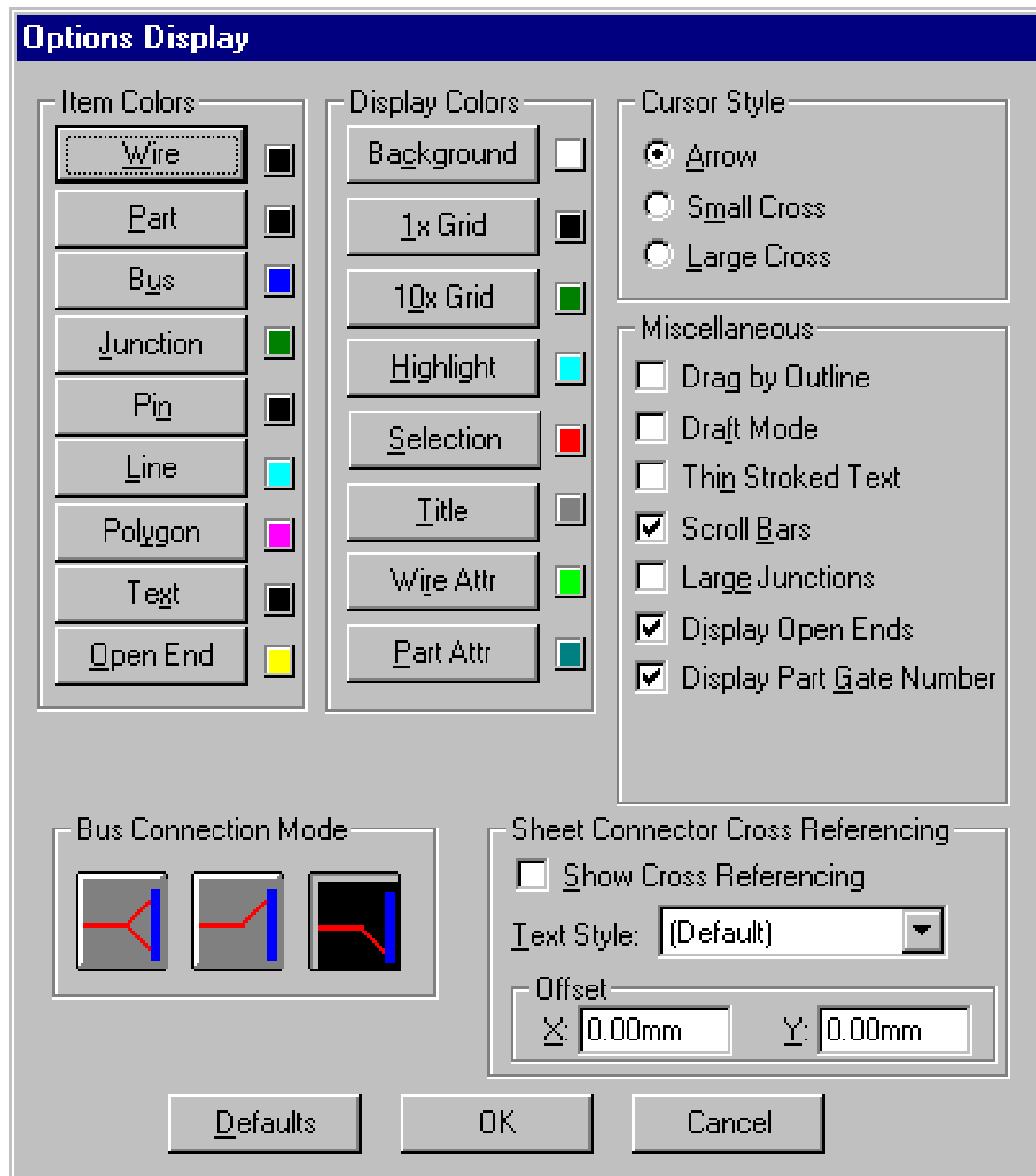


Рис. 2.3. Параметры отображения элементов

Еще один необходимый параметр – шаг сетки (Grid), по которой выравниваются все элементы схемы. Рекомендуемый шаг сетки 1 мм. Для его установки выберите команду Options\Grids, в поле Grids Spacing открывшегося диалогового окна введите значение 1.00 и нажмите кнопку Add (рис. 2.4). В списке Grids можно выбрать одно из уже введенных значений. Отметим, что неправильный выбор шага сетки может серьезно осложнить дальнейшую работу.

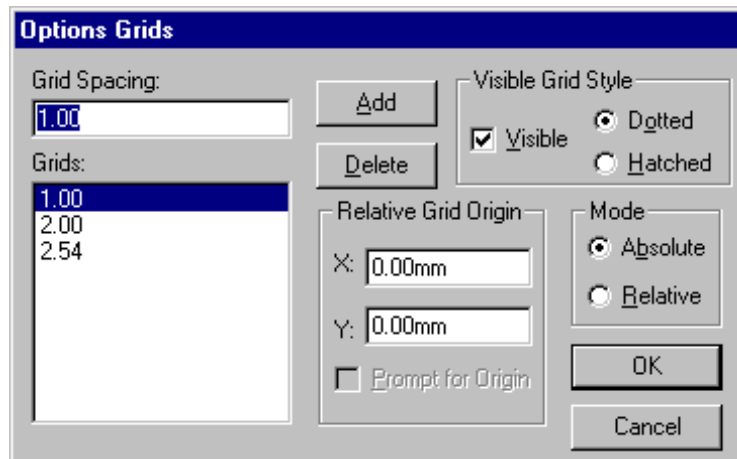


Рис. 2.4. Выбор шага сетки

2.1.2. Размещение элементов схемы

Теперь рабочее пространство подготовлено и можно переходить к созданию схемы. В качестве примера возьмем схему, изображенную на рис. 2.5.

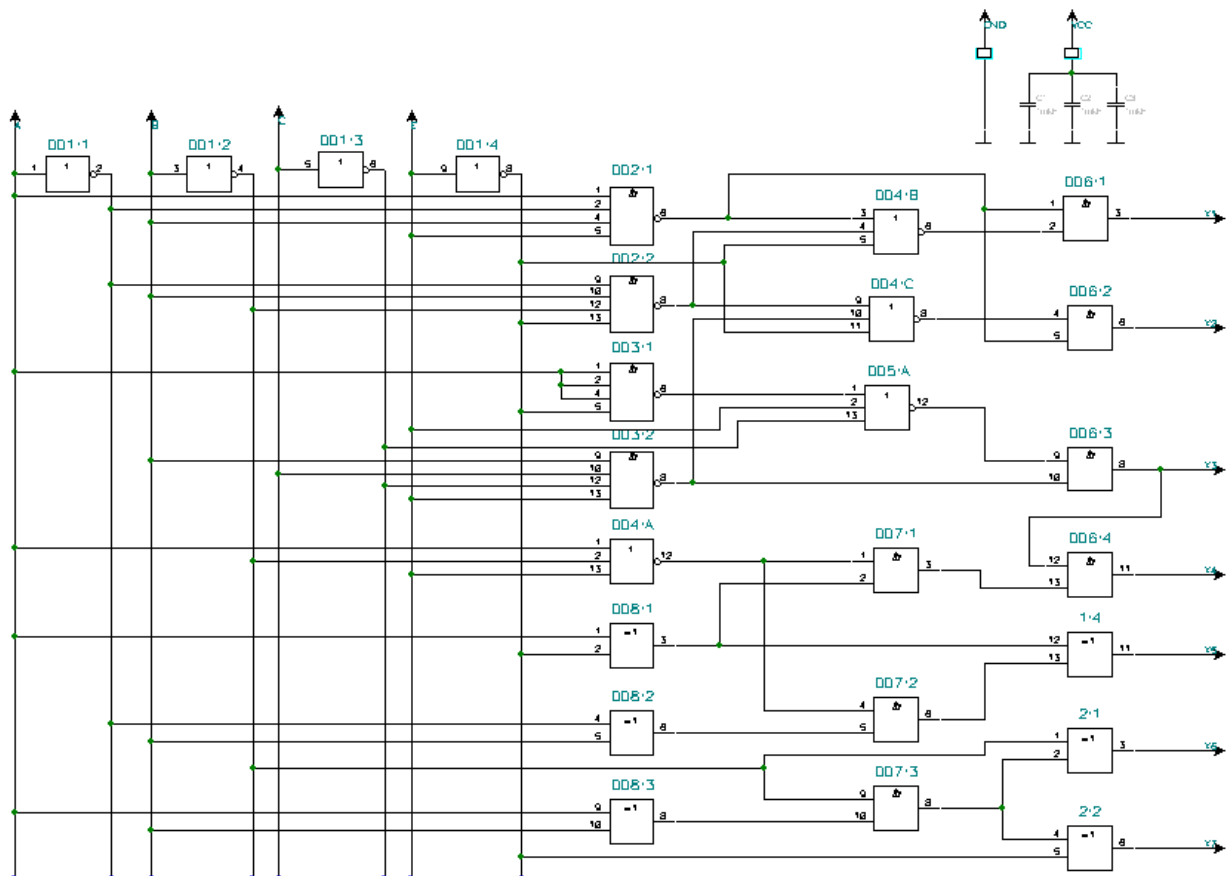


Рис. 2.5. Пример принципиальной электрической схемы

Схема состоит из 3 конденсаторов и 25 логических элементов, соответствующие микросхемы которых входят в состав уже созданной нами

библиотеки. С помощью команды Library\Setup подключим нашу библиотеку (рис. 2.6).

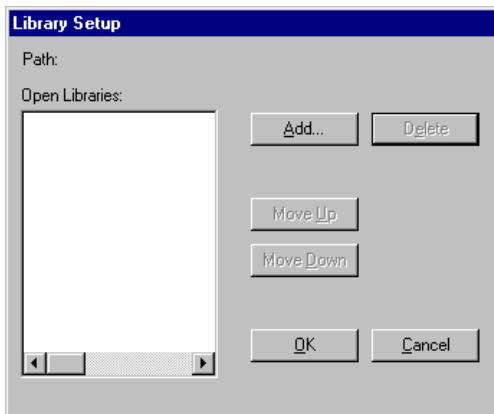



Рис. 2.6. Подключение библиотеки

В диалоговом окне нужно нажать кнопку Add и выбрать соответствующий файл с расширением *.lib, после чего он появится в списке открытых библиотек (Open Libraries).

Для размещения элементов на рабочем пространстве служит кнопка  на боковой панели инструментов. Нажмите на эту кнопку, а затем щелкните левой кнопкой мыши в произвольном месте рабочего пространства – откроется окно выбора элемента (рис. 2.7а). Нажав на кнопку Browse, можно увидеть изображение соответствующего элемента (рис. 2.7б).

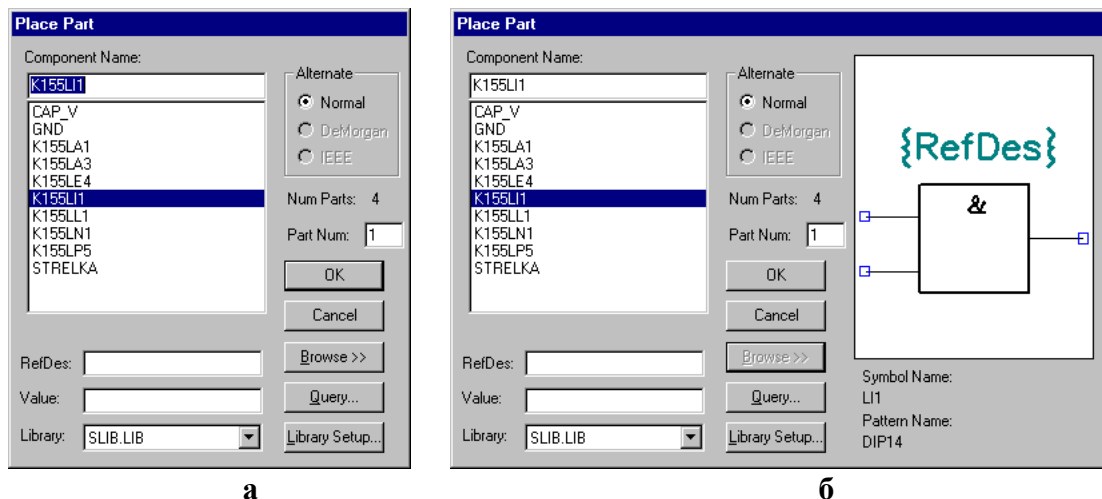




Рис. 2.7. Выбор элемента для размещения на схеме (а, б)

Выберем в списке элементов микросхему K155LN1 и нажмем кнопку ОК – диалоговое окно закроется, а курсор примет форму перекрестья. Щелкнув левой кнопкой мыши, поместим выбранный элемент на рабочее пространство. Повторим эту операцию еще трижды, размещая инверторы так, как на исходной схеме. Чтобы выбрать другой тип элементов, вновь нажмем на кнопку , выберем микросхему K155ЛА1 и разместим два элемента 4-И-НЕ.

Для того чтобы немного переместить и подровнять элементы, следует нажать кнопку  из верхней панели инструментов и щелкнуть левой кнопкой мыши на одном из элементов – вокруг него появится пунктирная рамка, а его цвет сменится на красный. Элемент красного цвета, обведенный рамкой, будем называть выделенным. Теперь, удерживая левую кнопку мыши, можно перемещать элемент по всему рабочему пространству.

Перемещать можно и сразу несколько выделенных элементов. Для выделения группы элементов нужно обвести их пунктирной рамкой при помощи левой кнопки мыши.

Чтобы удалить элемент, необходимо выделить его и нажать кнопку Del на клавиатуре или выбрать команду Delete из контекстного меню, которое появляется при нажатии на правую кнопку мыши.

Часто во время редактирования требуется увеличить или уменьшить какой-либо участок схемы. Это можно сделать, выбрав команду View/Zoom In или View/Zoom Out и указав левой кнопкой мыши соответствующий участок.

После произведенных действий наша схема должна иметь вид (рис. 2.8).

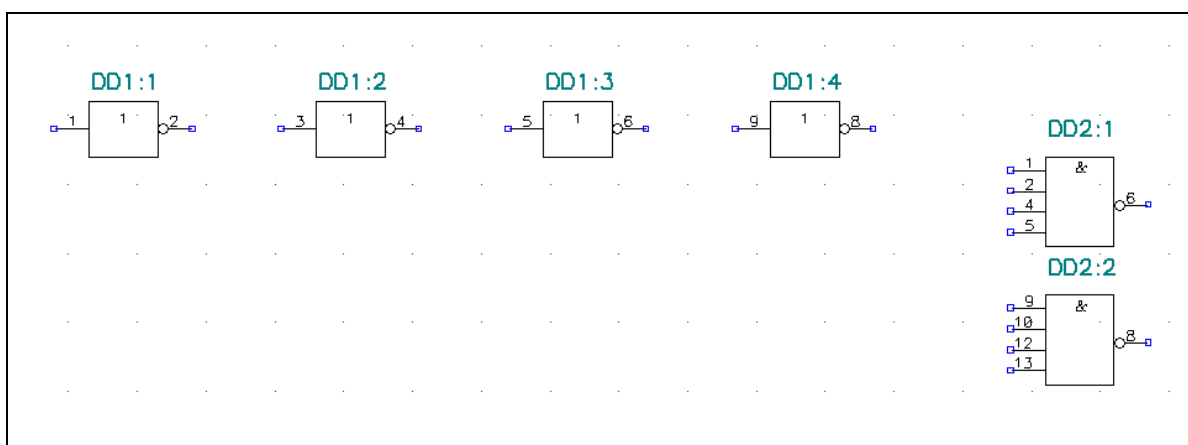




Рис. 2.8. Участок схемы на этапе размещения элементов

Как видим, все элементы и их выходы автоматически нумеруются в соответствии с параметрами, указанными при создании библиотеки.

2.1.3. Разводка соединительных проводников

Теперь перейдем к разводке проводников. Для перехода в режим создания проводников нажмем кнопку  на боковой панели инструментов. Первый щелчок левой кнопкой мыши указывает начало проводника, все последующие щелчки – промежуточные точки (в них проводник может изгибаться), щелчок правой кнопкой завершает ввод проводника. Свободные концы проводников, как и выходы элементов, обозначаются небольшими квадратиками. Проведите восемь вертикальных проводников. При необходимости проводники можно перемещать как и любые элементы, а также удлинять, укорачивать и поворачивать, перемещая один из квадратов на концах проводника с помощью левой кнопки мыши. Теперь можно провести горизонтальные проводники, начиная от свободных выходов элементов до соответствующих вертикальных проводников. Лишние отрезки проводников можно удалить: нажать на кнопку , выделить соответствующий отрезок и удалить с помощью кнопки Del или команды De-

lete из всплывающего меню. В заключение разместите стрелки и соедините их с верхними концами вертикальных проводников (для поворота стрелки в нужном направлении выделите ее и нажмите на клавиатуре клавишу R). Чтобы указать подпись стрелки, впрочем, как и любого другого элемента, щелкните по ней дважды левой кнопкой мыши или выберите команду Properties из контекстного меню, вызываемого правой кнопкой мыши. В открывшемся диалоговом окне (рис. 2.9) в поле Value можно ввести подпись выбранного элемента.

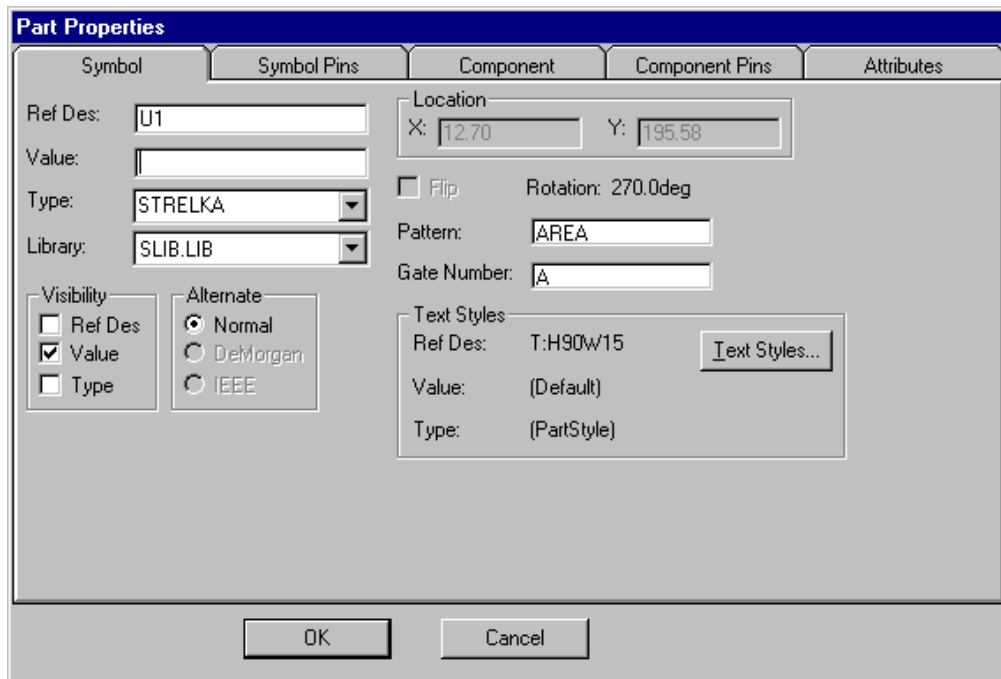


Рис. 2.9. Диалоговое окно свойств элемента

Теперь наша схема должна иметь вид (рис. 2.10).

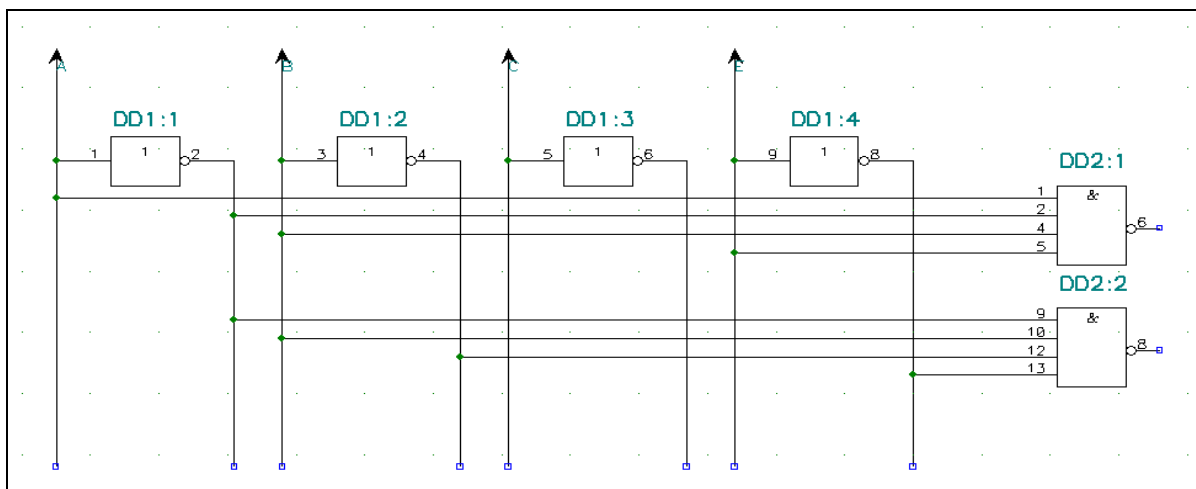


Рис. 2.10. Участок схемы на этапе разводки проводников

Пользуясь полученными навыками, можно легко дорисовать оставшуюся часть схемы самостоятельно.

2.1.4. Генерация списка соединений

На основе полученной электрической принципиальной схемы можно создать печатную плату – для этого предназначен технологический редактор ACCEL PCB. Сейчас нас интересует только процесс передачи информации между схемным и технологическим редакторами.

Проект печатной платы в технологическом редакторе строится на основе так называемого списка соединений (netlist), который создается средствами схемного редактора.

Список соединений формируется из принципиальной схемы с помощью команды Utils/Generate Netlist (рис. 2.11).

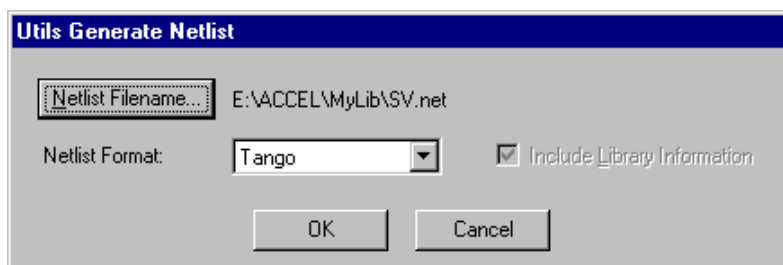


Рис. 2.11. Генерация списка соединений

В этом диалоговом окне нужно, нажав на кнопку Netlist Filename, указать файл, в котором будет сохранен список соединений. Формат списка соединений оставим предлагающимся по умолчанию Tango.

2.1.5. Вывод схем на печать

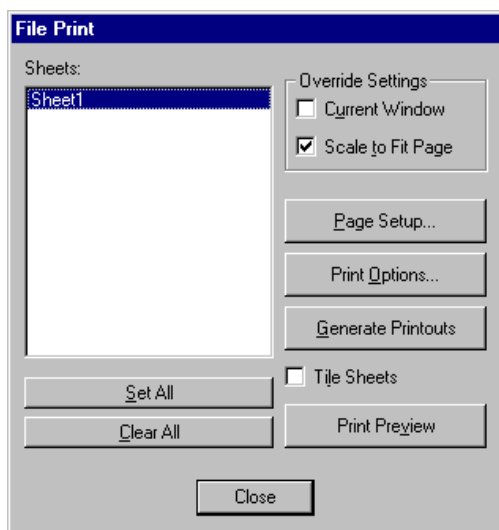


Рис. 2.12. Диалоговое окно параметров печати

Существует два способа печати:

1. Непосредственная печать из ACCEL Schematic (требуется принтер, подключенный к машине, где установлен ACCEL) выполняется с помощью команды File/Print. В открывшемся диалоговом окне (рис. 2.12) можно выбрать различные параметры печати.

Если установить флажок Scale to Fit Page, то при печати схема будет увеличена или уменьшена в соответствии с форматом бумаги.

2. Печать с помощью одного из широко распространенных графических редакторов – Corel Draw, Paint Shop Pro и др. Для этого необходимо с помощью команды File/DXF Out сохранить схему в формате DXF (рис. 2.13).

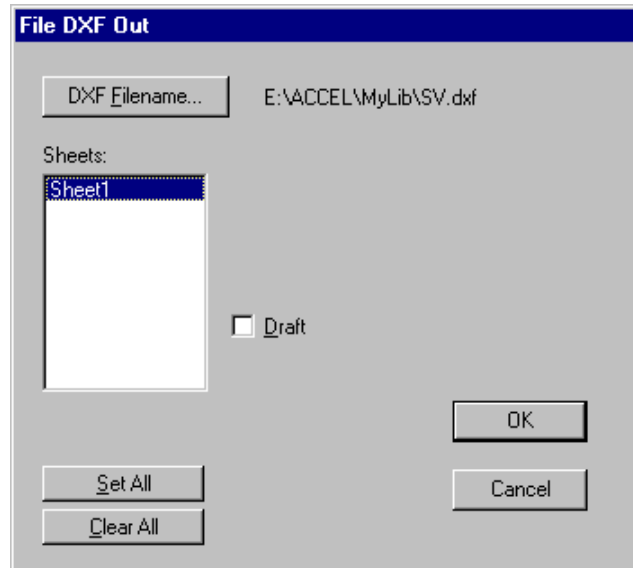


Рис. 2.13. Сохранение схемы в формате DXF

В диалоговом окне нужно указать имя сохраняемого файла и выбрать лист из списка листов Sheets (в нашем случае это Sheet1). Полученный файл можно печатать непосредственно из графического редактора или преобразовать в любой другой графический формат.

3. Трассировка печатных плат

3.1. Основные сведения о печатных платах

3.1.1. Соответствие между элементом схемы и его физической сущностью

Любой элемент схемы, за исключением некоторых, например символов земли и питания, имеет какое-либо физическое обличие: микросхема K155ЛА3 содержит в себе 4 логических элемента 2И-НЕ, которые размещаются на кремниевой пластине размером 4x4 мм, помещенной в пластиковый или керамический корпус с 14 выводами. Данный корпус в международной классификации маркируется как DIP-14 (рис. 3.1). Для проектирования ПП важны размеры корпуса микросхем (или любых других деталей) и расположение выводов, под которые отведены специальные области, называемые контактными площадками (в P-CAD они называются Pad), к которым и осуществляется пайка вывода для

обеспечения электрического контакта с площадкой и механической фиксации детали на плате.

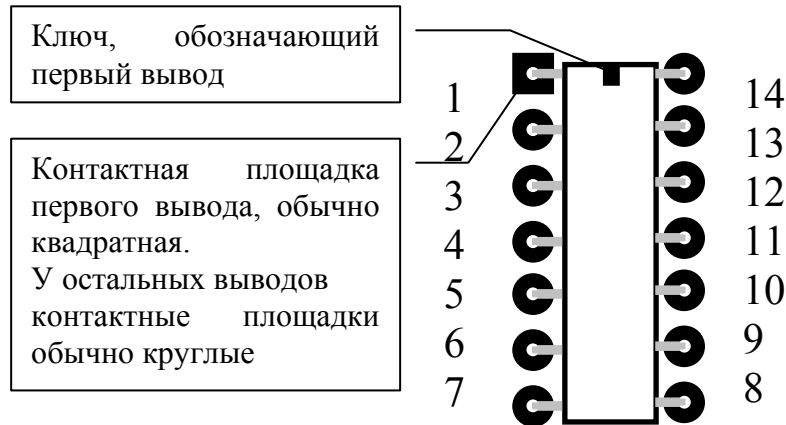


Рис. 3.1. Внешний вид корпуса DIP-14

3.1.2. Печатные платы в ACCEL EDA PCB

Схемный редактор ACCEL EDA PCB использует многослойное представление ПП, физически под слоем ПП понимают слой, в котором расположена металлизация – медные дорожки. В ACCEL PCB существует как минимум 11 слоев, лишь два из которых предназначены для разводки.

3.1.2.1. Слои

Существует три типа слоев в проекте ПП :

1. Signal layer – сигнальный, в котором размещается разводка.
2. Plane layer – плоскостной, где обычно не производят трассировку, он служит для подведения питания и земли к элементам схемы. Слой состоит из сплошной полосы меди или медной сетки.
3. Non-Signal layer – несигнальный, где размещаются проекции корпусов, надписи и другая информация, необходимая для производства ПП (центры сверления, места приклеивания радиоэлементов и др.)

Для учебных целей необходимо знать назначение лишь некоторых слоев:

1. Top Silk – расположен сверху ПП (со стороны элементов) и содержит информацию о проекциях корпусов (для контроля наложения) и наименовании элементов для монтажа.
2. Top – верхний сигнальный.
3. Bottom – нижний сигнальный.

Если проектируемая ПП должна иметь большее количество сигнальных слоев, они могут быть добавлены в любое время. Чаще всего при проектировании ПП для цифровых схем возникает необходимость иметь 4

слоя: два сигнальных и два слоя питания, соответственно, приходится добавлять два слоя типа Plane.

3.2. Технологический редактор ACCEL EDA PCB

Технологический редактор ACCEL PCB (рис. 3.2) служит для автоматического создания и редактирования печатных плат – изменения положения элементов, толщины некоторых дорожек разводки и др. Редактор способен создать проект новой ПП (печатной платы) из списка соединений (netlist), находящегося в схемном редакторе ACCEL Schematic. Редактор предназначен непосредственно для редактирования ПП, а не для размещения и разводки ПП, другими словами, технологический редактор сам не в состоянии разводить ПП и размещать элементы. Для размещения и трассировки ПП в пакет ACCEL входит программный продукт под названием SPECTRA. Если в поставке отсутствует SPECTRA, то размещение придётся выполнить вручную или воспользоваться готовым размещением, принятым по умолчанию при создании проекта. Для разводки ПП служат утилиты, входящие в пакет, возможно использование ручной разводки.

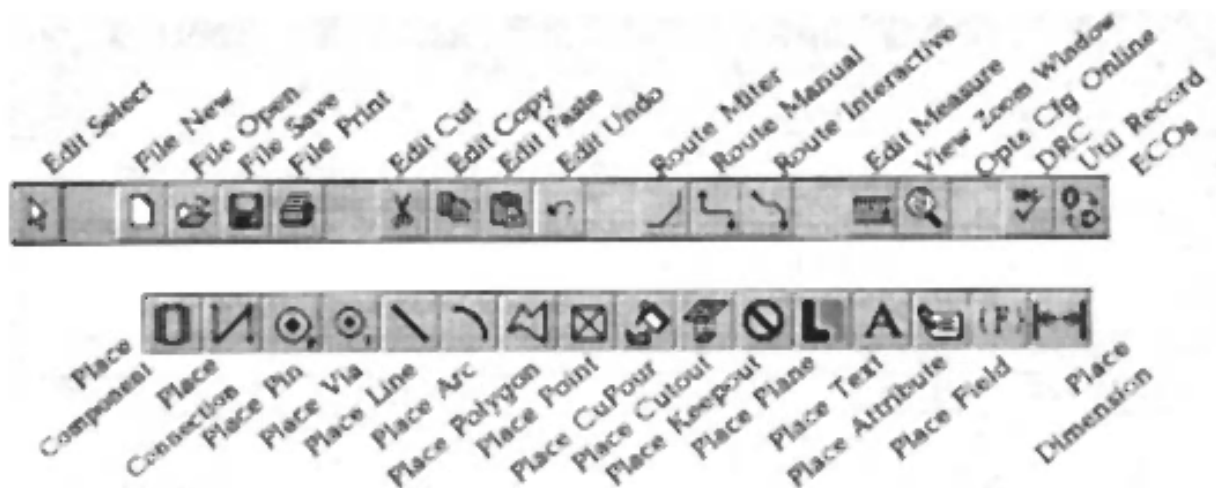


Рис. 3.2. Соответствие команд редактора ACCEL EDA PCB и пиктограмм

3.3. Выполнение разводки ПП

3.3.1. Создание нового проекта.

Установка начальных параметров

После запуска технологического редактора автоматически будет создан новый проект, где необходимо установить параметры ПП: установить метрическую систему измерения и определить размеры рабочего поля. Для этого следует вызвать диалоговое окно Options Configure из меню Options\Configure (рис. 3.3).

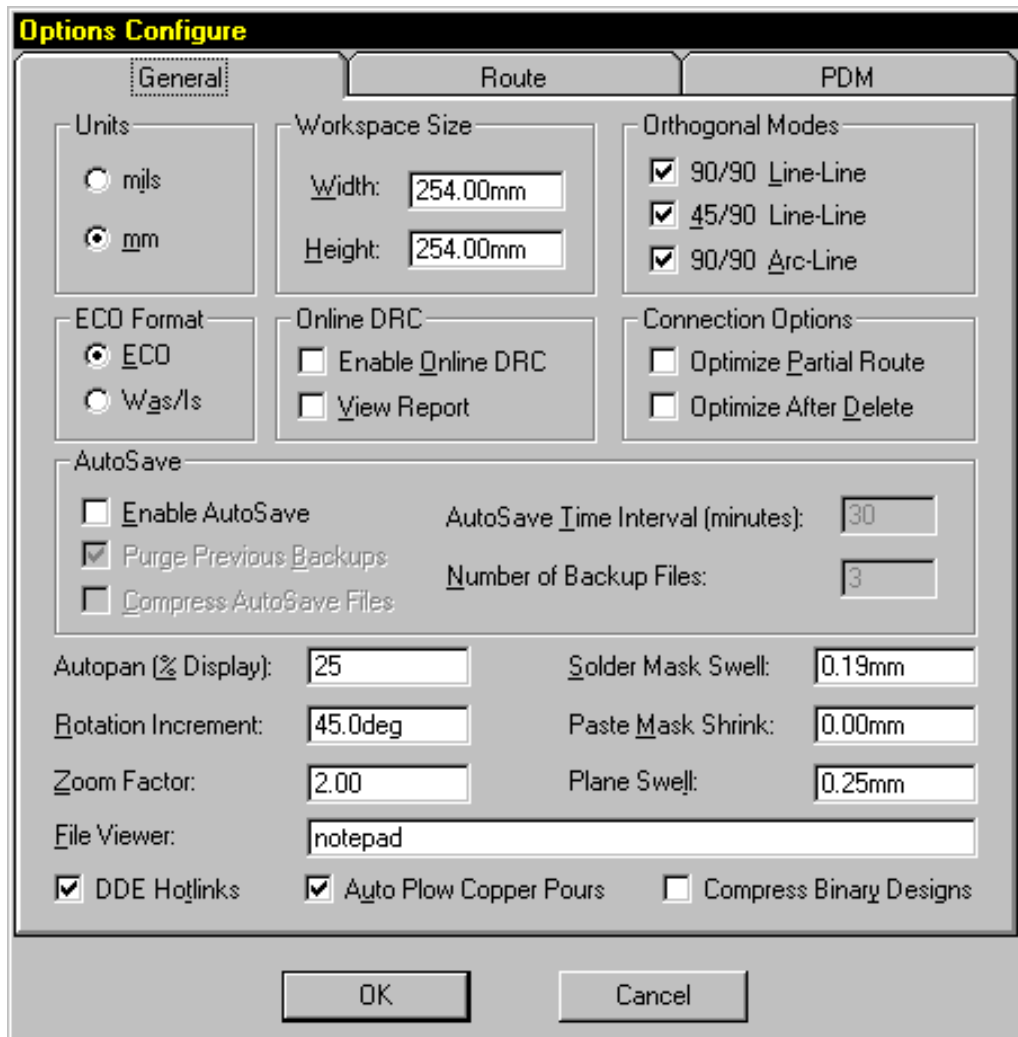


Рис. 3.3. Диалоговое окно Options Configure

В группе Units (единицы) установите mm, Workspace Size – желаемый размер ПП (в учебных целях размера по умолчанию 254·254 мм более чем достаточно, и изменять его обычно нет необходимости).

Перед загрузкой списка соединений (см. ниже) необходимо выбрать используемые библиотеки. Информация о физических свойствах элементов не содержится в списке соединений, там лишь символьные имена компонент, поэтому для ACCEL EDA PCB необходимо непосредственное указание библиотеки, использованной при рисовании схемы.

Для указания библиотеки следует выбрать пункт меню Library\Setup (рис. 3.4).

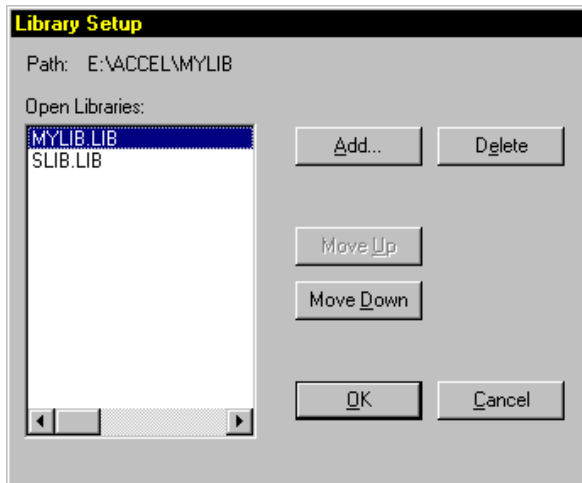


Рис. 3.4. Диалоговое окно Library Setup

В данном окне отображается информация об открытых библиотеках. Необходимо добавить библиотеку, использованную при рисовании схемы при помощи кнопки Add.

3.3.2. Загрузка списка соединений

Для автоматического помещения деталей на ПП и их соединения используется команда загрузки списка соединений. До загрузки список соединений (netlist) должен быть сгенерирован схемным редактором. Для загрузки списка соединений выберете пункт меню Utils\Load Netlist (рис. 3.5).

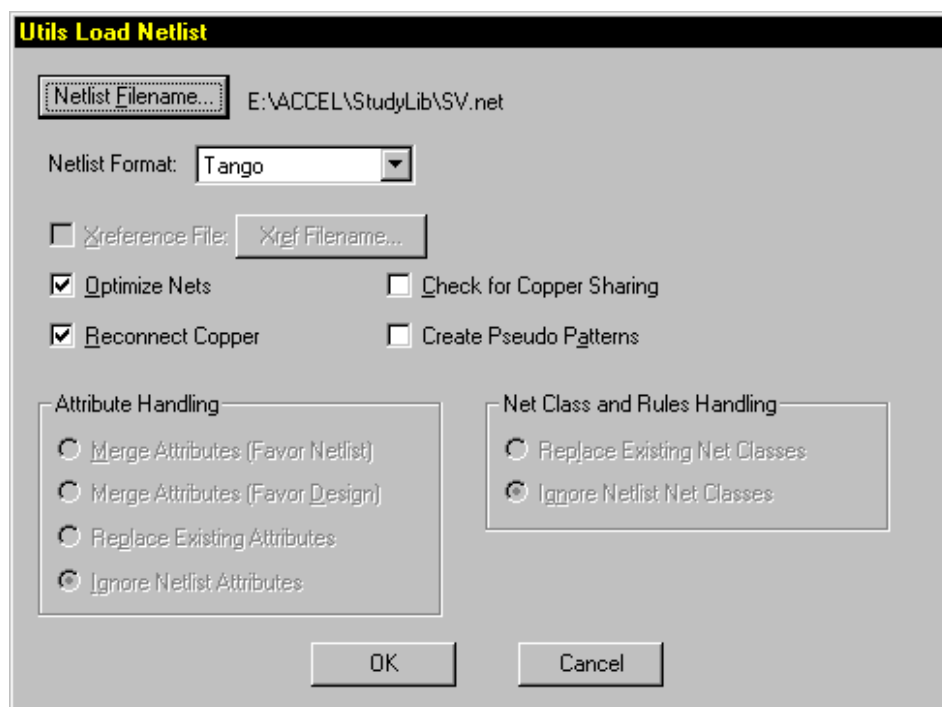


Рис. 3.5. Диалоговое окно Utils Load Netlist

Выберете файл, нажав кнопку Netlist Filename, тот, который был создан схемным редактором, и формат списка соединений, который соответствует тому, что был применен при генерации списка соединений схемным редактором. Опцию оптимизации (Optimize Nets) желательно включить, так как это ускорит работу трассировщика.

После загрузки списка соединений на рабочем поле появятся элементы, использованные в схеме (рис. 3.6).

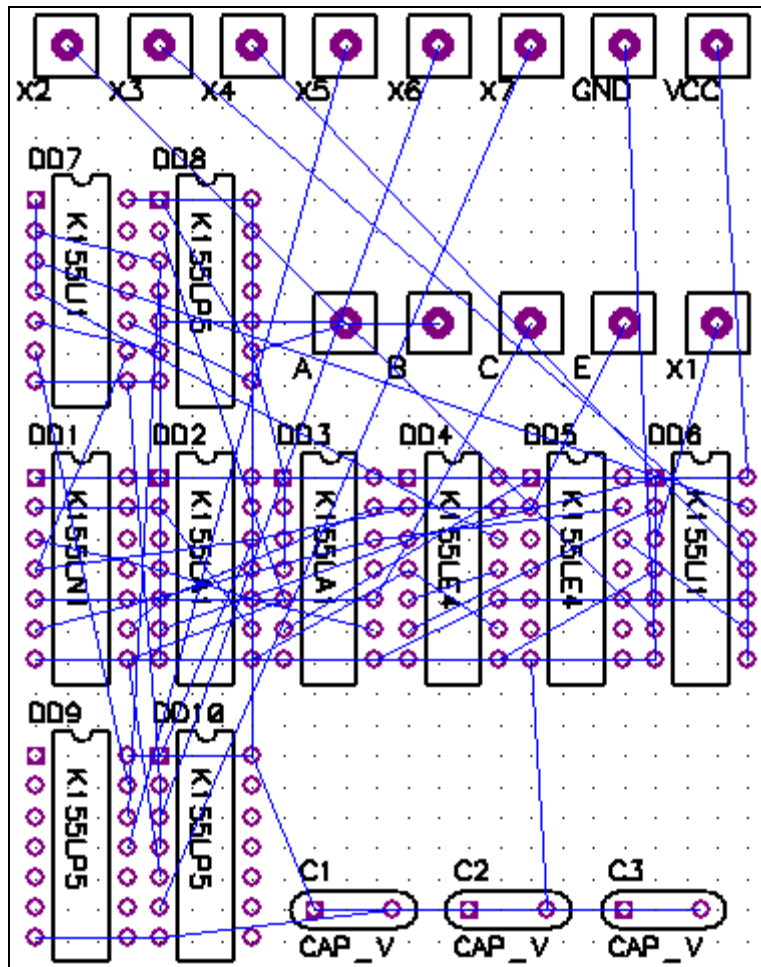


Рис. 3.6. Рабочая область после загрузки списка соединений

Как видим, пока ПП не имеет границ, и элементы не размещены подобающим образом.

3.3.3. Ручное размещение элементов

Размещать элементы вручную необходимо, когда по тем или иным причинам невозможно использовать авторазмещение (пункт меню Place\Autoplacement...) или если следует улучшить размещение, полученное от программы авторазмещения.

Обязательно вручную размещаются элементы, расположение которых уже известно: внешние выходы, обычно габаритные элементы, элементы индикации, крепежные элементы (рис. 3.7).

В первую очередь размещаются соединения платы с внешним миром, в нашем случае – внешние одиночные выходы, которые необходимо размещать по внутреннему периметру ПП. После этого они зафиксируются (для исключения их переразмещения программой авторазмещения). Для фиксации элементов их сначала необходимо выбрать (групповое выделение, используя клавишу Ctrl и левую кнопку мыши как в Windows). После того как элементы выбраны из выпадающего меню (правая кнопка мыши), выберете пункт Properties и в открывшемся окне пометьте Fixed.

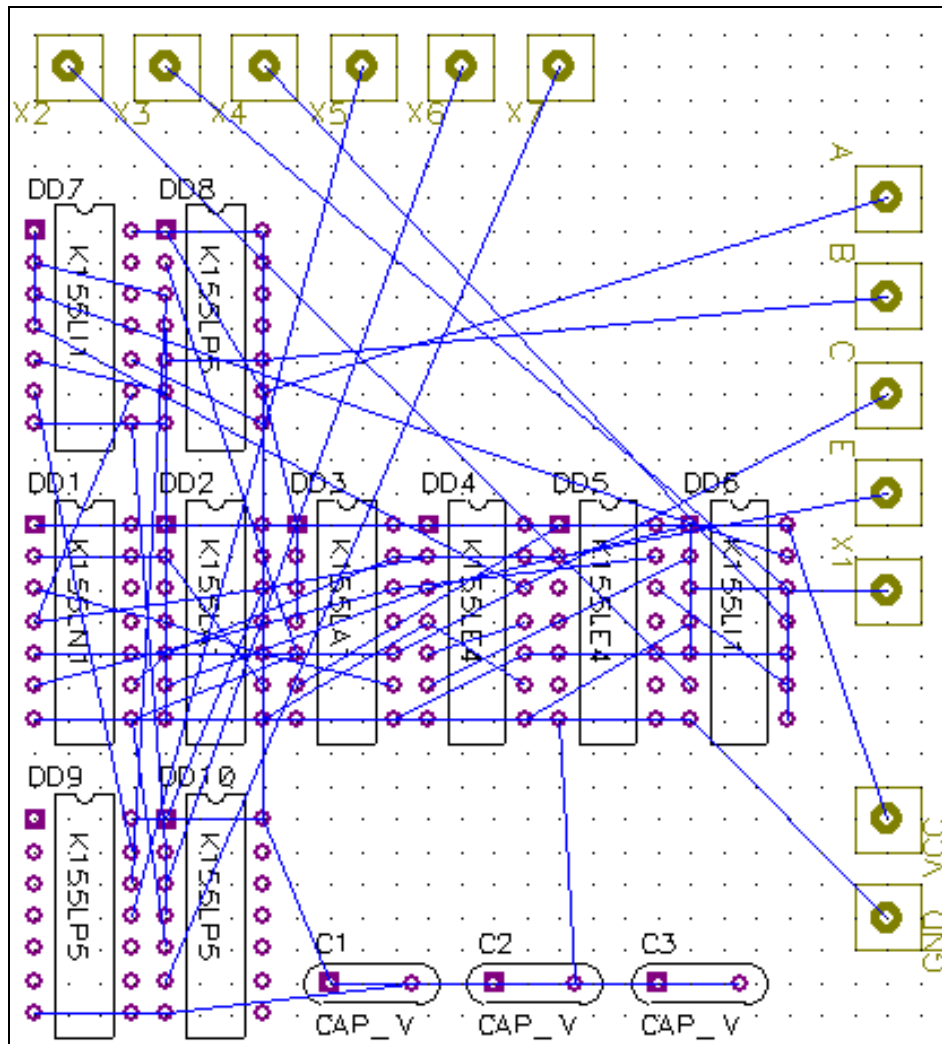


Рис. 3.7. ПП с размещенными и зафиксированными внешними выводами

Далее размещают все остальные элементы (рис. 3.8): сначала микросхемы, затем конденсаторы. По правилам схемотехники блокировочные конденсаторы (такowymi являются конденсаторы C1-C3, которые блокируют помехи по цепям питания) необходимо размещать как можно ближе к микросхемам. Это правило желательно соблюдать. Кроме того, микросхемы необходимо размещать стройными рядами для облегчения последующего монтажа.

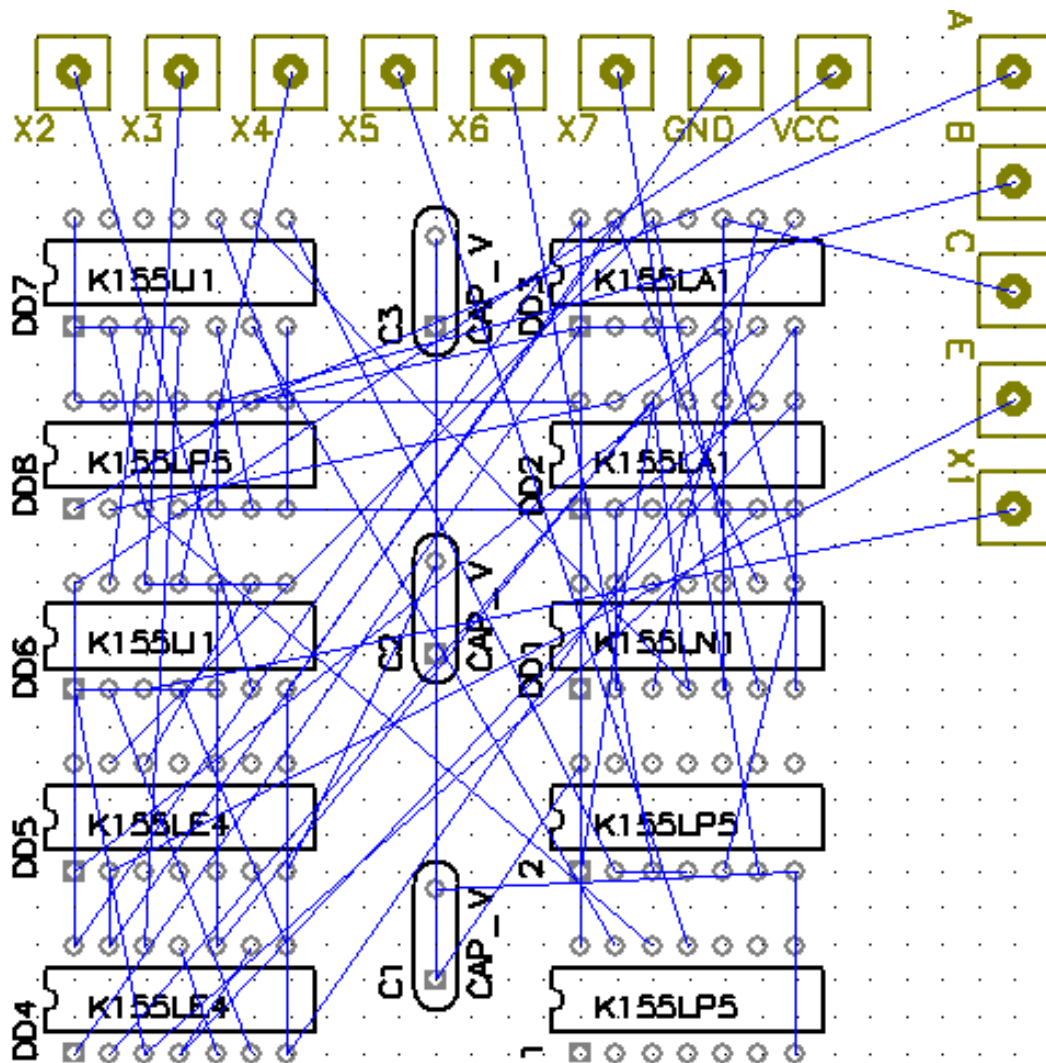


Рис. 3.8. ПП с размещенными элементами

3.3.4. Установка границ ПП

Любая ПП должна иметь определенные границы, необходимые при её изготовлении. В общем случае границы определяются после размещения, но они могут быть и фиксировано заданными, например при проектировании ПП для конкретного корпуса (размеры платы сопряжения для РС ограничены, ширина не может быть менее ширины разъёма, например ISA).

Граница в технологическом редакторе представляет собой набор линий, образующих замкнутый контур (обязательно), который может быть помещен в любую точку рабочего поля и иметь любую форму. Граница ПП размещается обязательно в слое Board.

Для помещения границы необходимо сначала установить в текущем слое слой Board. В строке состояния имеется выпадающий список, в котором можно выбрать текущий слой. Можно также использовать пункт меню Options\Layers, выбрав текущий слой в появившемся окне (рис. 3.9).

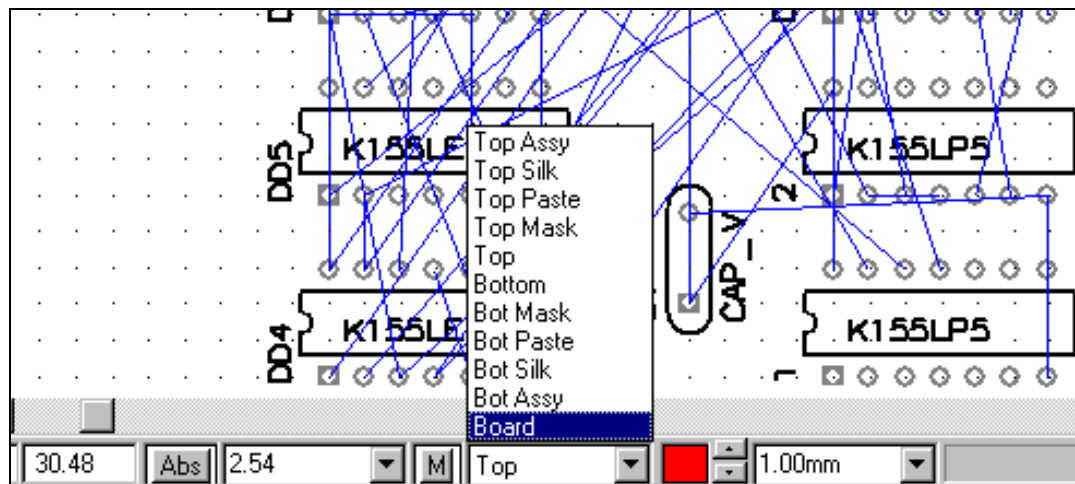


Рис. 3.9. Выбор текущего слоя

Затем выбрать пункт меню Place\Line (разместить линию) или соответствующую ему кнопку. Линия рисуется при помощи опорных точек (рис. 3.10), которые помещаются на поле при нажатии левой кнопки мыши. Напомним, что линия обрезки должна быть размещена в слое Board.

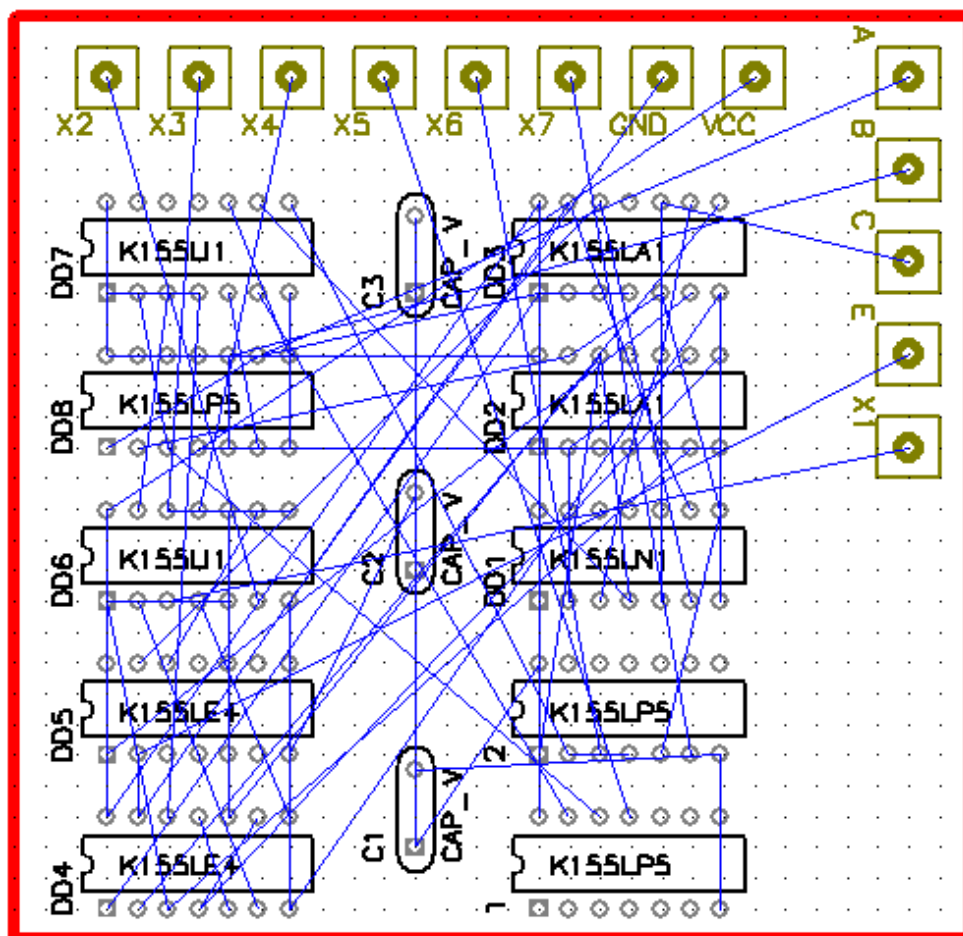


Рис. 3.10. ПП с размещенной линией обрезки
(линия красного цвета, слой - Top)

3.3.5. Автоматическое размещение элементов¹

Для выполнения авторазмещения обязательно наличие линии границы в слое Board.

Начинать авторазмещение имеет смысл лишь после ручного размещения – простого выстраивания микросхем в ряды. Программа авторазмещения скорректирует имеющееся размещение для уменьшения длины соединений.

Процедуру авторазмещения можно инициировать из пункта меню Place\Autoplacement. При выборе данного пункта меню откроется окно (рис. 3.11).

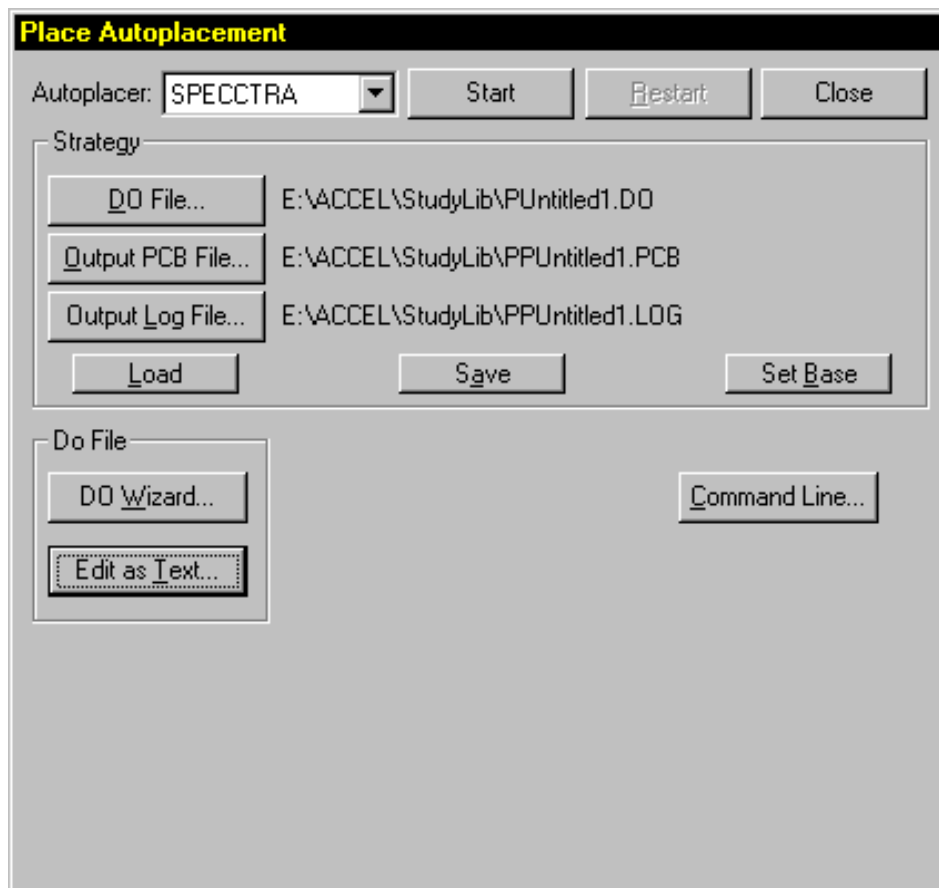


Рис. 3.11. Диалоговое окно Place Autoplacement

Программа авторазмещения SPECTRA требует обязательного наличия файла стратегии – DO File, который необходимо создать до начала процедуры размещения. К счастью, нет смысла вручную создавать этот файл. Имеется процедура автогенерации файла стратегии.

Для создания файла стратегии необходимо нажать кнопку DO Wizard.

¹ Для выполнения авторазмещения необходимо наличие установленного пакета Cadence SPECTRA.

В появившемся окне (рис. 3.12) нажать кнопку Auto Create DO File. Будет создан простейший файл стратегии, который используется при размещении. Затем окно SPECTRA DO File Wizard можно закрыть.

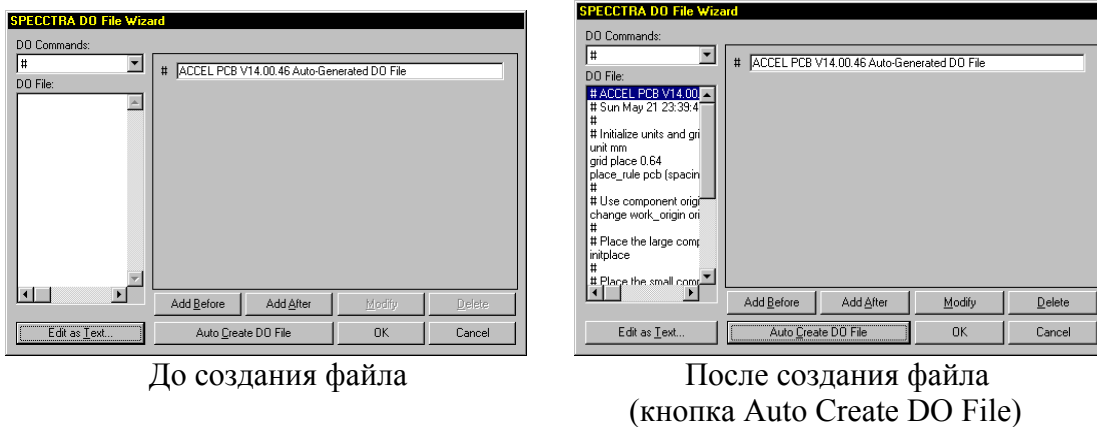


Рис. 3.12. Создание файла стратегии

Теперь можно запустить процедуру авторазмещения (рис. 3.13) кнопкой Start (окно Place Autoplacement, см. рис. 3.11).

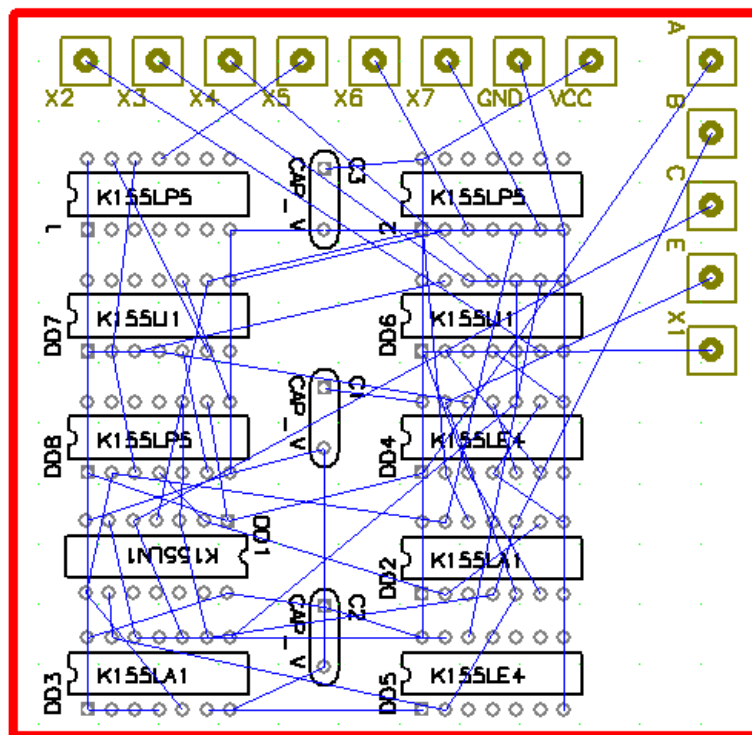


Рис. 3.13. ПП после авторазмещения

3.3.6. Автоматическая трассировка

Система ACCEL EDA предоставляет широкие возможности для автоматической трассировки ПП. Простой и быстрый трассировщик Quick Route используется для подготовки к ручной трассировки несложных плат;

мощный трассировщик ПП ProRoute обладает всеми возможностями профессионального трассировщика.

Для выполнения автоматической трассировки необходимо выбрать пункт меню Route\Autorouters (рис. 3.14). Появится диалоговое окно, в котором необходимо выбрать трассировщик и установить параметры (в учебных целях использовать параметры по умолчанию).

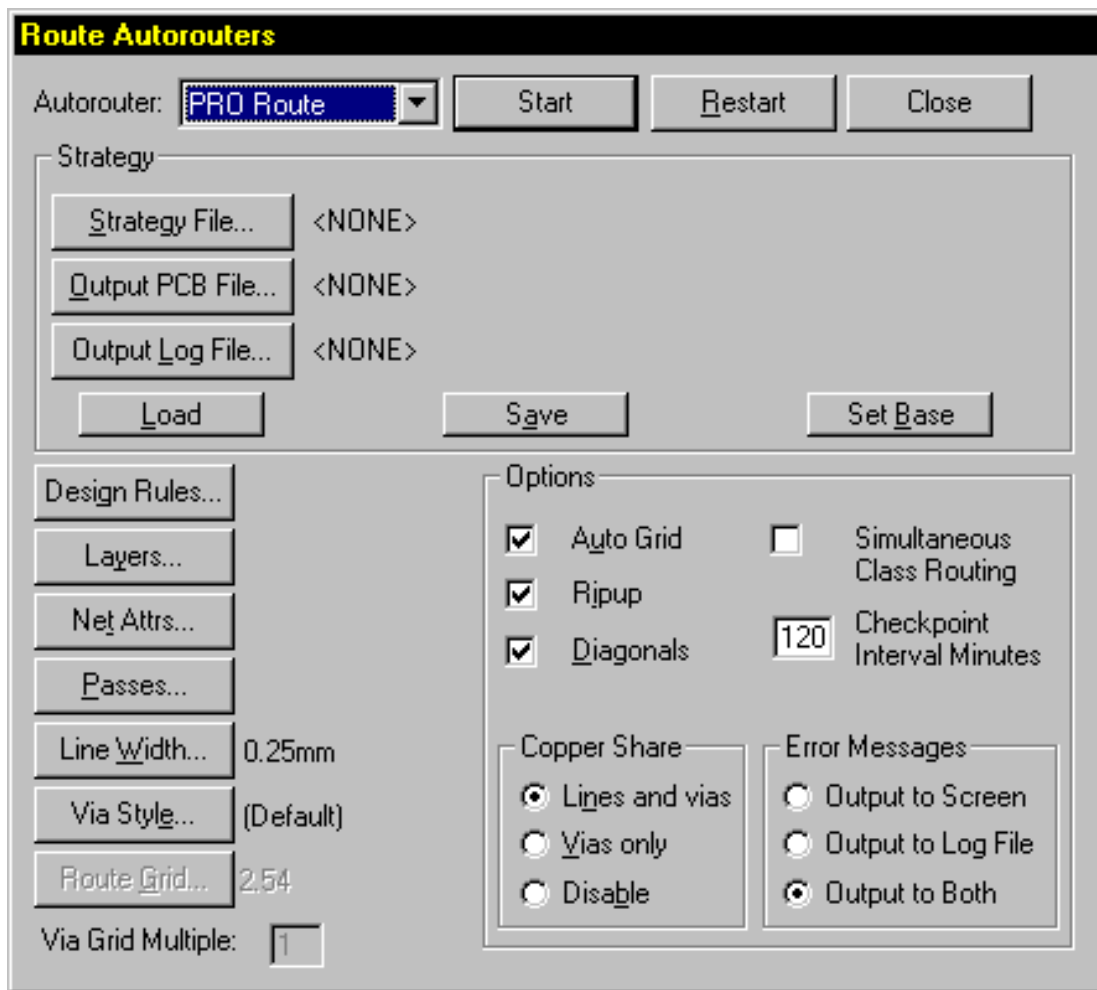


Рис. 3.14. Диалоговое окно автотрассировки

Для начала трассировки (рис. 3.15) необходимо нажать кнопку Start. Если не были выбраны выходные файлы и трассировка производится не в первый раз (Output PCB File, Output Log File), то программа запросит о создании новых или переписи этих файлов.

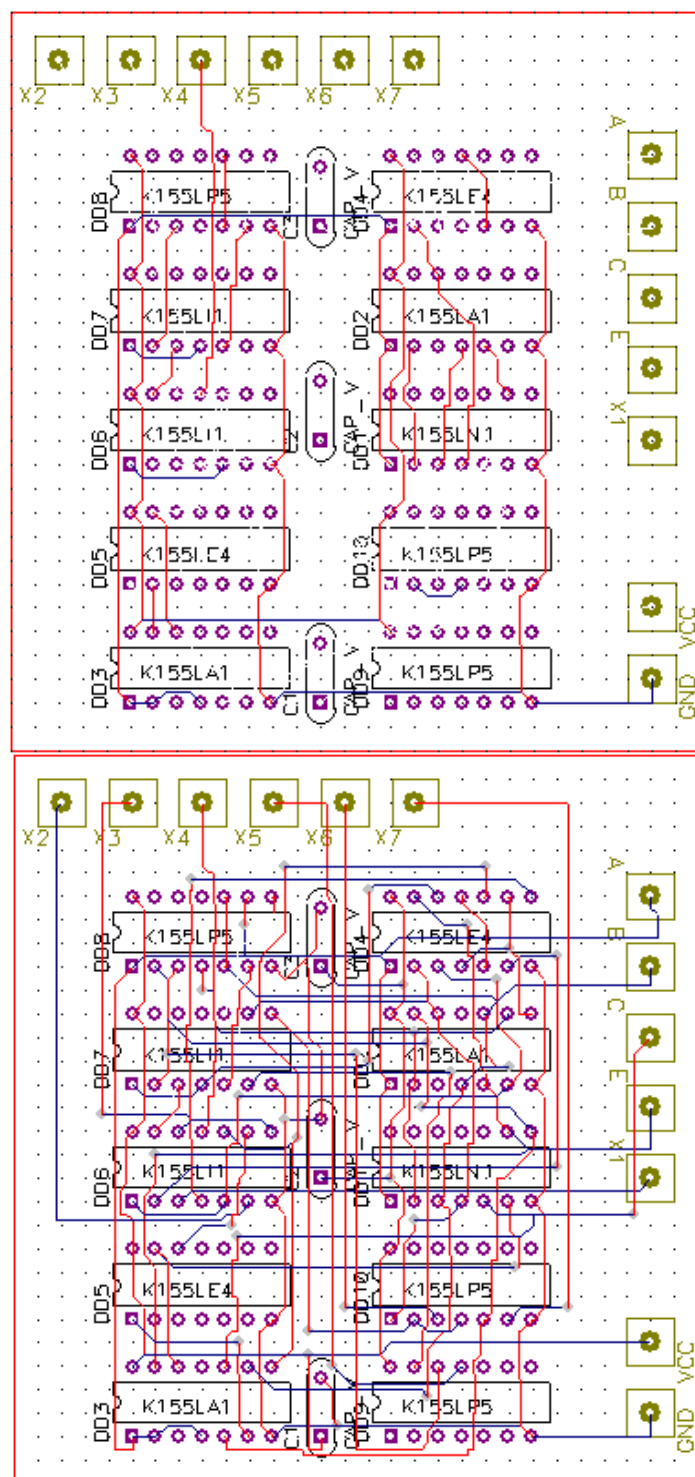


Рис. 3.15. Процесс трассировки ПП (начало)

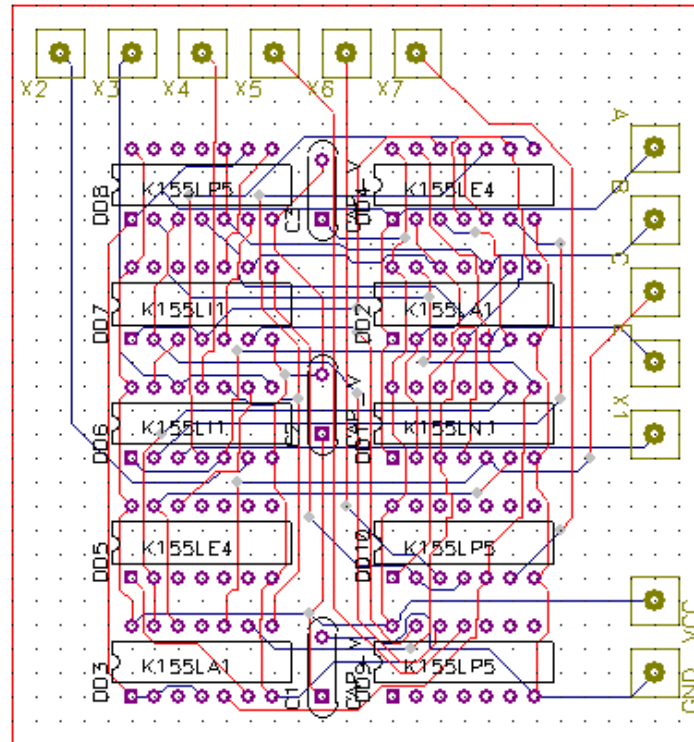


Рис. 3.15. (Продолжение)

3.4. Подготовка отчетности

3.4.1. Первый способ. Непосредственная печать

Печать необходимых слоев прямо на принтер. (Необходим принтер, подключенный к той машине, на которой установлен ACCEL EDA). Ограничения очевидны.

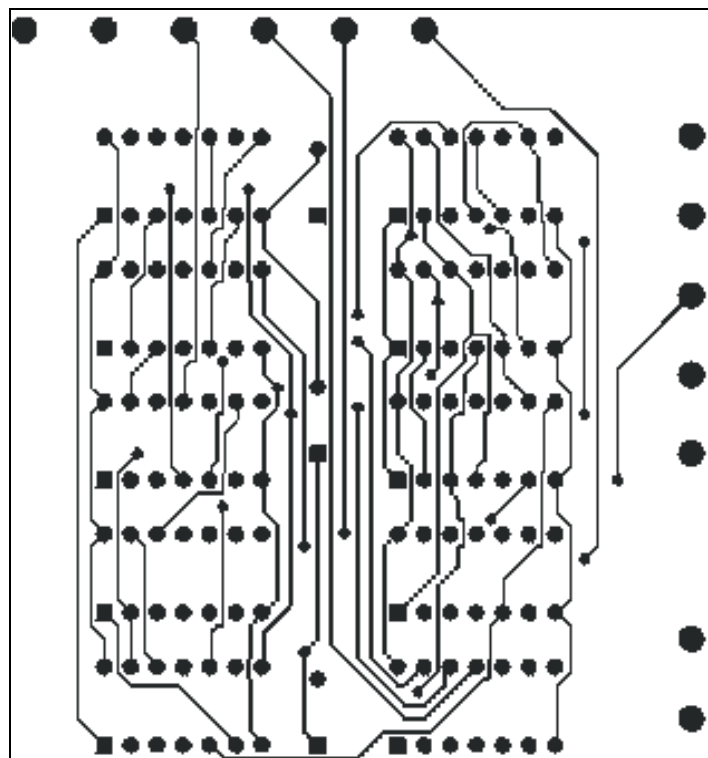
Перед печатью необходимо создать задания для принтера, т.е. выбрать печатаемый слой, печатаемые объекты, опции растягивания/отражения и т.д.

3.4.2. Второй способ. Вывод в файл

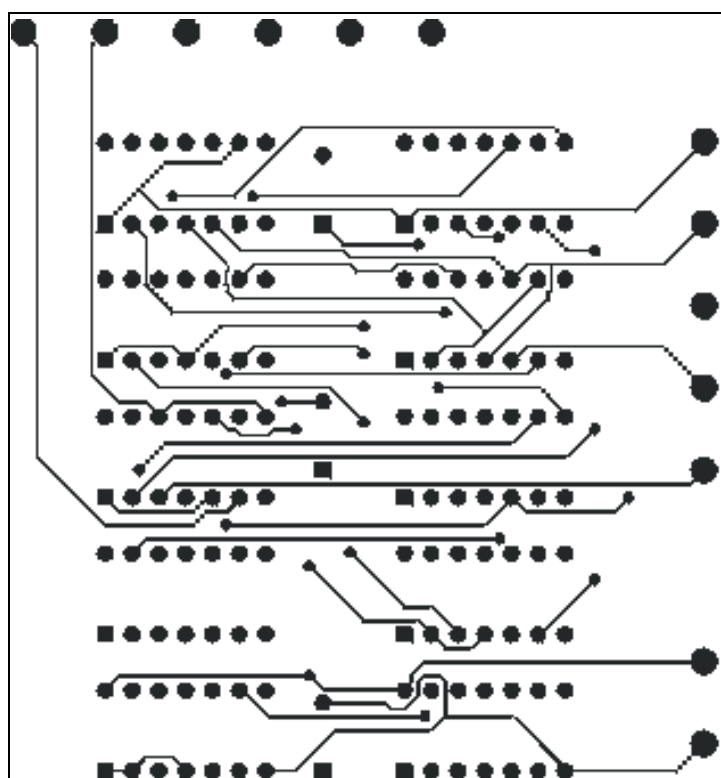
Для подготовки отчетов необходимо получить изображение оттрассированной ПП в виде файла какого-либо удобного графического формата (например, BMP), чтобы иметь возможность вставить картинку в отчет и распечатать.

ACCEL EDA PCB может генерировать файл формата *.dxf (векторная графика формата AutoCAD 9.0), который может быть конвертирован в любой другой формат при помощи распространенных графических редакторов, таких как CorelDraw, Paint Shop Pro и других «понимающих» файлы формата *.dxf.

Вывод в *.dxf файл осуществляется при помощи пункта меню File\DXF Out.... В диалоговом окне необходимо выбрать выводимый слой и выключить Output Drill Holes – вывод центров сверления.



Слой Top



Слой Bottom

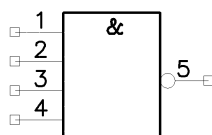
Рис. 3.16. (Продолжение)

Приложения

Приложение 1. Символьные изображения элементов

Символьное изображение элемента К155ЛА1

{RefDes}



Количество элементов в корпусе	2
Корпус	DIP-14

Символьное изображение элемента К155ЛА3

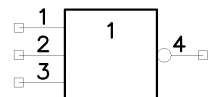
{RefDes}



Количество элементов в корпусе	4
Корпус	DIP-14

Символьное изображение элемента К155ЛЕ4

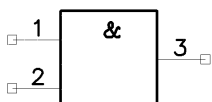
{RefDes}



Количество элементов в корпусе	3
Корпус	DIP-14

Символьное изображение элемента К155ЛИ1

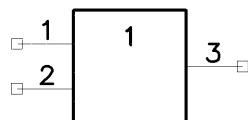
{RefDes}



Количество элементов в корпусе	4
Корпус	DIP-14

Символьное изображение элемента K155ЛЛ1

{RefDes}



Количество элементов в корпусе	2
Корпус	DIP-14

Символьное изображение элемента K155ЛН1

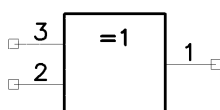
{RefDes}



Количество элементов в корпусе	6
Корпус	DIP-14

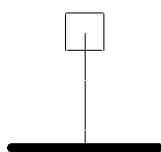
Символьное изображение элемента K155ЛП5

{RefDes}



Количество элементов в корпусе	4
Корпус	DIP-14

Символьное изображение земли

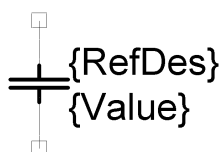


Символ имеет тип Power, который обязательно указать при сохранении.
Примечание. Элемент не имеет контактной площадки.

Символьное изображение внешнего вывода



Символьное изображение конденсатора



Приложение 2. Таблицы упаковочной информации

Таблица выводов для элемента К155ЛА1

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1	A	1	1	Input
2	1	2	B	1	1	Input
4	1	3	C	1	1	Input
5	1	4	D	1	1	Input
6	1	5	Y	1		Output
7	PWR		GND			Power
8	2	5	Y	1		Output
9	2	1	A	1	1	Input
10	2	2	B	1	1	Input
12	2	3	C	1	1	Input
13	2	4	D	1	1	Input
14	PWR		VCC			Power

Таблица выводов для элемента К155ЛА3

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1	A	1	1	Input
2	1	2	B	1	1	Input
3	1	3	Y	1		Output
4	2	1	A	1	1	Input
5	2	2	B	1	1	Input
6	2	3	Y	1		Output
7	PWR		GND			Power
8	3	3	Y	1		Output
9	3	1	A	1	1	Input
10	3	2	B	1	1	Input
11	4	3	Y	1		Output
12	4	1	A	1	1	Input
13	4	2	B	1	1	Input
14	PWR		VCC			Power

Таблица выводов для элемента К155ЛЕ4

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1	A	1	1	Input
2	1	2	B	1	1	Input
3	2	1	A	1	1	Input
4	2	2	B	1	1	Input
5	2	3	C	1	1	Input
6	2	4	Y	1		Output
7	PWR		GND			Power
8	3	4	Y	1		Output
9	3	1	A	1	1	Input
10	3	2	B	1	1	Input
11	3	3	C	1	1	Input
12	1	4	Y	1		Output
13	1	3	C	1	1	Input
14	PWR		VCC			Power

Таблица выводов для элемента К155ЛИ1

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1	A	1	1	Input
2	1	2	B	1	1	Input
3	1	3	Y	1		Output
4	2	1	A	1	1	Input
5	2	2	B	1	1	Input
6	2	3	Y	1		Output
7	PWR		GND			Power
8	3	3	Y	1		Output
9	3	1	A	1	1	Input
10	3	2	B	1	1	Input
11	4	3	Y	1		Output
12	4	1	A	1	1	Input
13	4	2	B	1	1	Input
14	PWR		VCC			Power

Таблица выводов для элемента К155ЛЛ1

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1		1	1	Input
2	1	2		1	1	Input
3	1	3		1		Output
4	2	1		1	1	Input
5	2	2		1	1	Input
6	2	3		1		Output
7	PWR		GND			Power
8	3	3		1		Output
9	3	1		1	1	Input
10	3	2		1	1	Input
11	4	3		1		Output
12	4	1		1	1	Input
13	4	2		1	1	Input
14	PWR		VCC			Power

Таблица выводов для элемента К155ЛН1

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1	A	1		Input
2	1	2	Y	1		Output
3	2	1	A	1		Input
4	2	2	Y	1		Output
5	3	1	A	1		Input
6	3	2	Y	1		Output
7	PWR		GND			Power
8	4	2	Y	1		Output
9	4	1	A	1		Input
10	5	2	Y	1		Output
11	5	1	A	1		Input
12	6	2	Y	1		Output
13	6	1	A	1		Input
14	PWR		VCC			Power

Таблица выводов для элемента K155ЛП5

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	3	A	1	1	Input
2	1	2	B	1	1	Input
3	1	1	Y	1		Output
4	2	3	A	1	1	Input
5	2	2	B	1	1	Input
6	2	1	Y	1		Output
7	PWR		GND			Power
8	3	1	Y	1		Output
9	3	3	A	1	1	Input
10	3	2	B	1	1	Input
11	4	1	Y	1		Output
12	4	3	A	1	1	Input
13	4	2	B	1	1	Input
14	PWR		VCC			Power

Таблица выводов для символа земли

PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1	GND			Power

Таблица выводов для внешнего вывода

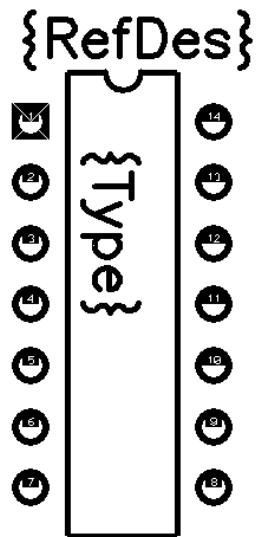
PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1	0			Passive

Таблица выводов для конденсатора

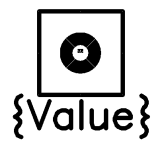
PinDes	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec Type
1	1	1				Passive
2	1	2				Passive

Приложение 3. Контактные площадки

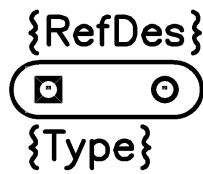
Контактные площадки микросхемы. Корпус DIP-14



Контактные площадки внешнего вывода



Контактные площадки конденсатора



Лабораторная работа 1

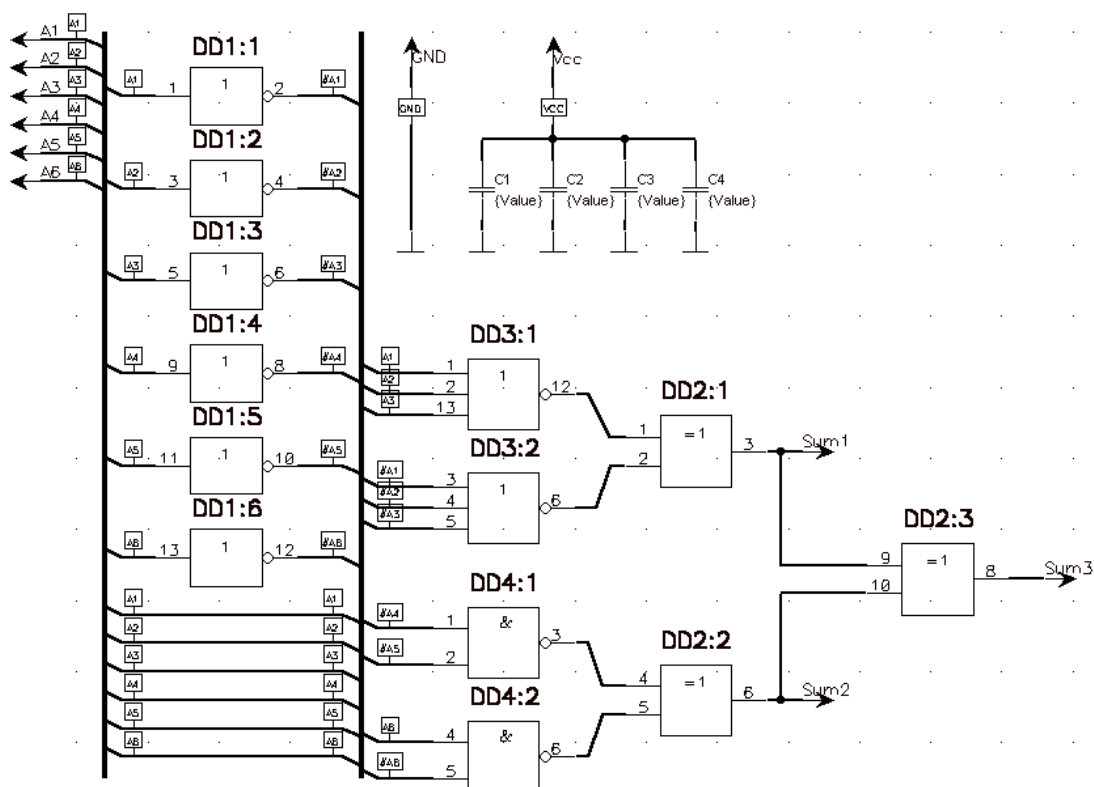
Изучение пакета ACCEL EDA v.14

Вариант 1

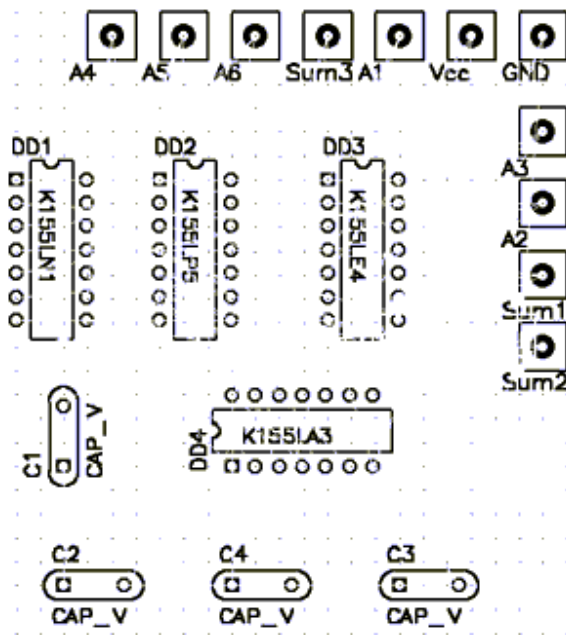
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var1.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

1. Определить по чертежу печатной платы в программе ACCEL PCB, к каким выводам элементов DD1-DD5 подводится земля и питание.

Нумерация выводов элемента с параллельным их размещением (здесь DIP корпус) производится так: расположив элемент ключом (полукруглым вырезом) вверх, определим первый вывод как верхний левый вывод, последний же вывод окажется верхним правым (против часовой стрелки).

2. В каком из четырех рассмотренных слоев печатной платы (ACCEL PCB) размещаются узоры элементов и подписи к ним?

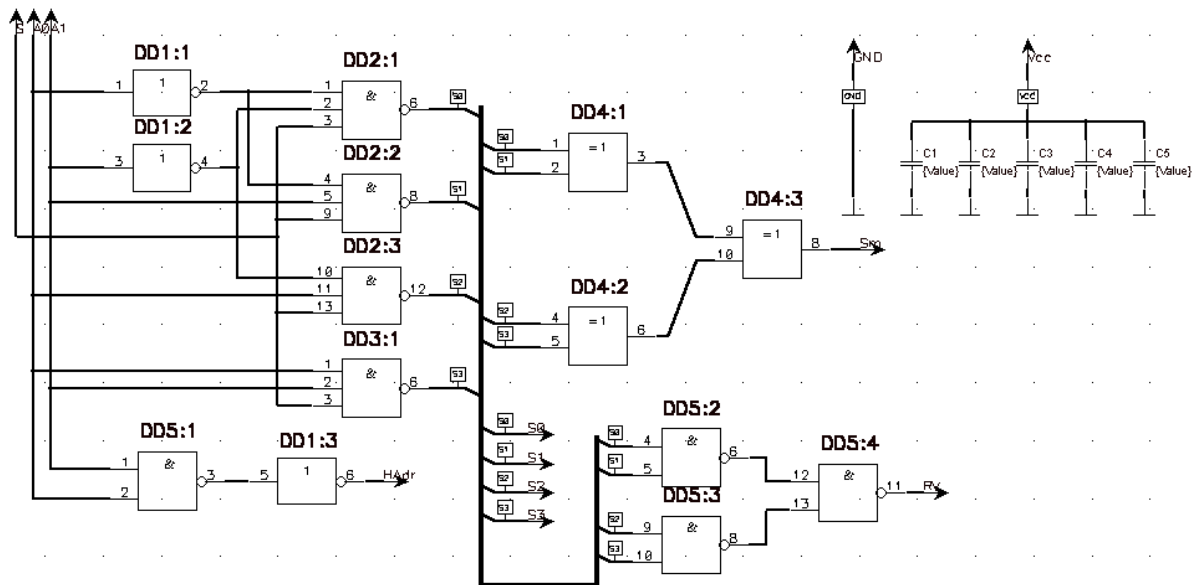
3. Какие линии может и какие не должна пересекать проложенная Quick Route трасса?

Вариант 2

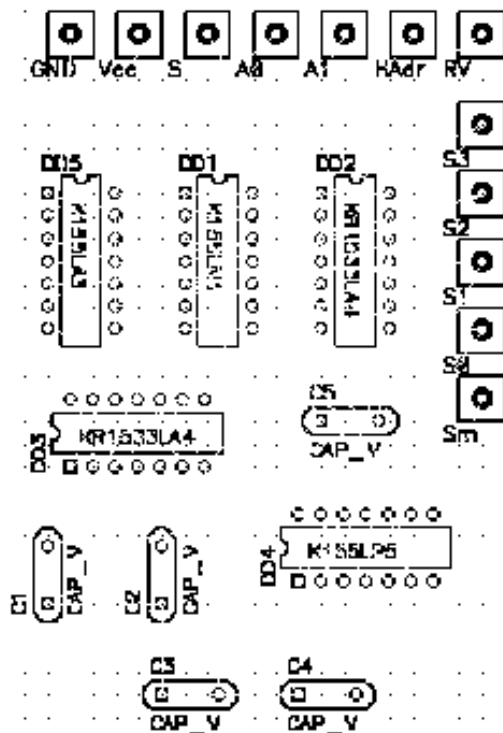
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var2.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

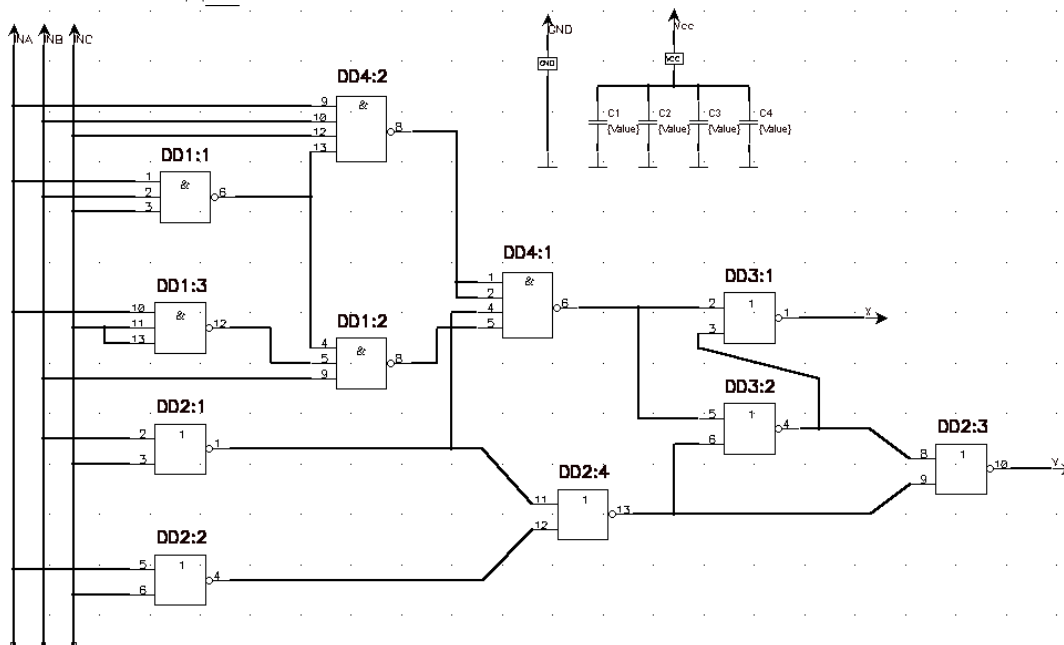
1. В чем заключается принципиальное отличие в отображении контактных площадок (pad) и переходных отверстий (via) в ACCEL PCB?
2. Какие элементы должны обязательно присутствовать на готовом чертеже печатной платы?
3. Какое программное средство может использоваться совместно с ACCEL EDA для трассировки печатных плат? Какие дополнительные возможности оно предоставляет?

Вариант 3

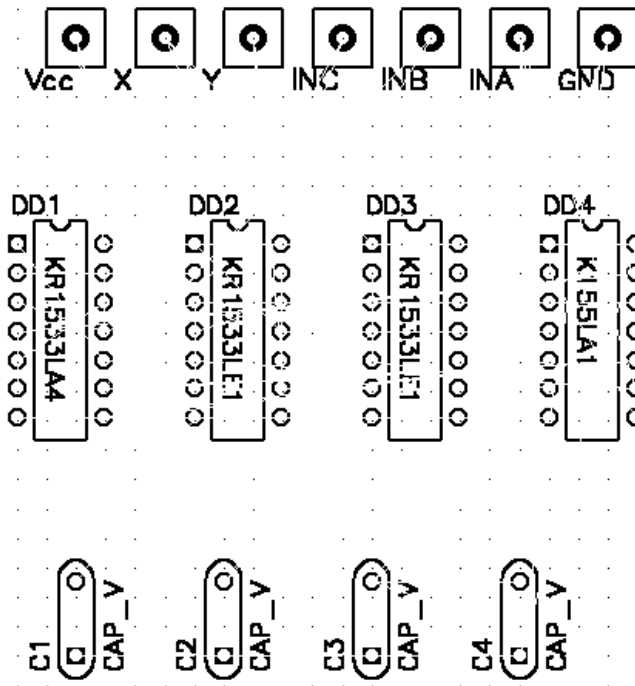
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var3.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

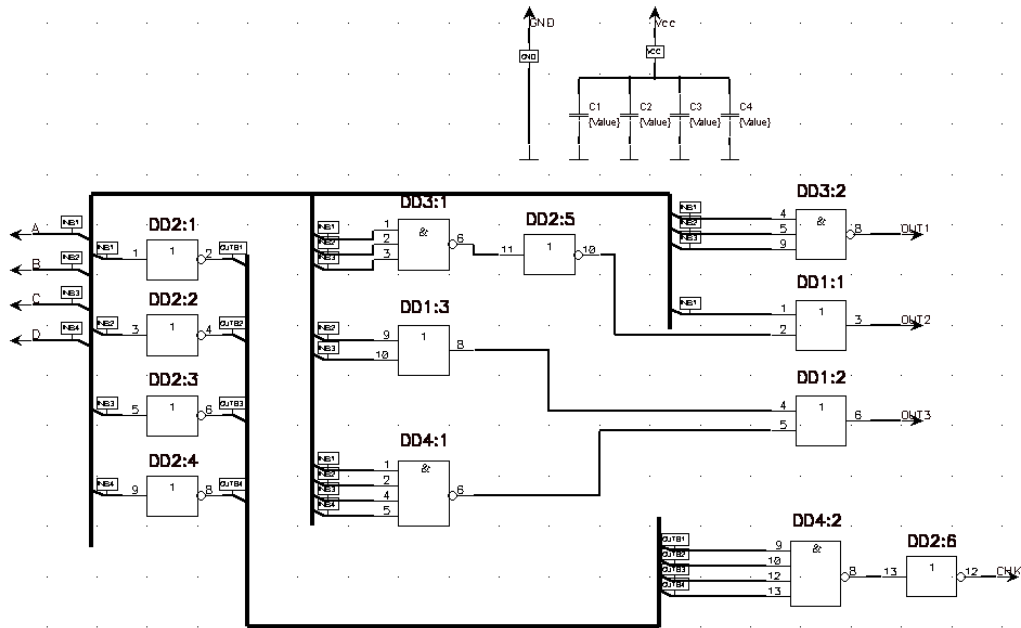
1. В каком из четырех рассмотренных слоев печатной платы (ACCEL PCB) размещаются узоры элементов и подписи к ним?
2. Что обозначает маркировка элемента DD1:3? Какой марке радиодетали соответствует элемент, изображенный на исходной схеме?
3. В чем заключается принципиальное отличие в отображении контактных площадок (pad) и переходных отверстий (via) в ACCEL PCB?

Вариант 4

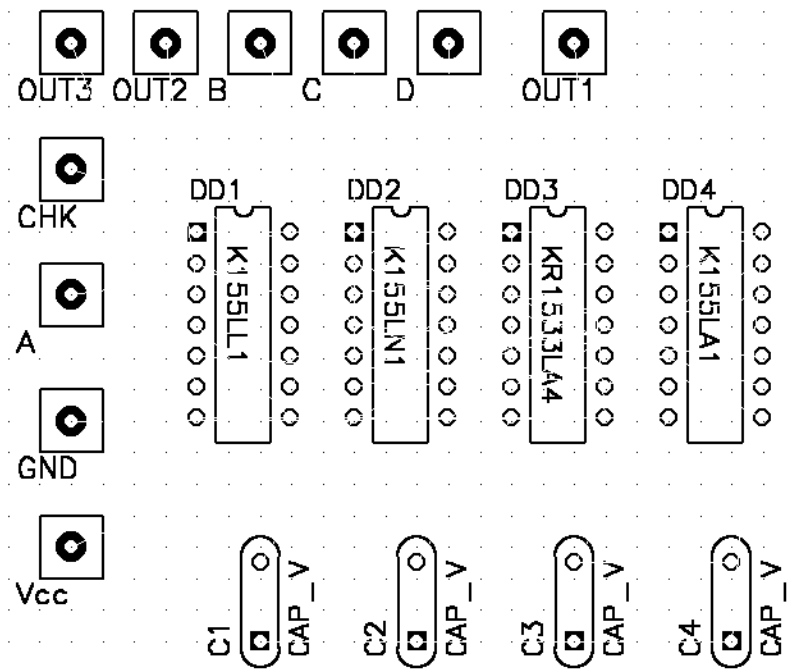
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var4.sch.

Исходная схема

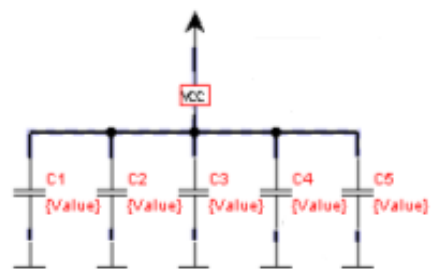


Размещенные в ACCEL PCB компоненты



Вопросы к работе

1. Как преобразуется цепь питания (в терминах принципиальной электрической схемы), если убрать из нее сглаживающие емкости C1-C6?



2. Какие элементы должны обязательно присутствовать на готовом чертеже печатной платы?

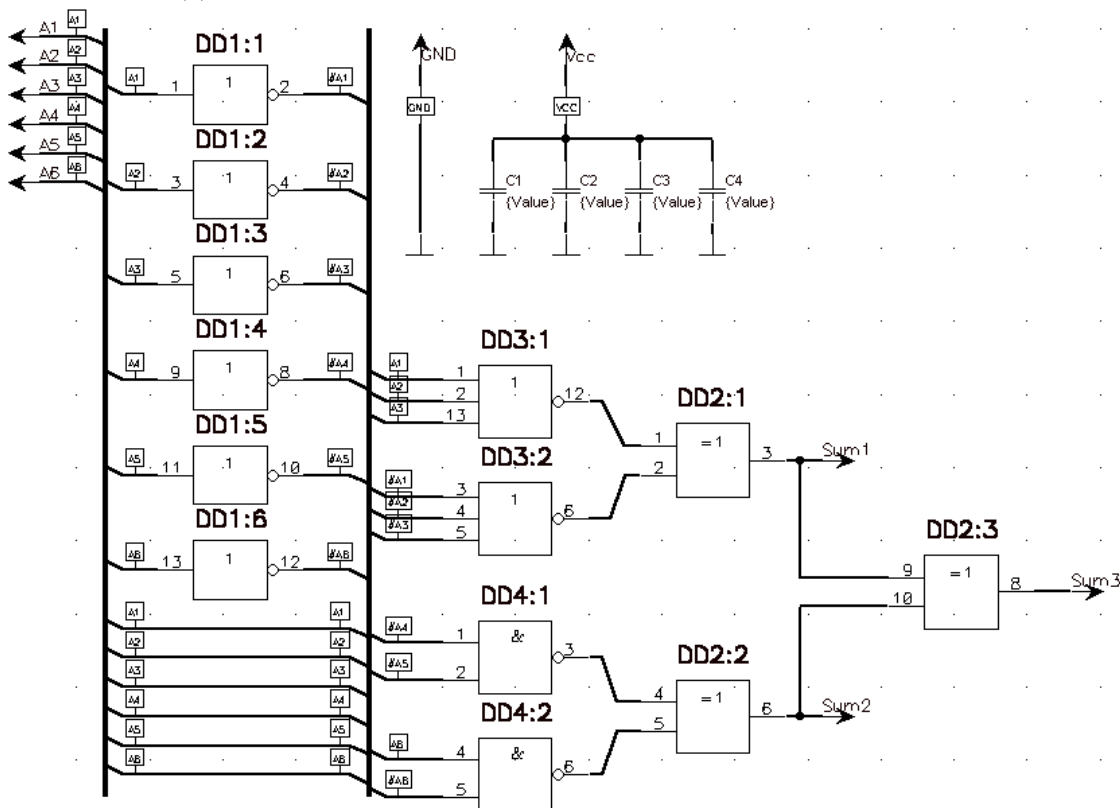
3. Что обозначает маркировка элемента DD1:3? Какой марке радио-детали соответствует элемент, изображенный на исходной схеме?

Вариант 5

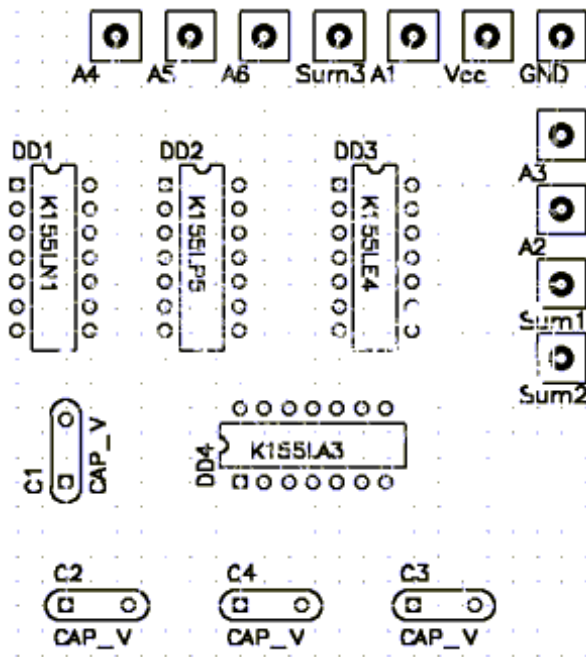
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var5.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

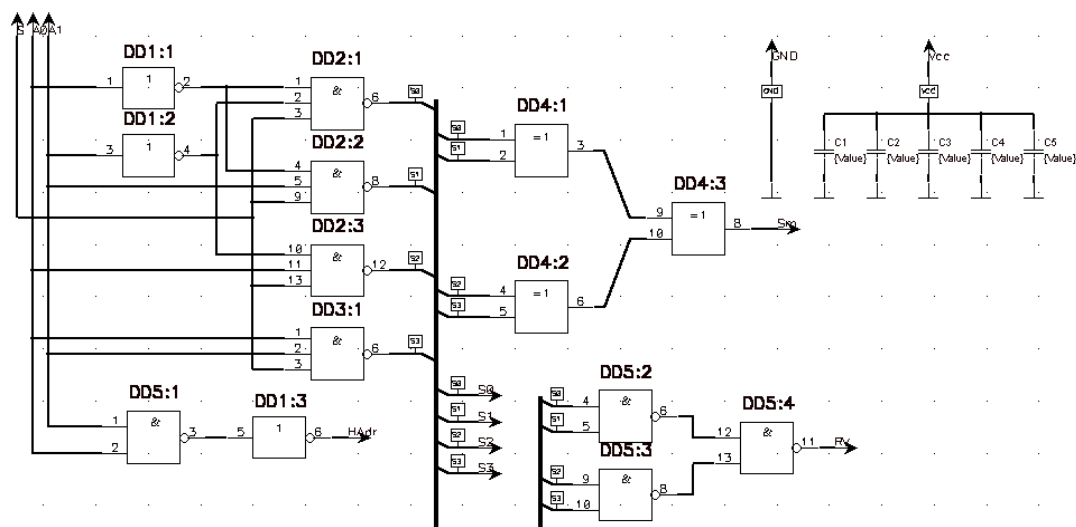
1. В каком из четырех рассмотренных слоев печатной платы (ACCEL PCB) размещаются узоры элементов и подписи к ним?
2. Какие линии может и какие не должна пересекать проложенная Quick Route трасса?
3. Какие объекты включает в себя библиотечный элемент (компонент в терминах PCAD)? Какие подсистемы используются для редактирования компонентов и библиотек в ACCEL EDA?

Вариант 6

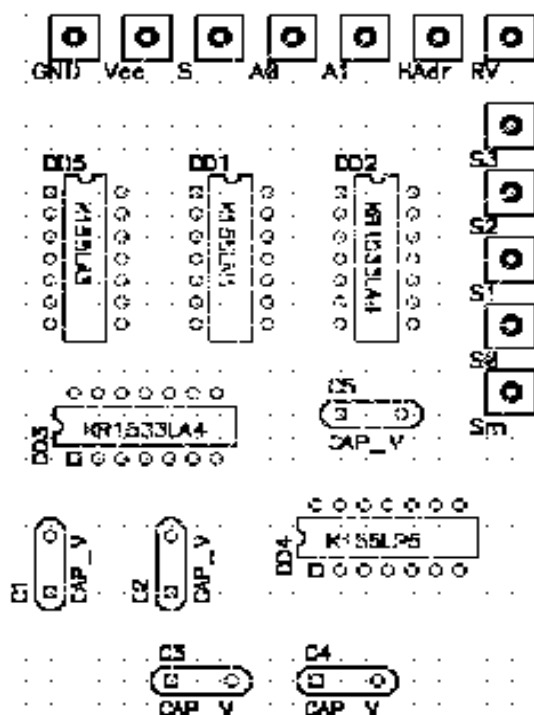
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var6.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

1. Какое программное средство может использоваться совместно с ACCEL EDA для трассировки печатных плат? Какие дополнительные возможности оно предоставляет?

2. Какие элементы должны обязательно присутствовать на готовом чертеже печатной платы?

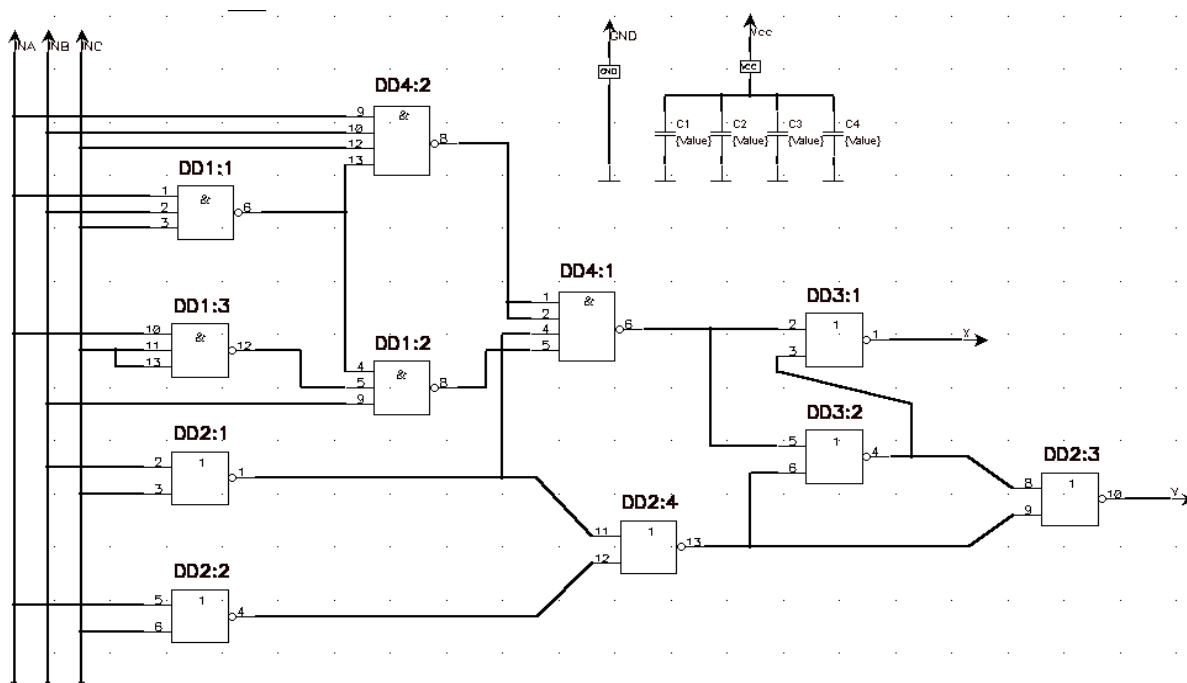
3. Какие линии может и какие не должна пересекать проложенная Quick Route трасса?

Вариант 7

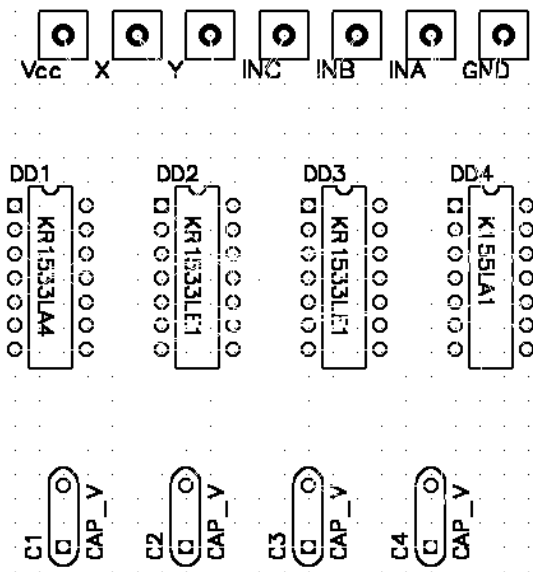
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var7.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

1. Определить по чертежу печатной платы в программе ACCEL PCB, к каким выводам элементов DD1-DD5 подводится земля и питание.

Нумерация выводов элемента с параллельным их размещением (здесь DIP корпус) производится так: расположив элемент ключом (полукруглым вырезом) вверх, определим первый вывод как верхний левый вывод, последний же вывод окажется верхним правым (против часовой стрелки).

2. Что обозначает маркировка элемента DD1:3? Какой марке радиодетали соответствует элемент, изображенный на исходной схеме?

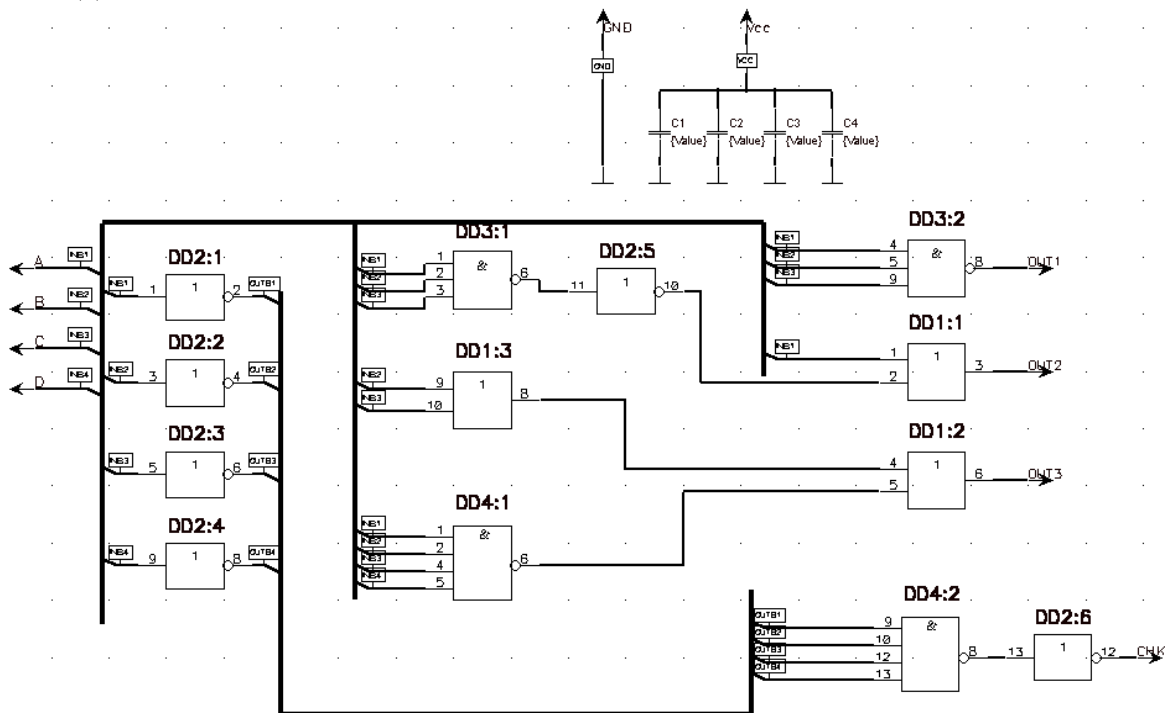
3. Определить избыточность в реализации (Δm_i) для приведенного в описании схемы одноразрядного сумматора.

Вариант 8

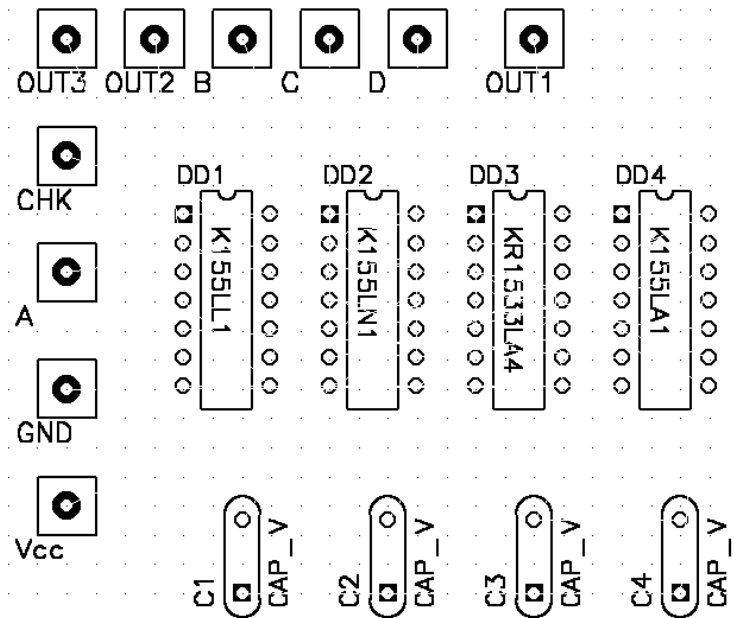
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var8.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

1. Какие объекты включает в себя библиотечный элемент (компонент в терминах PCAD)? Какие подсистемы используются для редактирования компонентов и библиотек в ACCEL EDA?

2. В чем заключается принципиальное отличие в отображении контактных площадок (pad) и переходных отверстий (via) в ACCEL PCB?

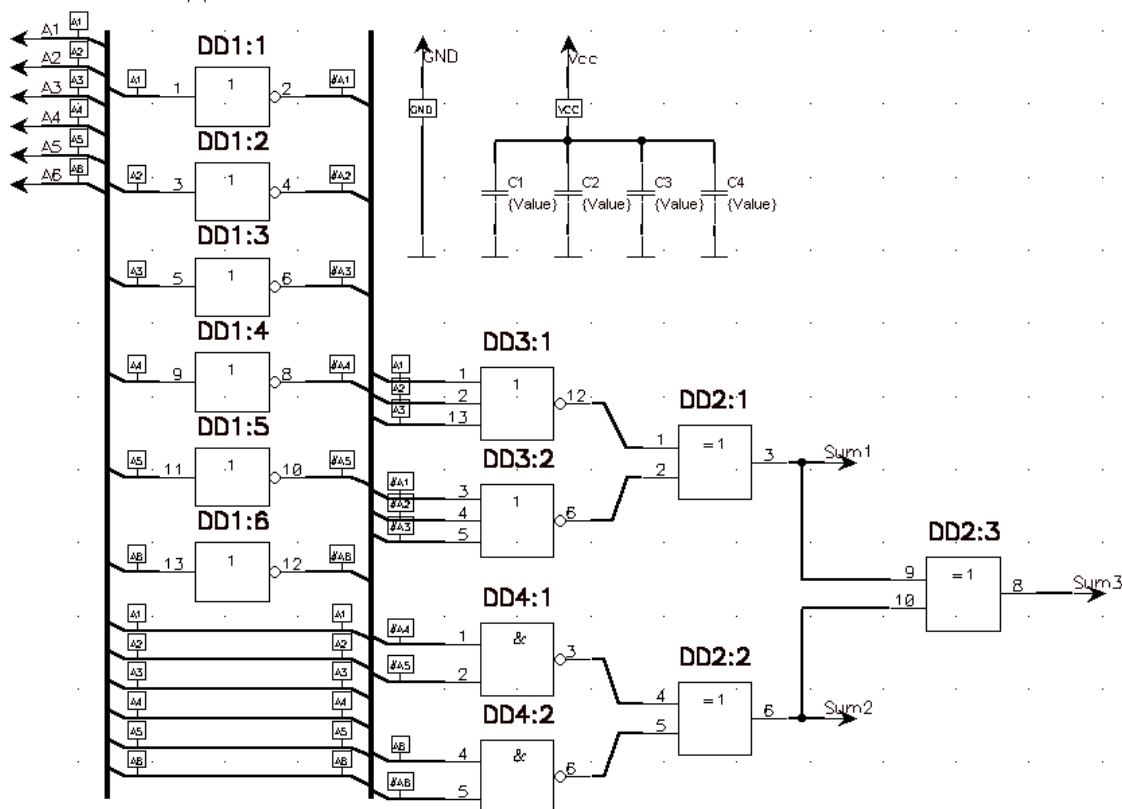
3. В каком из четырех рассмотренных слоев печатной платы (ACCEL PCB) размещаются узоры элементов и подписи к ним?

Вариант 9

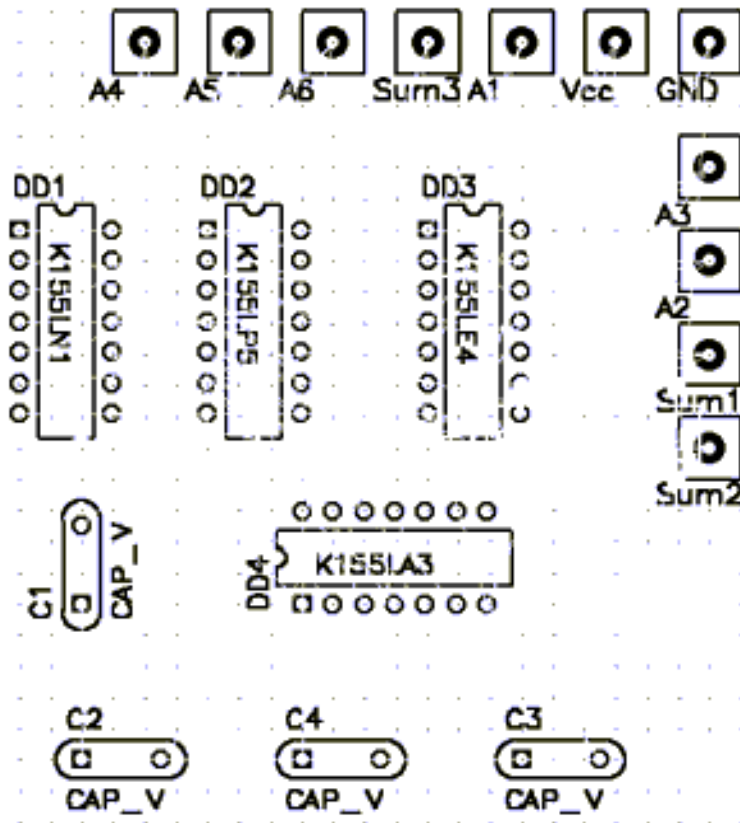
Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var9.sch.

Исходная схема



Размещенные в ACCEL PCB компоненты



Вопросы к работе

1. Определить избыточность в реализации (Δm_i) для приведенной в описании схемы одноразрядного сумматора.
2. Какие элементы должны обязательно присутствовать на готовом чертеже печатной платы?
3. Какие линии может и какие не должна пересекать проложенная Quick Route трасса?

Вариант 10

Задание

Ознакомиться с пакетом ACCEL EDA v.14. Воспроизвести последовательность действий для получения монтажа МПП на основе принципиальной схемы, хранящейся в файле ...\\PCAD\\Variants\\Lab1_Var10.sch.

Figure 1



1. Какие объекты включает в себя библиотечный элемент (компонент)

2. Какие линии может и какие не должна пересекать продолженная

3. Что означает маркировка элемента DD1:3? Какой марке радиодетали соответствует элемент, изображенный на исходной схеме?

Лабораторная работа 2

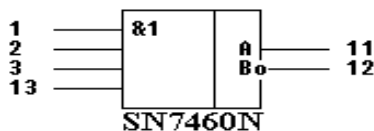
Создание библиотечного элемента в среде ACCEL EDA v.14

Вариант 1

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов².

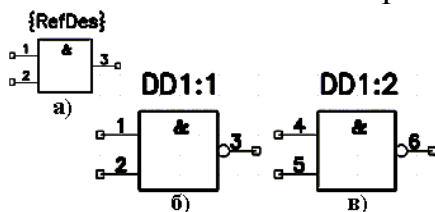
Исходные данные УГО и таблица выводов элемента SN7460N



№ выв.	Назначение	№ выв.	Назначение
1	Вход X1	8	Вход X8
2	Вход X2	9	Выход YB
3	Вход X3	10	Выход YA
4	Вход X5	11	Выход YA
5	Вход X6	12	Выход YB
6	Вход X7	13	Вход X4
7	Общий	14	Исс

Вопросы к работе

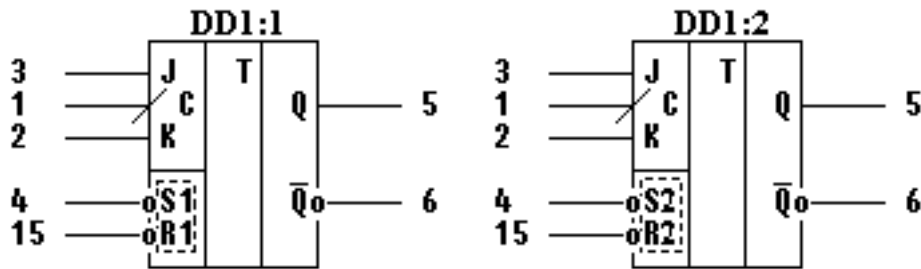
1. а) УГО элемента в окне просмотра редактора ACCEL Library Executive; б, в) УГО элемента, размещенного на принципиальной схеме ACCEL Schematic. Пояснить различия в нумерации выводов а, б, в.



2. Из скольких символьных обозначений может состоять библиотечный элемент? Какой параметр задается на стадии разработки библиотечного элемента в ACCEL Library Executive для возможности задания различных символов в составе библиотечного элемента?

3. Какими способами можно обеспечить задание различных УГО (см. рис.) для вентилях в составе библиотечного элемента на принципиальной схеме?

¹ Количество выводов посадочной площадки элемента определить, руководствуясь таблицей (ко всем вариантам).



Вариант 2

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

Исходные данные УГО и таблица выводов элемента SN74ALS279N

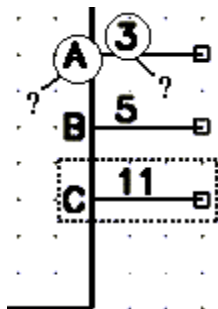
1	—	1R	T	1Q	4
2	—	1S1			
3	—	1S2			
5	—	2R	T	2Q	7
6	—	2S			

SN74ALS279N

Н выв.	Назначение	Н выв.	Назначение
1	Вход 1R	9	Выход Q3
2	Вход 1S1	10	Вход 3R
3	Вход 1S2	11	Вход 3S1
4	Выход 1Q	12	Вход 3S2
5	Вход 2R	13	Выход 4Q
6	Вход 2S	14	Вход 4R
7	Выход 2Q	15	Вход 4S
8	Общий	16	Ucc

Вопросы к работе

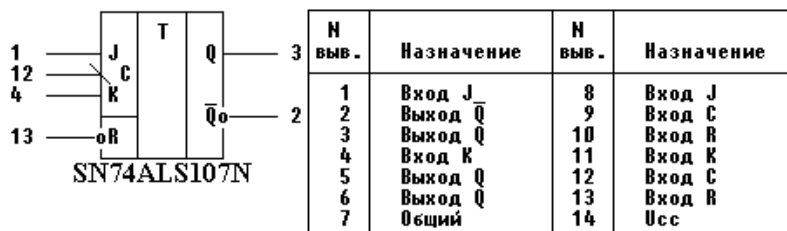
1. Каким образом осуществляется отсчет привязки размещаемого элемента к сетке?
2. Функции каких основных программ среды ACCEL EDA дублируют ACCEL Schematic и ACCEL Pattern Editor? Какое дополнительное средство разработки они предоставляют?
3. Какие параметры (значения), устанавливаемые для выводов при создании УГО элемента и связи в редакторе Library Executive, влияют на подписи?



Вариант 3

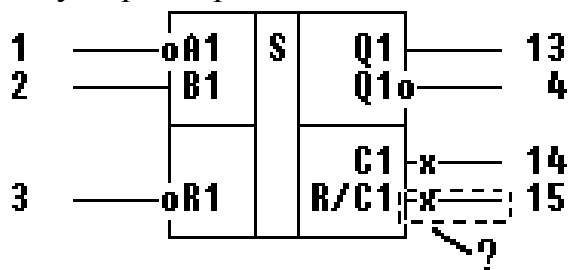
Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

Исходные данные УГО и таблица выводов элемента SN74ALS107N**Вопросы к работе**

1. Каким образом на принципиальной схеме (в программе ACCEL Schematic) можно указывать (отображать) тип размещаемых УГО элементов?

2. Пояснить данное обозначение вывода УГО элемента и привести настройку параметров вывода:



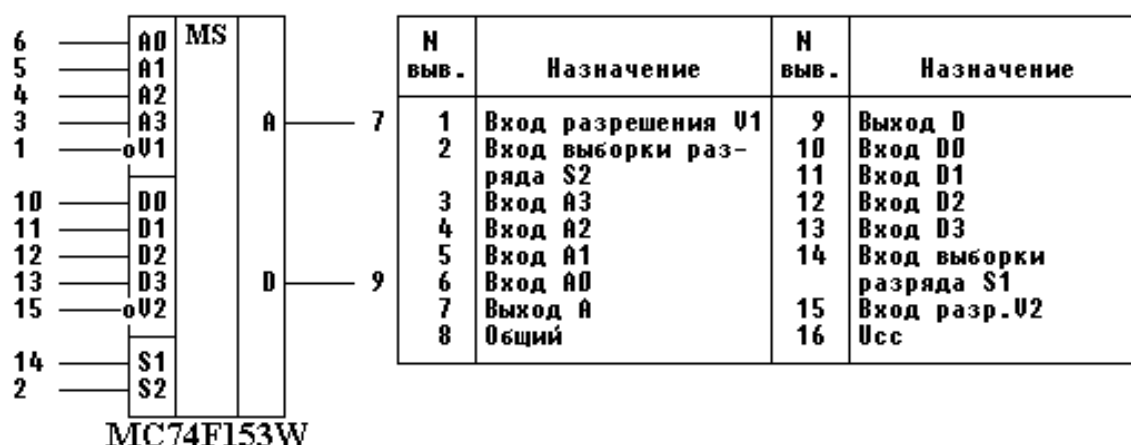
3. С какими библиотеками базовых элементов может вести работу ACCEL Schematic? Как указать текущую библиотеку?

Вариант 4

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

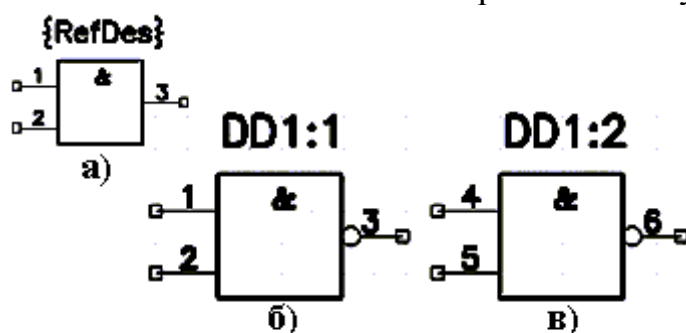
Исходные данные УГО и таблица выводов элемента MC74F153W



Вопросы к работе

1. Какой способ, кроме описанного в задании, может использоваться для установки символьных подписей выводов?

2. а) УГО элемента в окне просмотра редактора ACCEL Library Executive; б, в) УГО элемента, размещенного на принципиальной схеме ACCEL Schematic. Пояснить различия в нумерации выводов а, б, в.



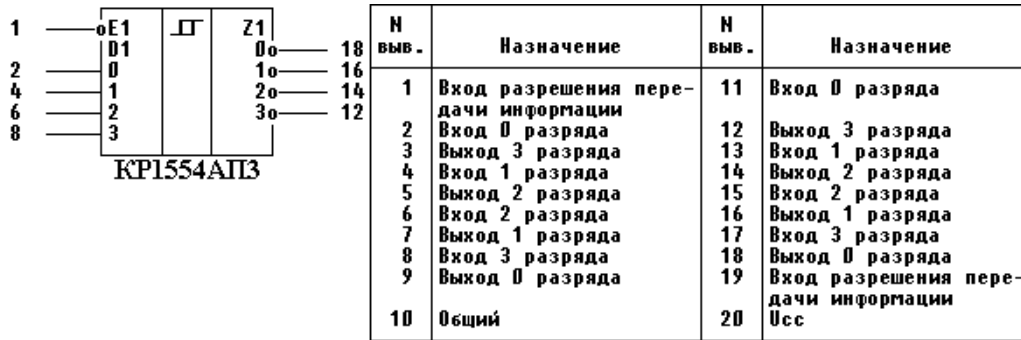
3. Из скольких символьных обозначений может состоять библиотечный элемент? Какой параметр задается на стадии разработки библиотечного элемента в ACCEL Library Executive для возможности задания различных символов в составе библиотечного элемента?

Вариант 5

Задание

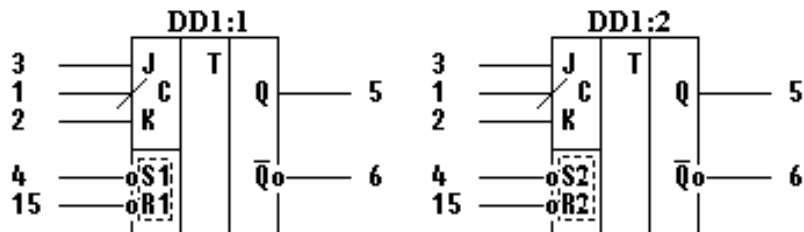
Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

Исходные данные УГО и таблица выводов элемента KP1554АПЗ



Вопросы к работе

1. Какими способами можно обеспечить задание различных УГО для вентилей в составе библиотечного элемента на принципиальной схеме?



2. Каким образом осуществляется отсчет привязки размещаемого элемента к сетке?

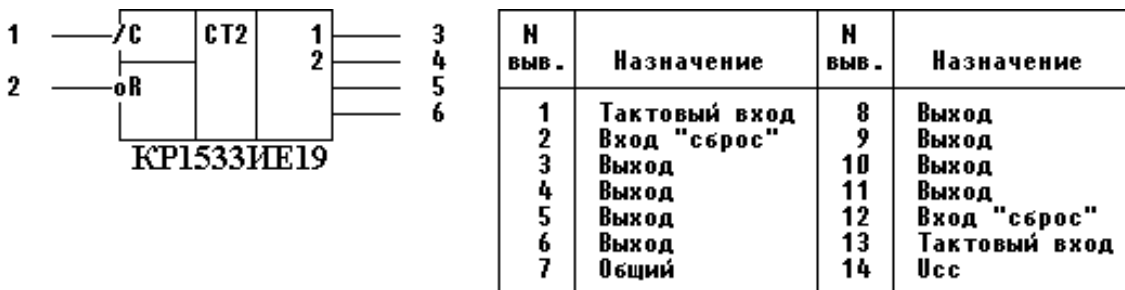
3. Функции каких основных программ среды ACCEL EDA дублируют ACCEL Schematic и ACCEL Pattern Editor? Какое дополнительное средство разработки они предоставляют?

Вариант 6

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

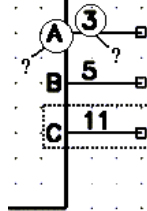
Исходные данные УГО и таблица выводов элемента KP1533ИЕ19



Вопросы к работе

1. Функции каких основных программ среды ACCEL EDA дублируют ACCEL Schematic и ACCEL Pattern Editor? Какое дополнительное средство разработки они предоставляют?

2. Какие параметры (значения), устанавливаемые для выводов при создании УГО элемента и связи в редакторе Library Executive, влияют на подписи?



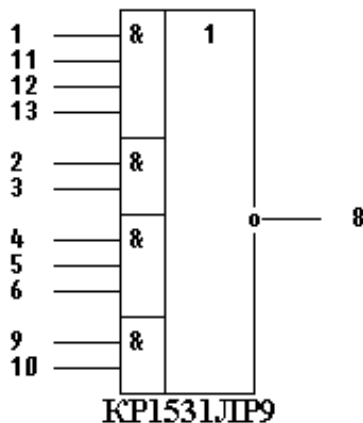
3. Каким образом на принципиальной схеме (в программе ACCEL Schematic) можно указывать (отображать) тип размещаемых УГО элементов?

Вариант 7

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

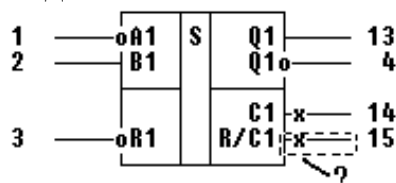
Исходные данные УГО и таблица выводов элемента КР1531ЛР9



Н выв.	Назначение	Н выв.	Назначение
1	Вход X1	8	Выход Y
2	Вход X5	9	Вход X10
3	Вход X6	10	Вход X11
4	Вход X7	11	Вход X2
5	Вход X8	12	Вход X3
6	Вход X9	13	Вход X4
7	Общий	14	Ucc

Вопросы к работе

1. Пояснить данное обозначение вывода УГО элемента и привести настройку параметров вывода.



2. С какими библиотеками базовых элементов может вести работу ACCEL Schematic? Как указать текущую библиотеку?

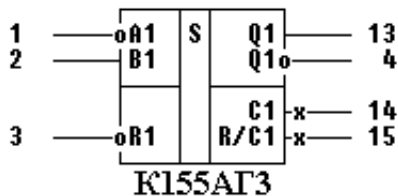
3. Какой способ, кроме описанного в задании, может использоваться для установки символьных подписей выводов?

Вариант 8

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

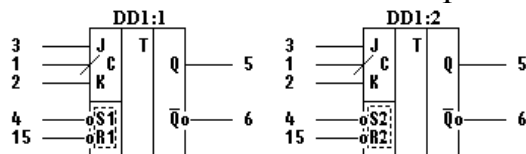
Исходные данные УГО и таблица выводов элемента КР155АГ3



Н выв.	Назначение	Н выв.	Назначение
1	Вход информационный	9	Вход информационный
2	Вход информационный	10	Вход информационный
3	Вход "сброс"	11	Вход "сброс"
4	Выход Q1	12	Выход Q2
5	Выход Q2	13	Выход Q1
6	Внешняя емкость C2	14	Внешняя емкость C1
7	Внешний компонент R/C2	15	Внешний компонент R/C1
8	Общий	16	Ucc

Вопросы к работе

1. Какими способами можно обеспечить задание различных УГО для вентилей в составе библиотечного элемента на принципиальной схеме?



2. Каким образом осуществляется отсчет привязки размещаемого элемента к сетке?

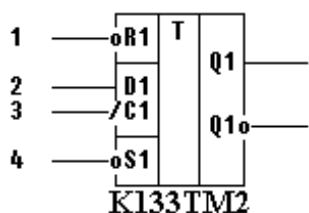
3. С какими библиотеками базовых элементов может вести работу ACCEL Schematic? Как указать текущую библиотеку?

Вариант 9

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

Исходные данные УГО и таблица выводов элемента KP133TM2



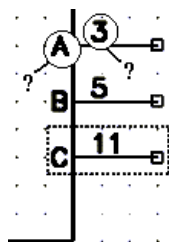
№ выв.	Назначение	№ выв.	Назначение
1	Вход R1	8	Выход Q2
2	Вход D1	9	Выход Q2
3	Вход C1	10	Вход S2
4	Вход S1	11	Вход C2
5	Выход Q1	12	Вход D2
6	Выход Q1	13	Вход R2
7	Общий	14	Ucc

Вопросы к работе

1. Какой способ, кроме описанного в задании, может использоваться для установки символьных подписей выводов?

2. Функции каких основных программ среды ACCEL EDA дублируют ACCEL Schematic и ACCEL Pattern Editor? Какое дополнительное средство разработки они предоставляют?

3. Какие параметры (значения), устанавливаемые для выводов при создании УГО элемента и связи в редакторе Library Executive, влияют на подписи?

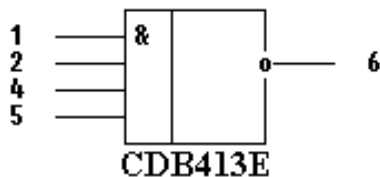


Вариант 10

Задание

Создать библиотечный элемент, используя в качестве исходных данных его условное графическое обозначение (УГО) и таблицу соответствия выводов.

Исходные данные УГО и таблица выводов элемента CDB413E

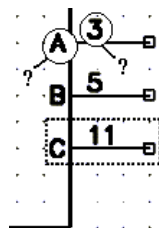


№ выв.	Назначение	№ выв.	Назначение
1	Вход X1	8	Выход Y2
2	Вход X2	9	Вход X5
3	Свободный	10	Вход X6
4	Вход X3	11	Свободный
5	Вход X4	12	Вход X7
6	Выход Y1	13	Вход X8
7	Общий	14	Ucc

Вопросы к работе

1. Из скольких символьных обозначений может состоять библиотечный элемент? Какой параметр задается на стадии разработки библиотечного элемента в ACCEL Library Executive для возможности задания различных символов в составе библиотечного элемента?

2. Какие параметры (значения), устанавливаемые для выводов при создании УГО элемента и связи в редакторе Library Executive, влияют на подписи?



3. С какими библиотеками базовых элементов может вести работу ACCEL Schematic? Как указать текущую библиотеку?

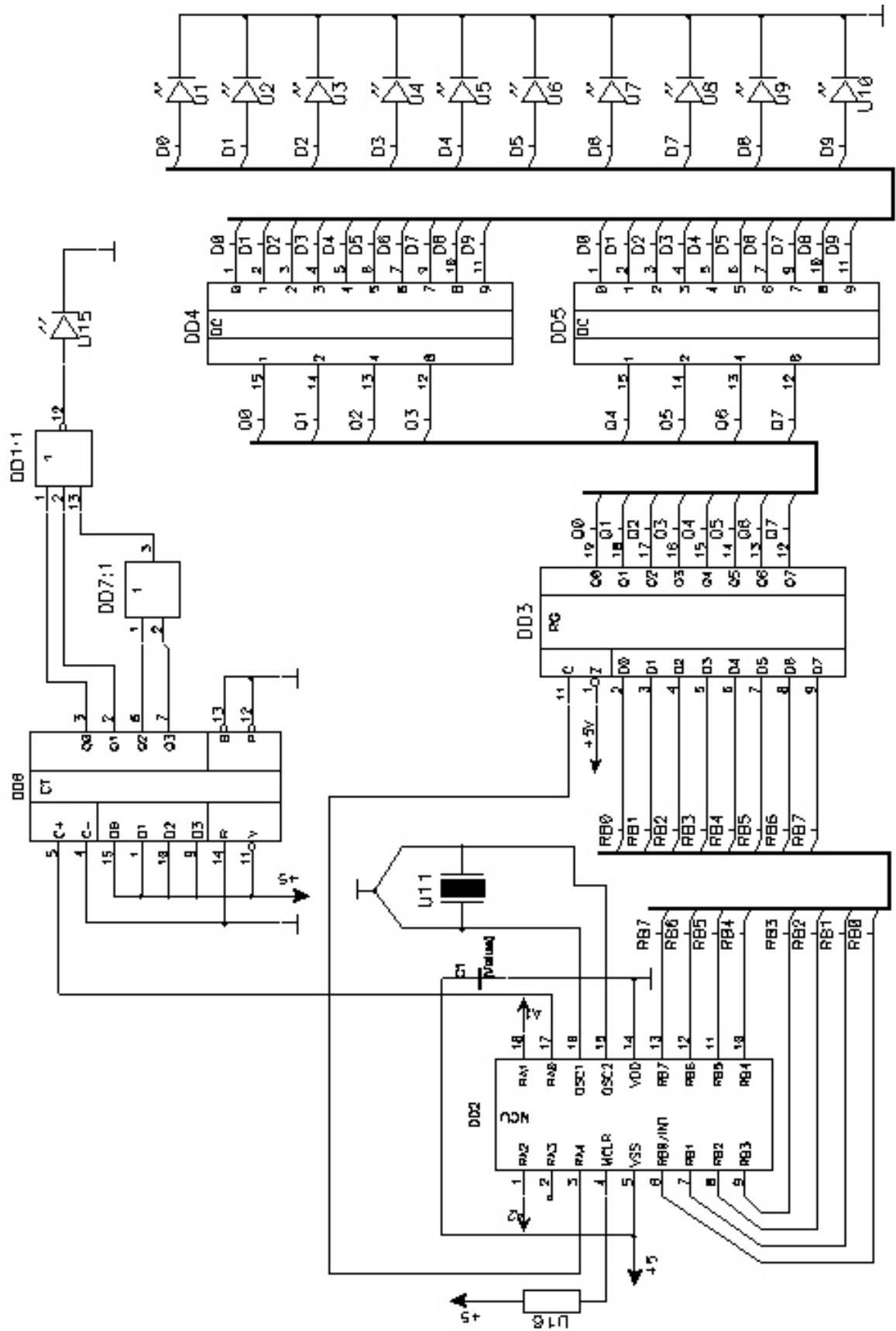
Лабораторная работа 3

Построение принципиальной схемы цифрового устройства в среде
ACCEL EDA v.14

Вариант 1

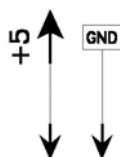
Задание

Построить в редакторе ACCEL Schematic приведенную на рисунке принципиальную схему устройства, воспользовавшись элементами библиотеки Slib.lib. Дополнить схему цепью питания цифровых элементов.

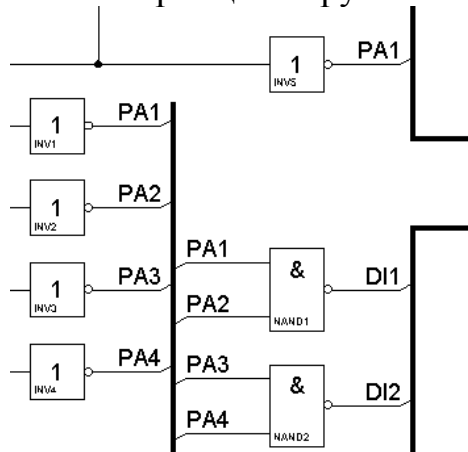


Вопросы к работе

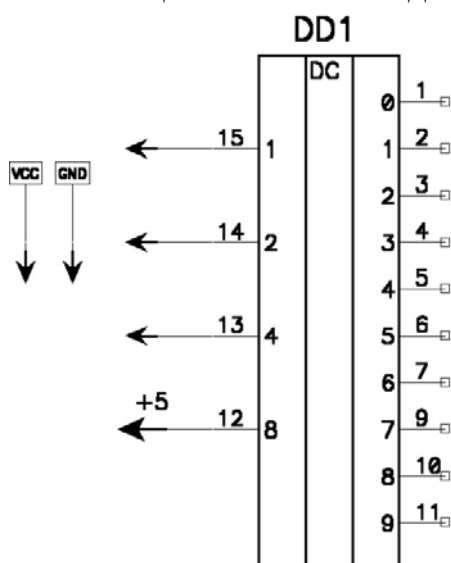
1. Корректно ли заданы цепи земли и питания с использованием стандартных (SLIB.LIB) компонентов?



2. Какой схмотехнический принцип нарушается в данном примере?



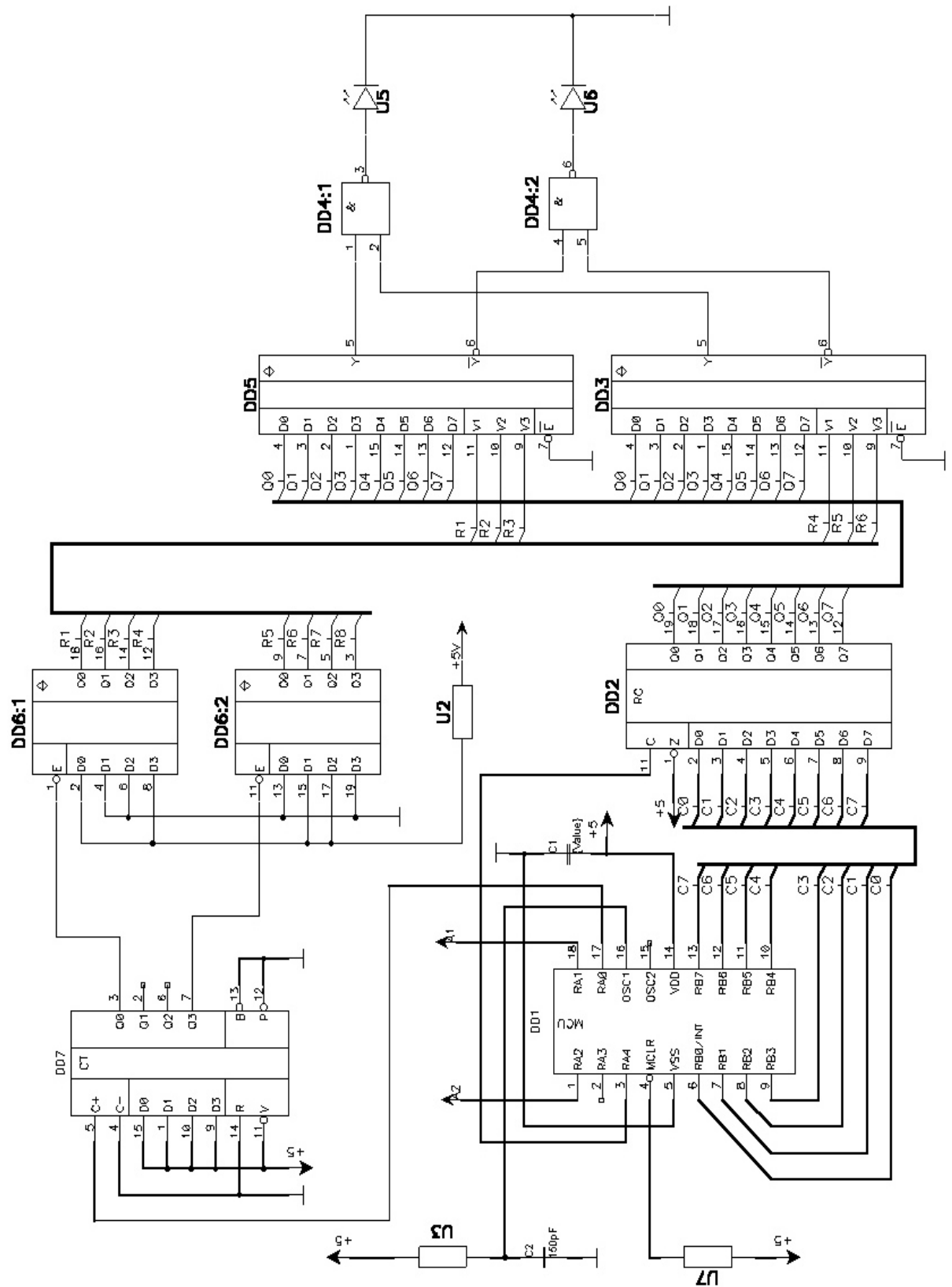
3. Сколько электрических цепей включает данная схема?



Вариант 2

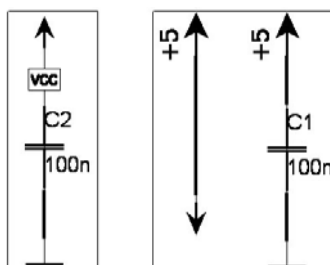
Задание

Построить в редакторе ACCEL Schematic приведенную на рисунке принципиальную схему устройства, воспользовавшись элементами библиотеки Slib.lib. Дополнить схему цепью питания цифровых элементов.

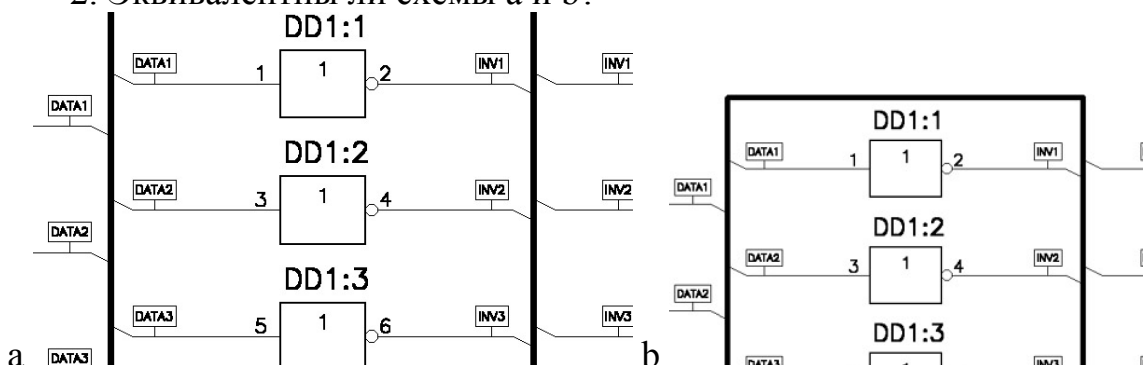


Вопросы к работе

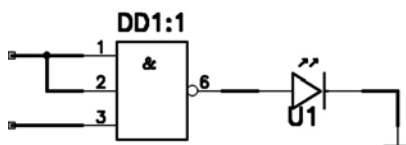
1. Эквивалентны ли цепи питания, заданные двумя приведенными здесь способами?



2. Эквивалентны ли схемы а и b?



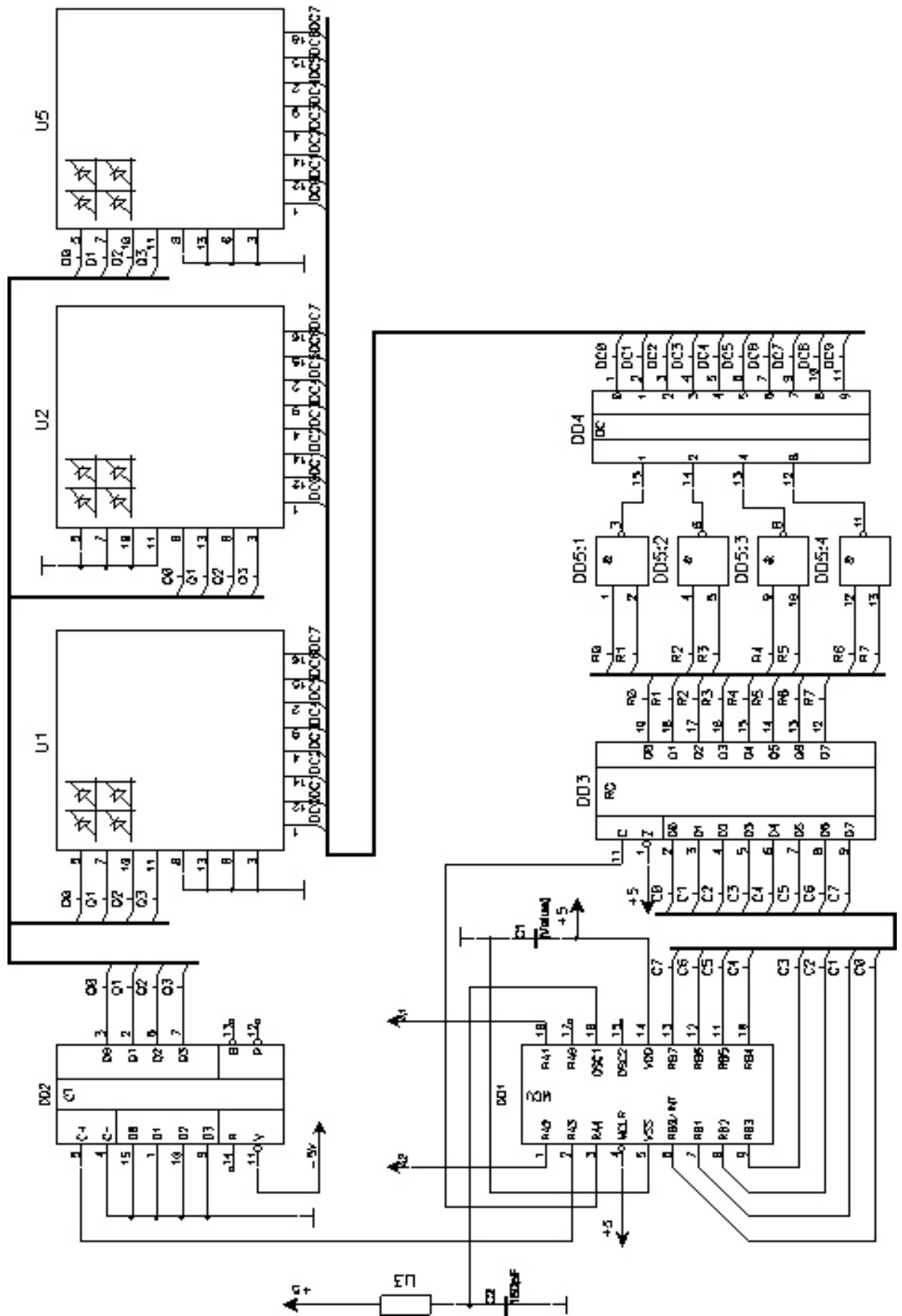
3. Сколько электрических цепей включает данная схема? Какие это цепи?



Вариант 3

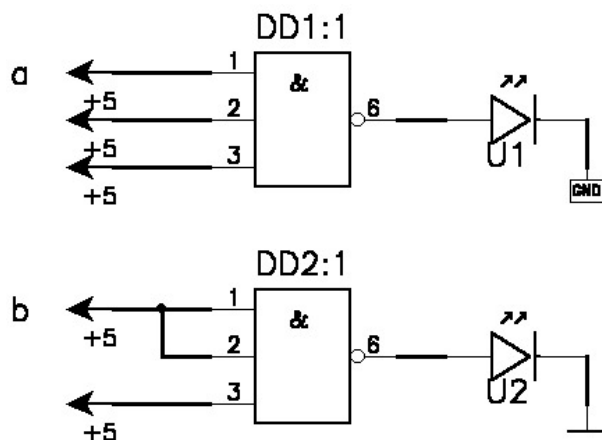
Задание

Построить в редакторе ACCEL Schematic приведенную на рисунке принципиальную схему устройства, воспользовавшись элементами библиотеки Slib.lib. Дополнить схему цепью питания цифровых элементов.

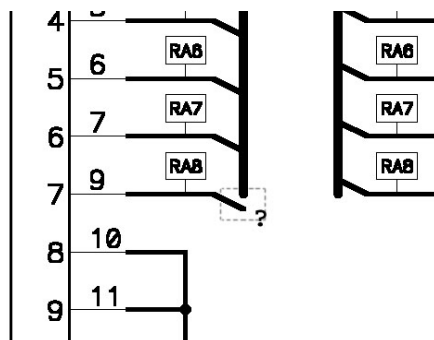


Вопросы к работе

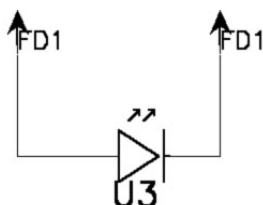
1. Эквивалентны ли схемы а и b?



2. Чем обусловлена данная ситуация, и повлияет ли она на связи между компонентами?



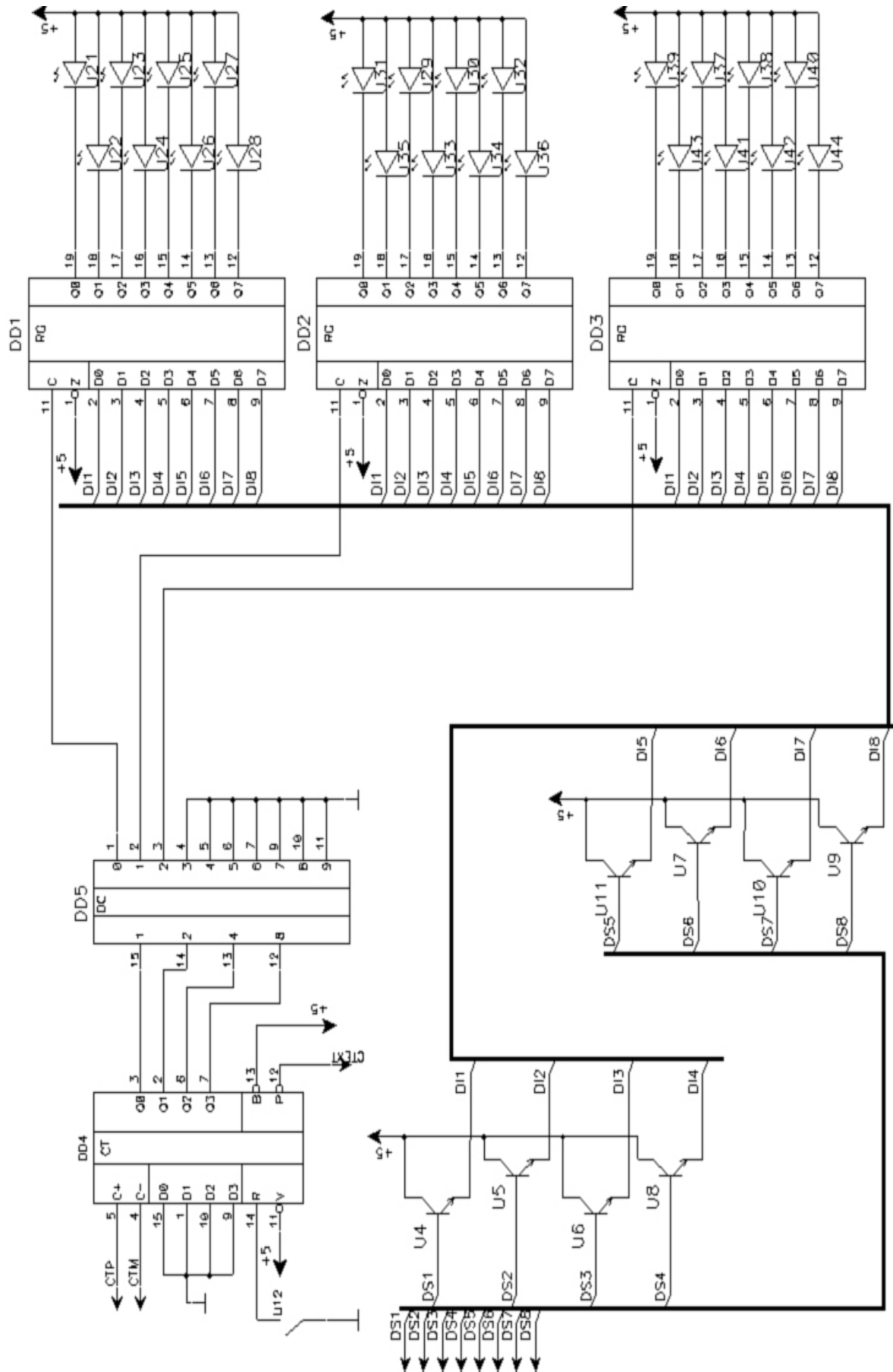
3. Сколько контактных площадок будет иметь ПП для данной схемы?



Вариант 4

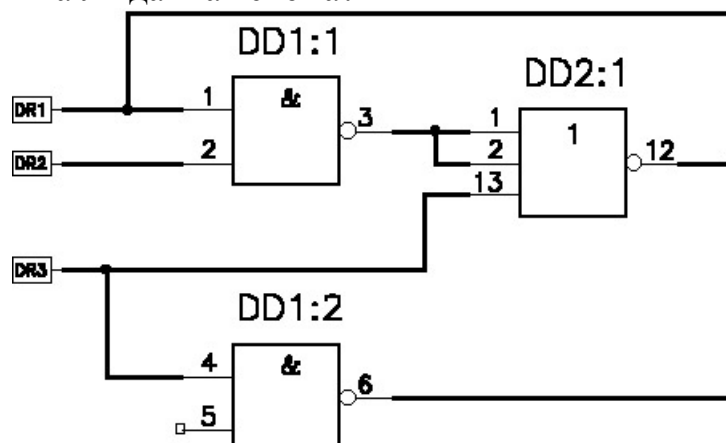
Задание

Построить в редакторе ACCEL Schematic приведенную на рисунке принципиальную схему устройства, воспользовавшись элементами библиотеки Slib.lib. Дополнить схему цепью питания цифровых элементов.

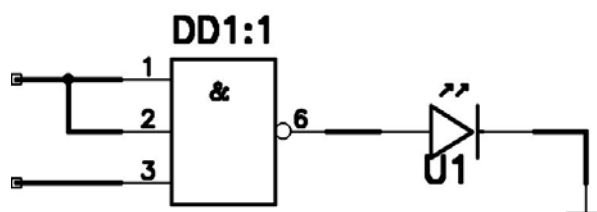


Вопросы к работе

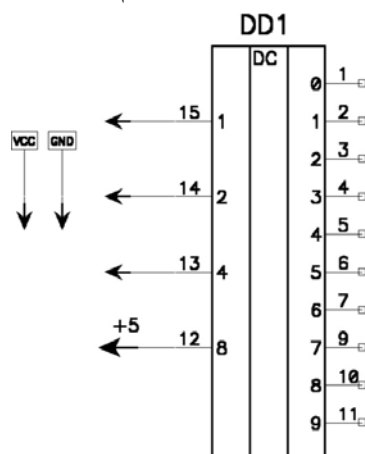
1. Корректна ли данная схема?



2. Сколько электрических цепей включает данная схема? Какие это цепи?



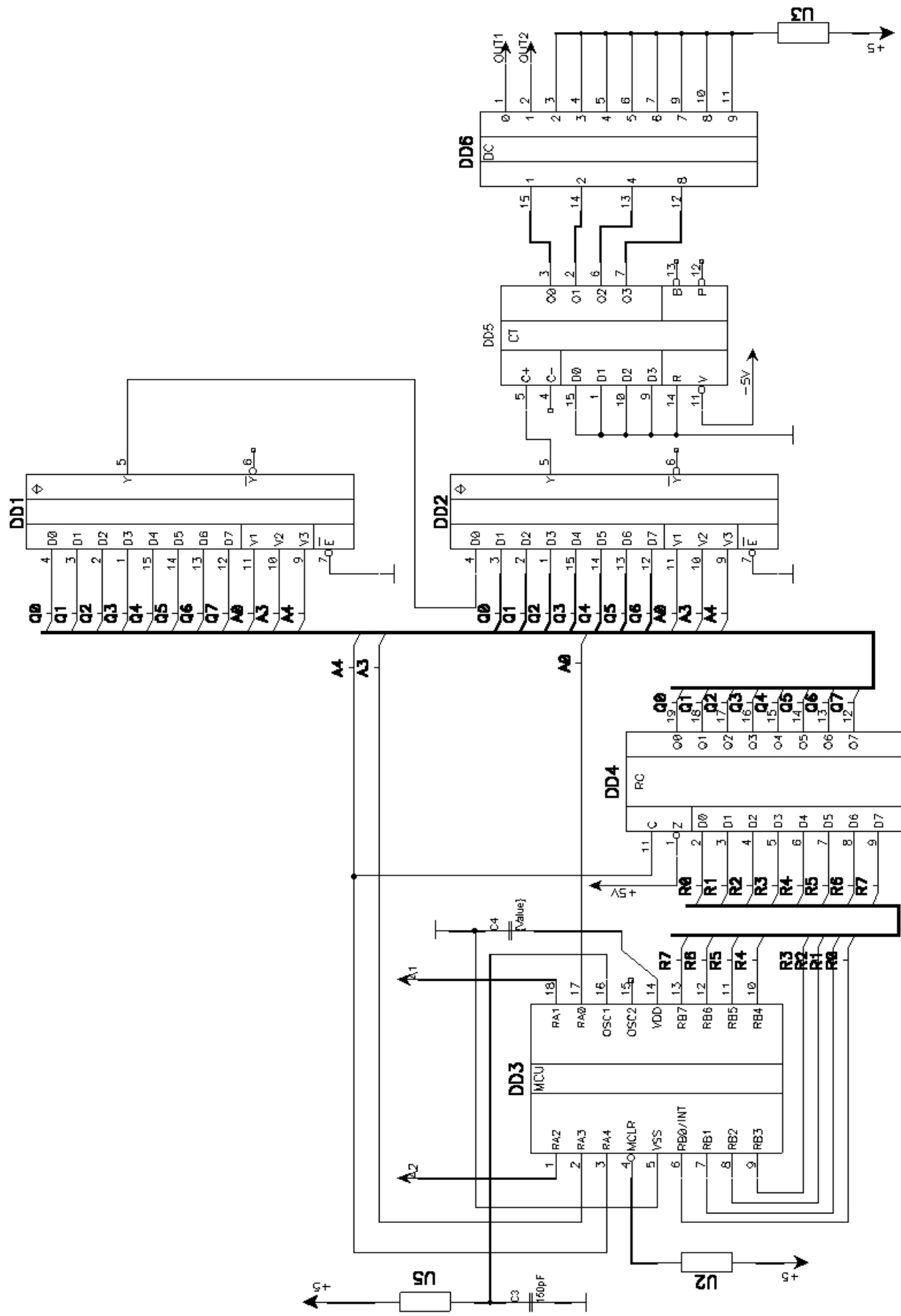
3. Сколько электрических цепей включает данная схема?



Вариант 5

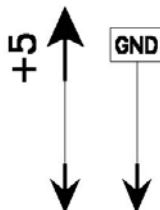
Задание

Построить в редакторе ACCEL Schematic приведенную на рисунке принципиальную схему устройства, воспользовавшись элементами библиотеки Slib.lib. Дополнить схему цепью питания цифровых элементов.

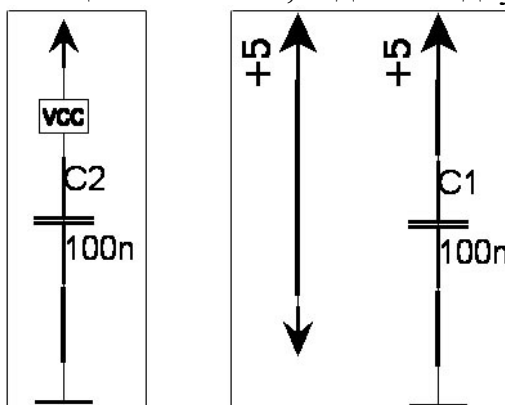


Вопросы к работе

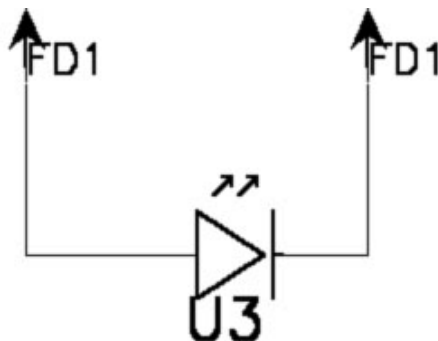
1. Корректно ли заданы цепи земли и питания с использованием стандартных (Slib.lib) компонентов?



2. Эквивалентны ли цепи питания, заданные двумя способами?



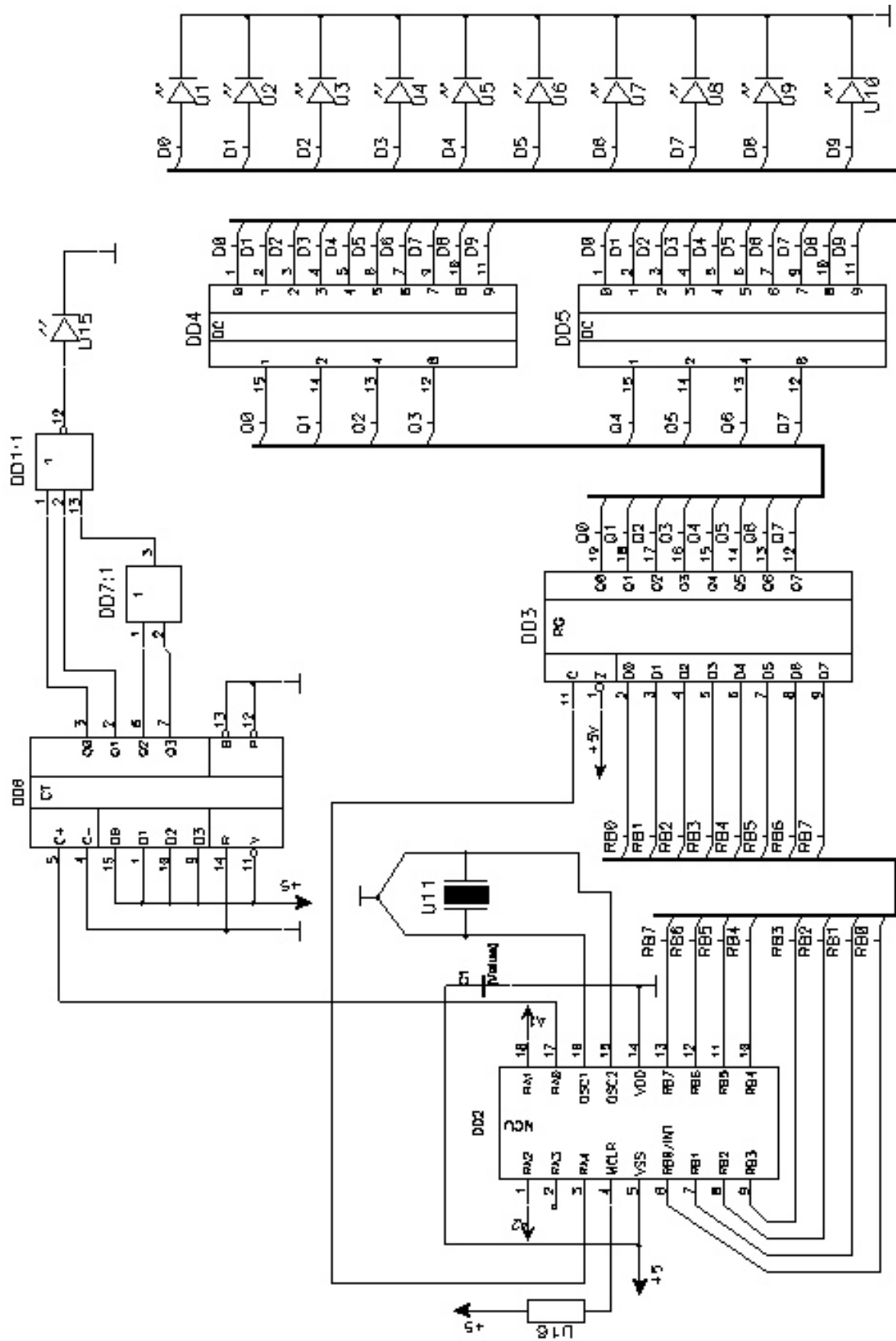
3. Сколько контактных площадок будет иметь ПП для данной схемы?



Вариант 6

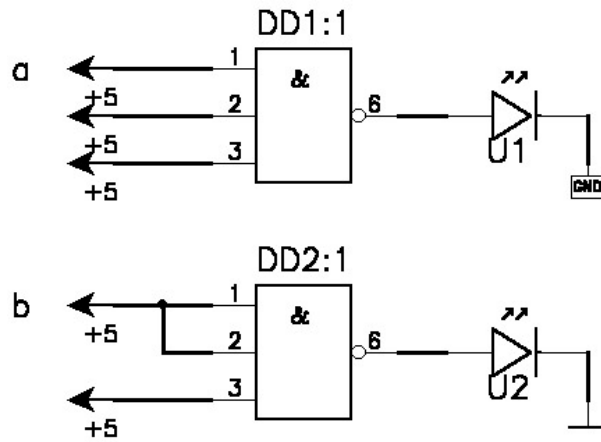
Задание

Построить в редакторе ACCEL Schematic приведенную на рисунке принципиальную схему устройства, воспользовавшись элементами библиотеки Slib.lib. Дополнить схему цепью питания цифровых элементов.

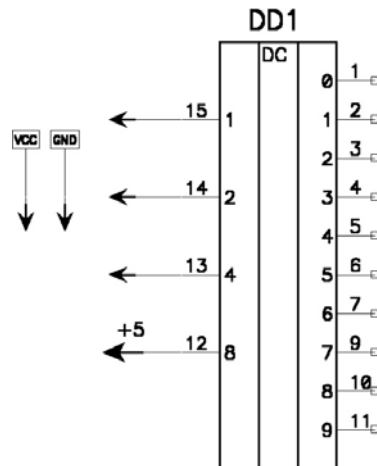


Вопросы к работе

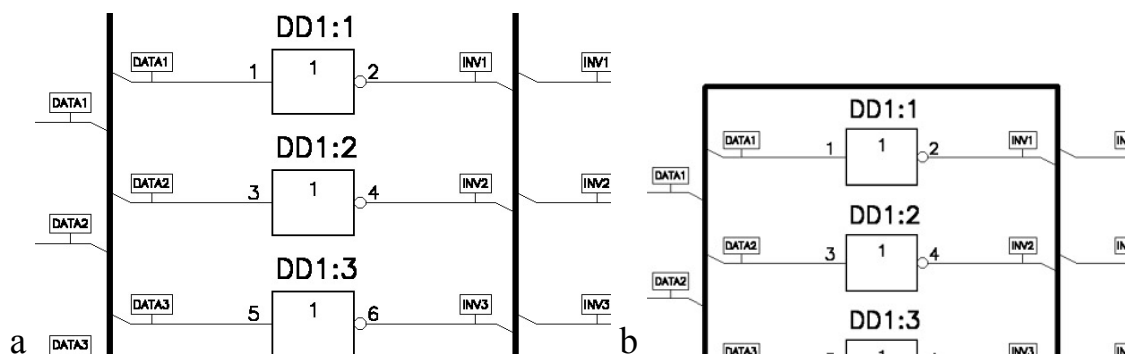
1. Эквивалентны ли схемы а и b?



2. Сколько электрических цепей включает данная схема?



3. Эквивалентны ли схемы а и b?



Лабораторная работа 4

Подготовка печатного монтажа проектируемого цифрового устройства в среде ACCEL PCB

Вариант 1

Задание

Произвести трассировку МПП, воспользовавшись списком соединений, содержащимся в файле **Lab4_Var1.net**.

Список закрепленных (fixed) компонентов:

- внешние выводы (компонент STRELKA);
- светодиоды (LED).

При трассировке получены характеристики (Отчет - Статистика, Report – Statistic):

1. "Components:27" (27 компонентов).
2. "Pads:"149" (149 контактных площадок).
3. "Vias:"4" (4 переходных отверстия).
4. "Nets:"41" (41 цепь), (данная характеристика как показатель качества трассировки не должна превышать указанной).

В качестве результатов трассировки привести экспортированные (копированием в буфер обмена) в графический формат слои Top, Bottom и Top Silk.

Вопросы к работе

1. При трассировке цепей используются различные алгоритмы:
 - **Daisy –Chain** – правило трассировки типа “ромашка” (звезда), при котором цепь имеет единственный вывод – источник и несколько выводов приемников, причем не разрешается Т-образная разводка (T-routing);
 - **Mid-driven daisy chain topology** – способ трассировки цепей, при котором источники (Source), соединенные в цепочку, находятся в центре цепи, а два приемника (Terminator) – на ее концах;
 - **Starburst** – метод трассировки цепей, использующий трассировку в виде звезды для каждого вывода (термин системы SPECTRA и т.д.).

Какие возможны различия в качестве результатов реализаций этих алгоритмов?

2. Каким образом указывается связь цепей питания и земли с соответствующими выводами радиодеталей в ACCEL Schematic?

3. Термин **Capacitor** в системе SPECTRA понимается как фильтрующий (блокировочный) конденсатор по цепям питания (decoupling capacitor). При размещении компонентов в автоматическом режиме система SPECTRA стремится расположить его максимально близко к выводам питания компонента. Почему это необходимо?

Вариант 2

Задание

Произвести трассировку МПП, воспользовавшись списком соединений, содержащимся в файле **Lab4_Var2.net**.

Список закрепленных (fixed) компонентов:

- внешние выводы (компонент STRELKA);
- светодиоды (LED).

При трассировке получены характеристики (Отчет - Статистика, Report – Statistic):

1. "Components:20" (20 компонентов).
2. "Pads:"141" (141 контактная площадка).
3. "Vias:"6" (6 переходных отверстий).
4. "Nets:"44" (44 цепи), (данная характеристика как показатель качества трассировки не должна превышать указанной).

В качестве результатов трассировки привести экспортированные (копированием в буфер обмена) в графический формат слои Top, Bottom и Top Silk.

Вопросы к работе

1. Какие специфические действия необходимо произвести в ACCEL PCB для подготовки платы к авторазмещению в пакете SPECTRA?

2. По каким характеристикам можно оценить качество технологичности изготовления МПП? Где задаются параметры трассировки для пакета SPECTRA (ширина проводников, направление трасс в слоях и т.д.)?

3. Технология FST поддерживает:

- контроль максимальной длины параллельных проводников, расположенных на одном и том же или смежных слоях;
- контроль задержек распространения сигналов;
- разводку дифференциальных проводников;
- сглаживание прямых углов дугами;
- введение экранирующих цепей.

С какой целью и для каких устройств разработана данная технология?

Вариант 3

Задание

Произвести трассировку МПП, воспользовавшись списком соединений, содержащимся в файле **Lab4_Var3.net**.

Список закрепленных (fixed) компонентов:

- внешние выводы (компонент STRELKA);
- светодиодные матрицы (TC23-11SRWA).

При трассировке получены характеристики (Отчет - Статистика, Report – Statistic):

1. "Components:17" (17 компонентов).
2. "Pads:"145" (145 контактных площадок).
3. "Vias:"15" (15 переходных отверстия).
4. "Nets:"44" (44 цепи), (данная характеристика как показатель качества трассировки не должна превышать указанной).

В качестве результатов трассировки привести экспортированные (копированием в буфер обмена) в графический формат слои Top, Bottom и Top Silk.

Вопросы к работе

1. Термин **Capacitor** в системе SPECTRA понимается как фильтрующий (блокировочный) конденсатор по цепям питания (decoupling capacitor). При размещении компонентов в автоматическом режиме система SPECTRA стремится расположить его максимально близко к выводам питания компонента. Почему это необходимо?

2. Каким образом указывается связь цепей питания и земли с соответствующими выводами радиодеталей в ACCEL Schematic?

3. В чем заключаются преимущества бессеточных (Shape-Based) алгоритмов трассировки, реализованных в пакете SPECTRA? В каких случаях они позволяют существенно снизить затраты памяти?

Вариант 4

Задание

Произвести трассировку МПП, воспользовавшись списком соединений, содержащимся в файле **Lab4_Var4.net**.

Список закрепленных (fixed) компонентов:

- внешние выводы (компонент STRELKA);
- кнопка (BUTTON).

При трассировке получены характеристики (Отчет - Статистика, Report – Statistic):

1. "Components:52" (52 компонента).
2. "Pads:"181" (181 контактная площадка).
3. "Vias:"12" (12 переходных отверстий).

4. "Nets:"55" (55 цепей), (данная характеристика как показатель качества трассировки не должна превышать указанной).

В качестве результатов трассировки привести экспортированные (копированием в буфер обмена) в графический формат слои Top, Bottom и Top Silk.

Вопросы к работе

1. В чем заключаются преимущества бессеточных (Shape-Based) алгоритмов трассировки, реализованных в пакете SPECTRA? В каких случаях они позволяют существенно снизить затраты памяти?

2. Какую информацию, кроме конфигурации контактных площадок, существенную для программы трассировки, включает посадочная площадка элемента?

3. За счет чего может снижаться плотность монтажа при применении алгоритмов трассировки, основанных на использовании сеток?

Вариант 5

Задание

Произвести трассировку МПП, воспользовавшись списком соединений, содержащимся в файле **Lab4_Var5.net**.

Список закрепленных (fixed) компонентов:

- внешние выводы (компонент STRELKA).

При трассировке получены характеристики (Отчет - Статистика, Report – Statistic):

1. "Components:20" (20 компонентов).
2. "Pads:"122" (122 контактные площадки).
3. "Vias:"15" (15 переходных отверстий).
4. "Nets:"39" (39 цепей), (данная характеристика как показатель качества трассировки не должна превышать указанной).

В качестве результатов трассировки привести экспортированные (копированием в буфер обмена) в графический формат слои Top, Bottom и Top Silk.

Вопросы к работе

1. По каким характеристикам можно оценить качество технологичности изготовления МПП? Где задаются параметры трассировки для пакета SPECTRA (ширина проводников, направление трасс в слоях и т.д.)?

2. Технология FST поддерживает:

- контроль максимальной длины параллельных проводников, расположенных на одном и том же или смежных слоях;

- контроль задержек распространения сигналов;
- разводку дифференциальных проводников;
- сглаживание прямых углов дугами;
- введение экранирующих цепей.

С какой целью и для каких устройств разработана данная технология?

3. При трассировке цепей используются различные алгоритмы:

- **Daisy -Chain** – правило трассировки типа “ромашка” (звезда), при котором цепь имеет единственный вывод – источник и несколько выводов приемников, причем не разрешается Т-образная разводка (T-routing);
- **Mid-driven daisy chain topology** – способ трассировки цепей, при котором источники (Source), соединенные в цепочку, находятся в центре цепи, а два приемника (Terminator) – на ее концах;
- **Starburst** метод трассировки цепей, использующий трассировку в виде звезды для каждого вывода (термин системы SPECTRA и т.д.).

Какие возможны различия в качестве результатов реализаций этих алгоритмов?

Вариант 6

Задание

Произвести трассировку МПП, воспользовавшись списком соединений, содержащимся в файле **Lab4_Var6.net**.

Список закрепленных (fixed) компонентов:

- внешние выводы (компонент STRELKA);
- светодиоды (LED).

При трассировке получены характеристики (Отчет - Статистика, Report – Statistic):

1. "Components:27" (27 компонентов).
2. "Pads:"149" (149 контактных площадок).
3. "Vias:"4" (4 переходных отверстия).
4. "Nets:"41" (41 цепь), (данная характеристика как показатель качества трассировки не должна превышать указанной).

В качестве результатов трассировки привести экспортированные (копированием в буфер обмена) в графический формат слои Top, Bottom и Top Silk.

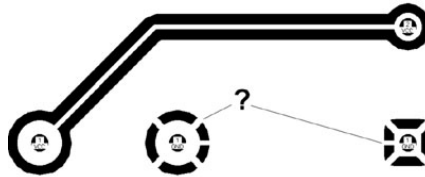
Вопросы к работе

1. Технология FST поддерживает:
 - контроль максимальной длины параллельных проводников, расположенных на одном и том же или смежных слоях;

- контроль задержек распространения сигналов;
- разводку дифференциальных проводников;
- сглаживание прямых углов дугами;
- введение экранирующих цепей.

С какой целью и для каких устройств разработана данная технология?

2. Почему при заливке платы медной полосой (Copper Pour) некоторые контактные площадки оказались соединены с ней перемычками (см. рис.)?



3. Термин **Capacitor** в системе SPECTRA понимается как фильтрующий (блокировочный) конденсатор по цепям питания (decoupling capacitor). При размещении компонентов в автоматическом режиме система SPECTRA стремится расположить его максимально близко к выводам питания компонента. Почему это необходимо?

Библиографический список

1. Савельев А.Я., Овчинников В.А. Конструирование ЭВМ и систем. М.: Высшая школа, 1989.
2. Стешенко В.Б. ACCEL EDA технология проектирования печатных плат. М.: Инфра-М, 2000.
3. Алексеев О.В. Автоматизация проектирования радиоэлектронных средств. М.: Высшая школа, 2001.
4. Савельев М.В. Конструкторско-техническое обеспечение производства ЭВМ. М.: Высшая школа, 2001.
5. Автоматизированное проектирование конструкций радиоэлектронной аппаратуры / К.К. Морозов, В.Г. Одинокоев и др. М.: Радио и связь, 1983.
6. Резевич В.Д. Система проектирования печатных плат P-CAD 2000. М.: Салон -Р, 2000.
7. Пикуль М.И. Конструирование и технология производства ЭВМ. М.: Высшая школа, 1996.

**Овчинников Владимир Анатольевич
Васильев Алексей Николаевич
Лебедев Владимир Владимирович**

Проектирование печатных плат

Учебное пособие
Издание первое

Редактор И.В. Шункова
Корректор Е.В. Маняшина
Технический редактор Г.В. Комарова

Подписано в печать 30.11.05

Формат 60x84/16

Физ. печ. л. 7,25

Тираж 150 экз.

Усл. печ. л. 6,74

Заказ № 199

Бумага писчая

Уч. – изд. л. 6,3

Цена 70 руб. 00 коп.

Издательство ТГТУ
170026, г. Тверь, наб. Афанасия Никитина, 22