

### PRÁCTICA 4 " DETECTOR DE SECUENCIA"

# Código VHDL

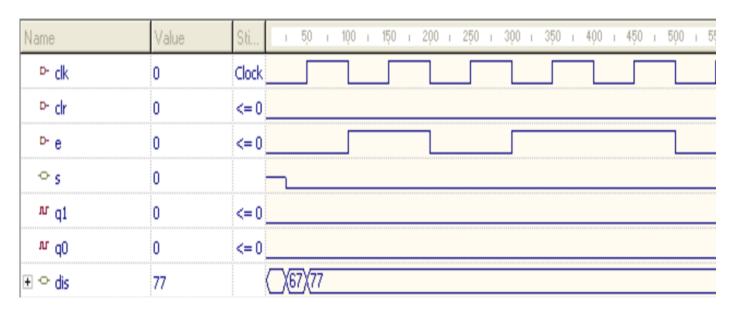
```
1 library ieee;
 2 use ieee.std logic 1164.all;
 4 entity mealy is
 5 port(clk,clr,e: in std logic;
        s: inout std logic;
 7
        dis: out std logic vector(6 downto 0));
 8
        attribute pin numbers of mealy: entity is
 9
10
         "e:11 dis(6):21 dis(5):20 dis(4):19 dis(3):18 "
         "dis(2):17 dis(1):16 dis(0):15 ";
11 €
12
13 end mealy;
14
15 architecture macmealy of mealy is
16 signal q0,q1,d0,d1: std logic;
17 begin
18
       process(clk,clr)
19
       begin
20
            if (clr = '1') then
21
            q0<= '0';
            q1<= '0';
22
23
            elsif (rising_edge(clk)) then
24
            q0 <= d0;
25
           q1 <= d1;
26
           end if:
27
       end process;
28 -- Estructura de la maquina de mealy
29
       d1 <= (q1 and (not q0))or (((not q1) and q0) and e);</pre>
30
       d0 \ll ((q1 \text{ and } (not q0))) \text{ and } (not e)) \text{ or } (((not q1)))
31
               and (not q0)) and e);
32
       s \ll ((q1 \text{ and } q0) \text{ and } e);
33 -- Convertidor de codigo
34
       process(s, dis)
35
      begin
36
      case s is
37
       when '0' => dis <= "1110111";
38
       when '1' => dis <= "1001111";
39
       when others => dis <= "00000000";
40
       end case:
41
       end process;
42 end macmealy;
```

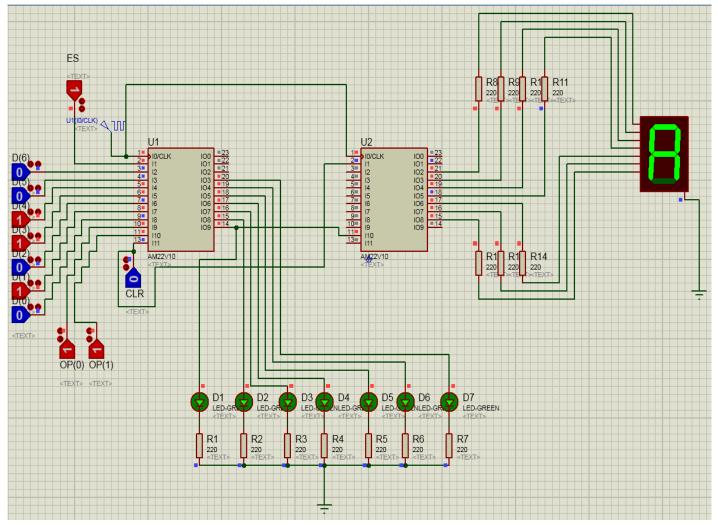




## Simulación en Active HDL-Sim y en Proteus

- 0011010

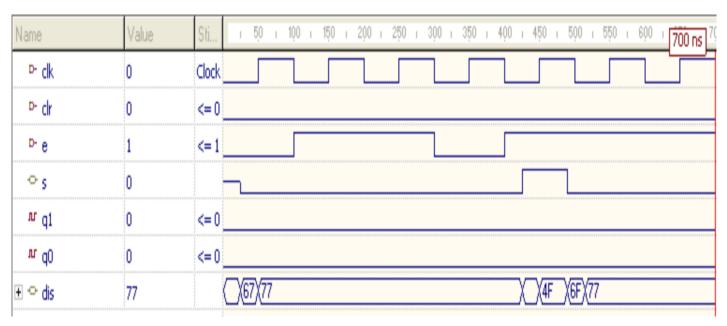


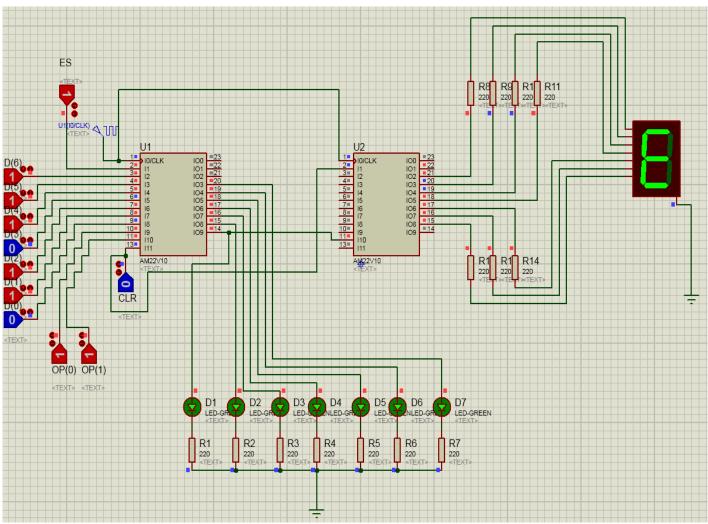






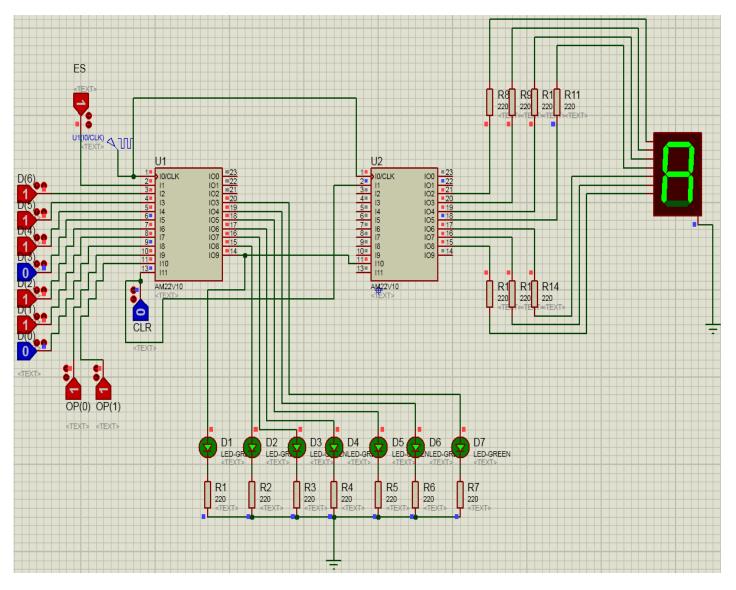
### - 1**1101**10



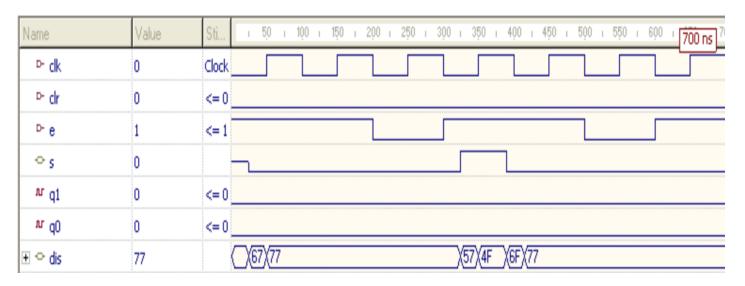






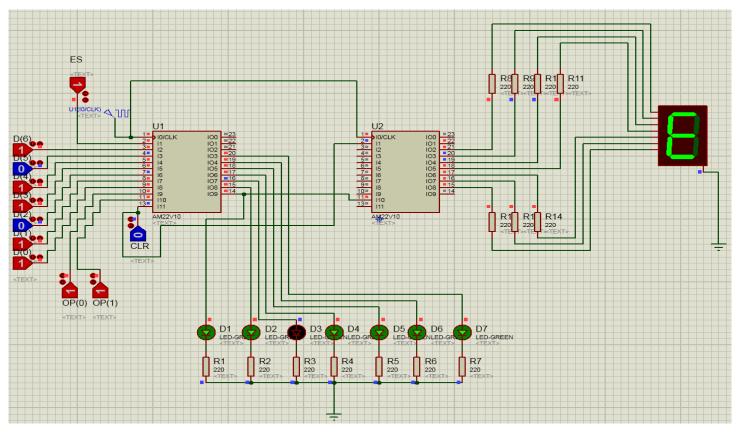


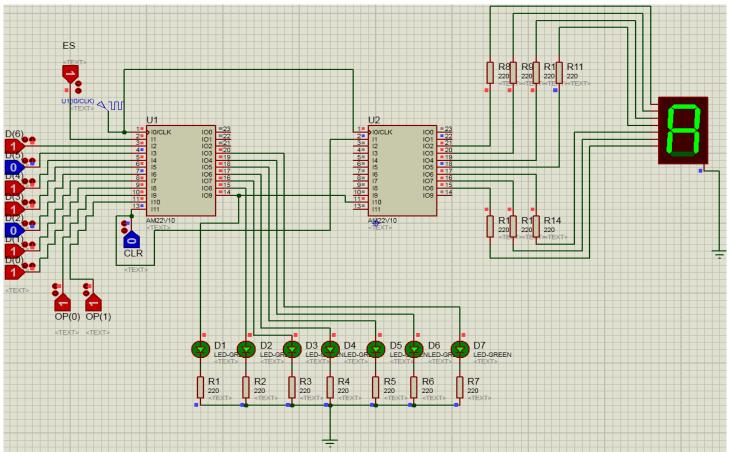
### - 10**1101**1















#### **CUESTIONARIO**

- ¿Cuántos dispositivos PLD 22V10 son necesarios para el desarrollo de esta práctica?
   R= 2 dispositivos PLD 22V10
- 2) ¿Cuántos dispositivos de la serie 74xx (TTL) ó 40xx (CMOS) hubieras necesitado para el desarrollo de esta práctica?

R=4 flip flops 4013, 4 multiplexores 74ls139, 1 555, 1 decodificador 7447, 1 7404, 2 7408, 1 7432.

- 3) ¿Cuántos pines de entrada salida de entrada/ salida de los PLD 22V10 se usan en el diseño? R=3 pines de entrada y 7 pines de salida.
- 4) ¿Cuántos términos producto ocupan las ecuaciones para cada señal de salida y qué porcentaje se usa en total de los PLD 22V10?
   R=12 términos producto y se utiliza un 59 % del PLD.
- 5) ¿Cuántos FF's se ocupan en el PLD para implementar la máquina Mealy del detector de secuencia?

R= 2 Flip Flops

- 6) ¿Cuántas terminales de salida se usan en el PLD2?
  R= 7 terminales de salida y se forman dos nodos en salidas que corresponden a q1 y a q0.
- 7) ¿Por qué se habilita el módulo de 3 displays multiplexados, a pesar de no declarar las señales AN en el programa?

R= porque están en paralelo.

- 8) ¿Qué puedes concluir de esta práctica?
  - R= En conclusión está práctica nos ayudó a ver el funcionamiento de una máquina de Mealy y por primera vez ver como se comunican dos PLD's con un programa diferente de forma individual y sin crear librería o paquete alguno, también se aplicó la teoría en el diseño de las ecuaciones para la máquina de Mealy.