



INSTITUTO POLITÉCNICO NACIONAL
ESCUELA SUPERIOR DE CÓMPUTO
ACADEMIA DE SISTEMAS DIGITALES



DISEÑO DE SISTEMAS DIGITALES

Práctica de Laboratorio No. 5

“Contadores”

Profesores:

VICTOR HUGO GARCIA ORTEGA
JULIO CESAR SOSA SAVEDRA

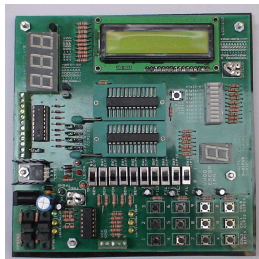
OBJETIVO: Realizar un programa que implemente el funcionamiento de un Contador ascendente con señal de control *enable* usando su ecuación genérica y un contador genérico usando los operadores del lenguaje de descripción de hardware (HDL) en un PLD 22V10.

MATERIAL Y EQUIPO:

Mesa de instrumentación del laboratorio de sistemas digitales

1 PLD 22v10

Además de lo anterior, se puede optar por alguna de estas dos opciones:

1 Fuente de 5V 1 Generador de funciones 1 Interruptor de presión 1 DIP switch de 10 11 Resistencias de 1KΩ 8 Resistencias de 330Ω 8 LEDS 1 Protoboard Pinzas y cable para alambrar	1 TEDDi (Tarjeta Educativa para Diseño Digital). <div data-bbox="924 636 1182 893" data-label="Image">  </div>
--	--

INTRODUCCIÓN TEÓRICA

Un contador es un registro que pasa por una secuencia determinada de estados cuando se aplican pulsos de reloj. Los contadores se dividen en 2 categorías:

- Contadores síncronos. En un contador síncrono las entradas de reloj de todos los flip-flops reciben un reloj común.
- Contadores asíncronos o de rizo. En un contador de rizo, la transición de salida de los flip-flops sirve como señal de reloj de otros flip-flops.

La secuencia de estados en los contadores podría seguir la sucesión numérica binaria o cualquier otro orden. Un contador que sigue la sucesión numérica binaria se llama “contador binario secuencial”. Un contador de este tipo de “n” bits consiste de “n” flip-flops y puede contar en binario desde 0 hasta 2^{n-1} .

Un contador que no sigue la sucesión numérica binaria se llama “contador binario no secuencial o de secuencia arbitraria”.

Los contadores pueden tener varias señales de control dependiendo de las operaciones que realiza. Las más comunes son:

- Señal de carga (L - load). Cuando esta activa, esta señal permite la carga del dato colocado en el bus de datos de entrada del contador en el bus de salida Q.
- Señal de habilitación (E - Enable). Cuando esta activa, esta señal permite la operación del contador, en caso contrario el contador permanece sin cambio.



- Señal de dirección de conteo (UD – Up/Down). Cuando esta activa, esta señal permite el conteo ascendente del contador, en caso contrario el conteo es descendente.
- Señal de acarreo (C – Carry). Esta es una señal de salida. Se activa cuando el contador pasa del número mayor que se puede representar con los bits del contador, al menor en un conteo ascendente. También, cuando el contador pasa del número menor que se puede representar con los bits del contador al mayor en un conteo descendente. Por ejemplo en el caso de un contador de 3 bits, el acarreo se activa cuando el contador pasa del 7 al 0 o cuando pasa del 0 al 7.

PROCEDIMIENTO.

Antes de asistir al laboratorio:

1A. Aplicar la metodología para diseño de circuitos secuenciales y obtener las ecuaciones usando FF-D y FF-JK que permitan implementar el diseño de un contador ascendente con señal de control *enable*, tomando en cuenta el autómatas mostrado en la ilustración 1.

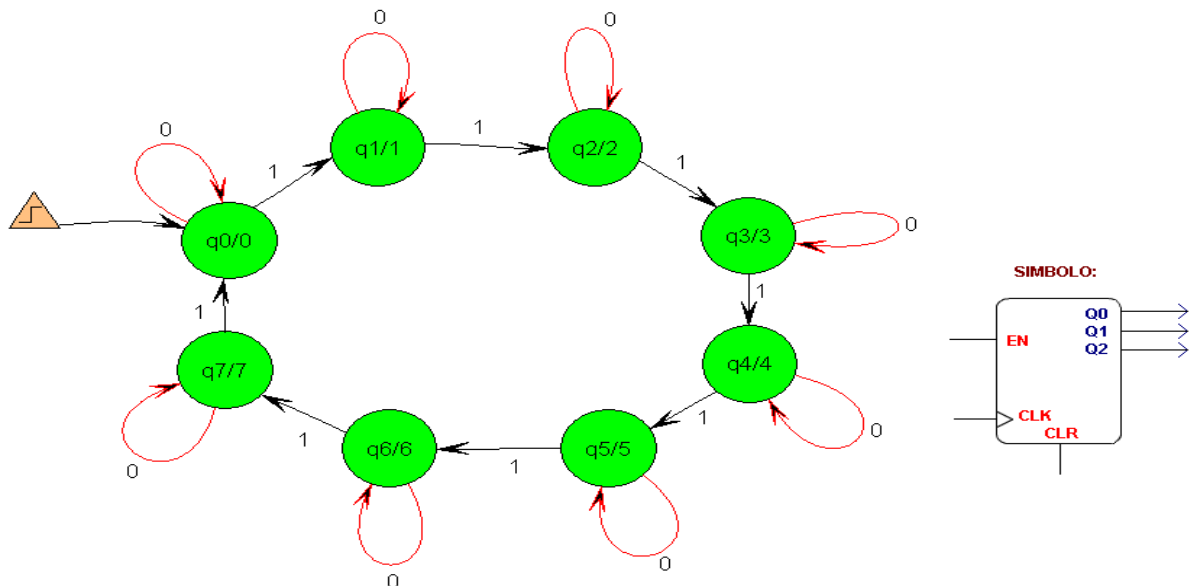


Ilustración 1 Autómata del contador.

Para implementar el contador deben considerarse las opciones mostradas en la tabla 1.

EN	OPERACIÓN
0	Retención
1	Conteo ascendente

Tabla 1 Funcionamiento del contador.

El alumno puede verificar que las ecuaciones usando el FF-D del autómatas de la ilustración 1 corresponden con las siguientes:

$$D_0 = Q_0 \oplus EN$$

$$D_1 = Q_1 \oplus (Q_0 EN)$$

$$D_2 = Q_2 \oplus (Q_0 Q_1 EN)$$

$$D_3 = Q_3 \oplus (Q_0 Q_1 Q_2 EN)$$

Estas ecuaciones tienen un patrón que existe en ellas, de tal forma que podemos generalizarlas para un contador de “n” bits. Obteniendo la expresión:

$$D_i = Q_i \oplus \prod_{j=0}^{i-1} Q_j EN = Q_i \oplus EN \prod_{j=0}^{i-1} Q_j$$

Donde:

$$i = 0, 1, \dots, n - 1$$

Programar la expresión de la ecuación anterior en HDL usando ciclos FOR y variables. El símbolo para el contador de “n” bits se muestra en la ilustración 2.

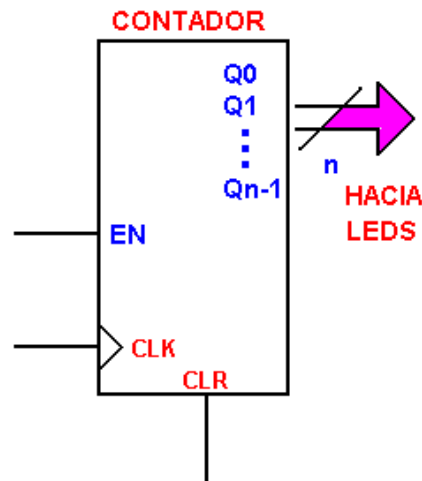


Ilustración 2 Símbolo del contador.

1B. Realizar un programa en HDL que permita implementar el diseño de un contador genérico como el que se muestra en la ilustración 3.

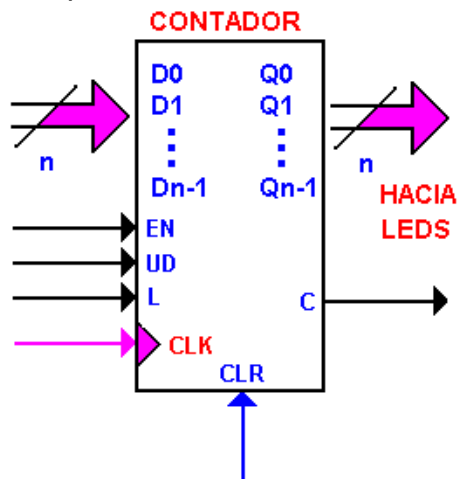


Ilustración 3 Símbolo del contador.

Para implementar el registro deben considerarse las operaciones mostradas en la tabla 1.

EN	L	UD	OPERACIÓN
0	X	X	RETENCIÓN
1	1	X	CARGA
1	0	1	CONTEO ASCENDENTE
1	0	0	CONTEO DESCENDENTE

Tabla 2 Funcionamiento del contador.

Para realizar las operaciones del conteo ascendente y descendente mostradas en la tabla 1 utilice los operadores + y – del lenguaje. Implemente un contador de 7 bits. Agregue las librerías necesarias para usar estos operadores.

2. Simular los diseños en el ambiente de desarrollo.

3. Una vez simulado el sistema construir el circuito mostrado en la ilustración 4 para probarlo en el laboratorio. **En caso de usar la TEDDi este paso no es necesario.**

En el laboratorio:

1. Programar el PLD 22V10 usando el programador disponible del laboratorio.
2. Colocar la frecuencia de la señal de reloj a 1 HZ. En caso de usar TEDDi ajustar la frecuencia con el potenciómetro “FREC”. En caso de haber armado el circuito en protoboard, usar el generador de funciones.
3. Verificar el correcto funcionamiento de los contadores usando las tablas 1 y 2.

CUESTIONARIO

1. ¿Cuántos dispositivos PLD 22V10 son necesarios para el desarrollo de esta práctica?
2. ¿Cuántos dispositivos de la serie 74xx (TTL) ó 40xx (CMOS) hubieras necesitado para el desarrollo de esta práctica?
3. ¿Cuántos pines de entrada/salida del PLD 22V10 se usan en el diseño?
4. ¿Cuántos términos producto ocupan las ecuaciones para cada señal de salida y que porcentaje se usa en total del PLD 22V10?
5. ¿Por qué se tienen que usar variables para implementar la ecuación genérica del contador con señal de control *enable*?
6. ¿Qué nivel de diseño se implementó al usar los operadores + y – en el contador?
7. ¿Cuáles son las señales que funcionan de manera síncrona y cuales de manera asíncrona?
8. ¿Qué puedes concluir de esta práctica?

REFERENCIAS

[1] John E. Hopcroft, Jeffrey D. Ullman. “Introducción a la teoría de autómatas, lenguajes y computación”, CECSA, 1997.

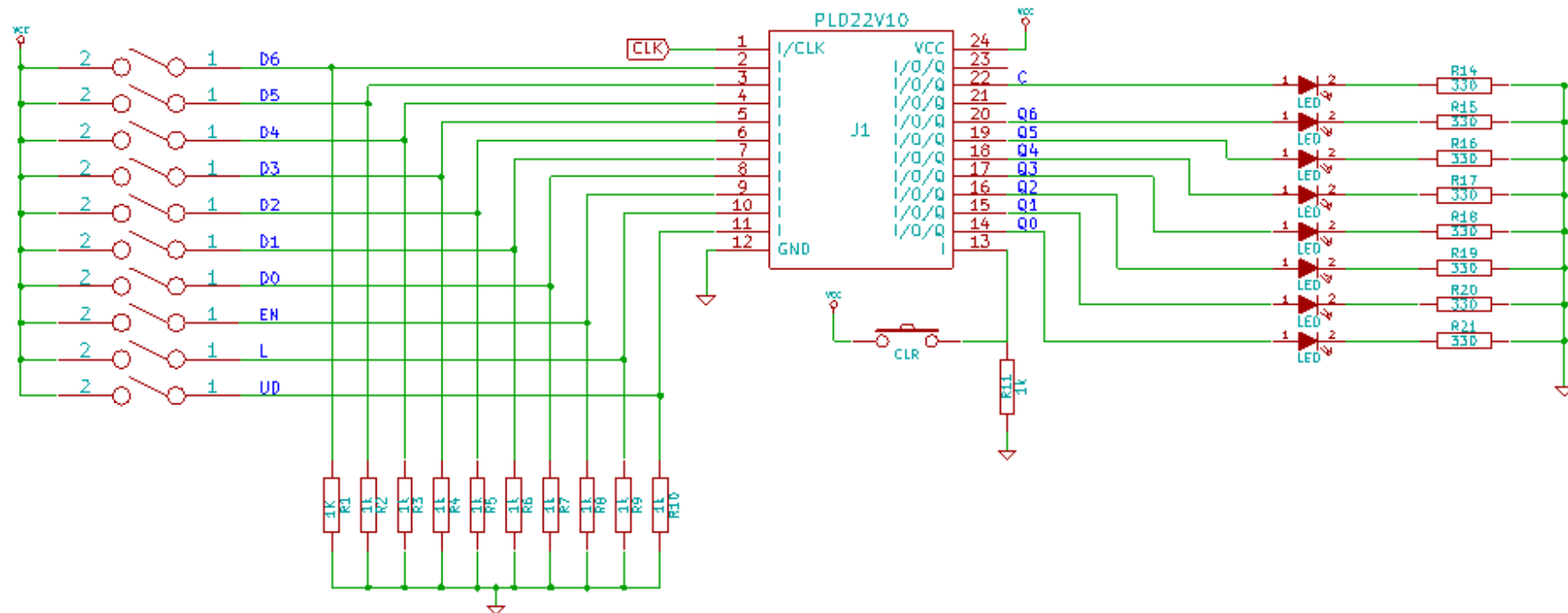


Ilustración 4 Diagrama esquemático.