

1	VPB	RESB	4	VSS	CA16	14	VCC	14	VCC	28	VCC	28
2	RDY	Φ2 <sub>int</sub>	39	PA0	CA28	14	WE	14	WE	27	WE	27
3	Φ1	SOB	38	PA1	R50	14	A17	14	A17	26	A17	26
4	IRQB	Φ2	37	PA2	RS1	14	A13	14	A13	26	A13	26
5	MLB	BE	36	PA3	RS2	14	A8	14	A8	25	A8	25
6	NMIB	NC	35	PA4	RS3	14	A9	14	A9	24	A9	24
7	SYNC	RWB	34	PA5	RESB	14	A11	14	A11	23	A11	23
8	VDD	D0	33	PA6	D0	14	OEN	14	OEN	22	OEN	22
9	A0	D1	32	PA7	D1	14	A10	14	A10	21	A10	21
10	A1	D2	31	PB0	D2	14	CE	14	CE	20	CE	20
11	A2	D3	30	PB1	D3	14	D7	14	D7	19	D7	19
12	A3	D4	29	PB2	D4	14	D0	14	D0	18	D0	18
13	A4	D5	28	PB3	D5	14	D1	14	D1	17	D1	17
14	A5	D6	27	PB4	D6	14	D2	14	D2	16	D2	16
15	A6	D7	26	PB5	D7	14	GND	14	GND	15	GND	15
16	A7	A15	25	PB6	Φ2	14	VSS	14	VSS	15	VSS	15
17	A8	A14	24	PB7	CS7	14	MAND	14	MAND	8	MAND	8
18	A9	A13	23	CB1	CS2B	14	D3	14	D3	9	D3	9
19	A10	A12	22	CB2	RWB	14	D4	14	D4	8	D4	8
20	A11	VSS	21	VDD	IRQB	14	D5	14	D5	7	D5	7

SRAM

EEPROM

VIA

MPU