

Разраб.

Н. контр.

Изм. инв. №

Взаим. инв. №

Подпи. дата

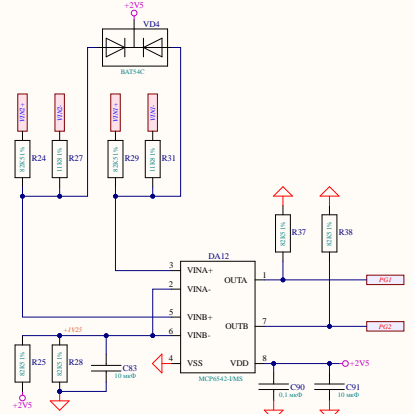
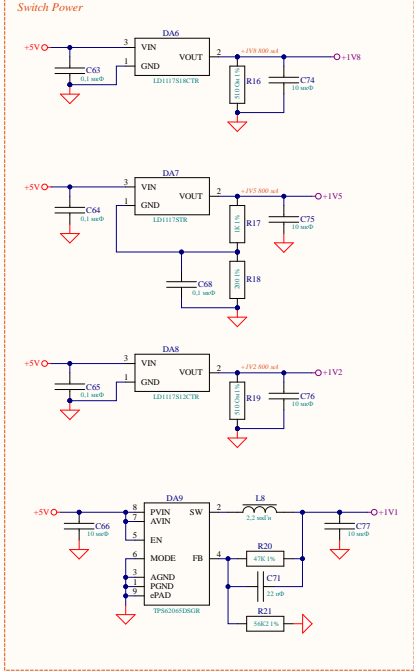
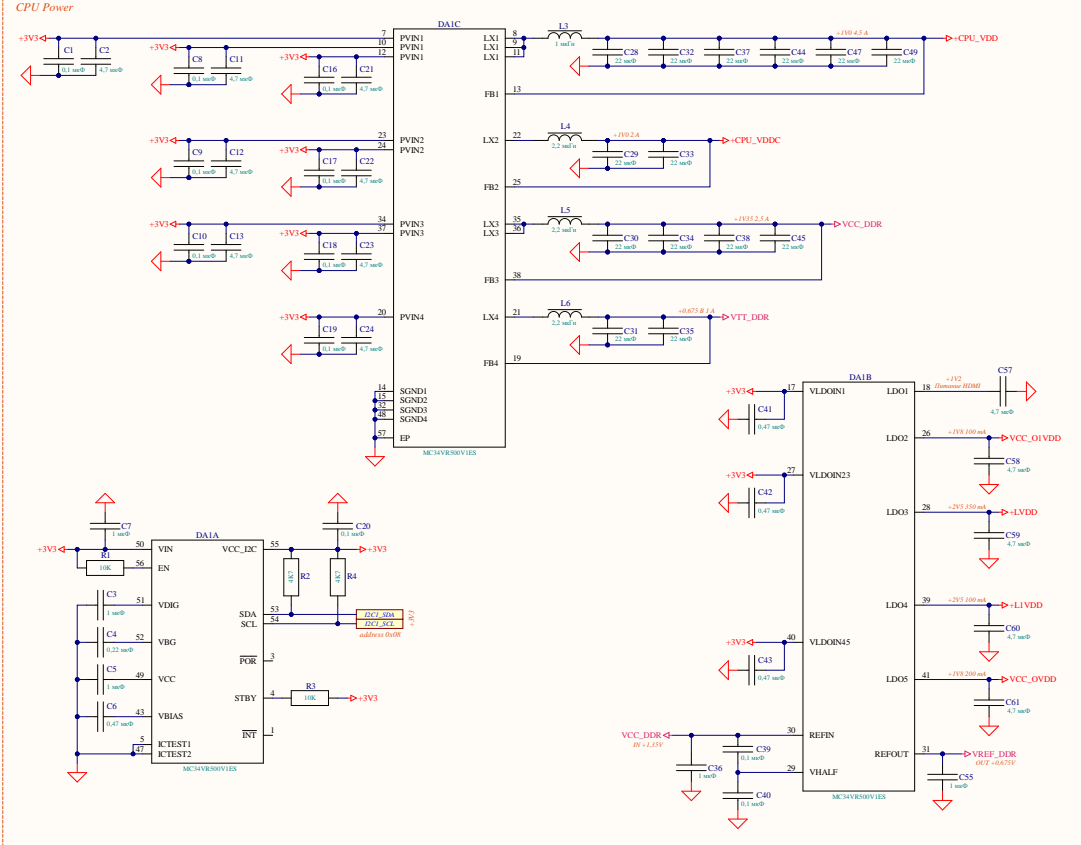
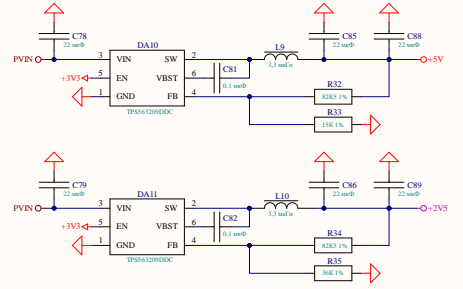
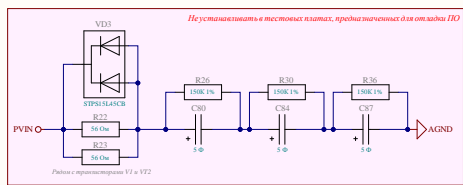
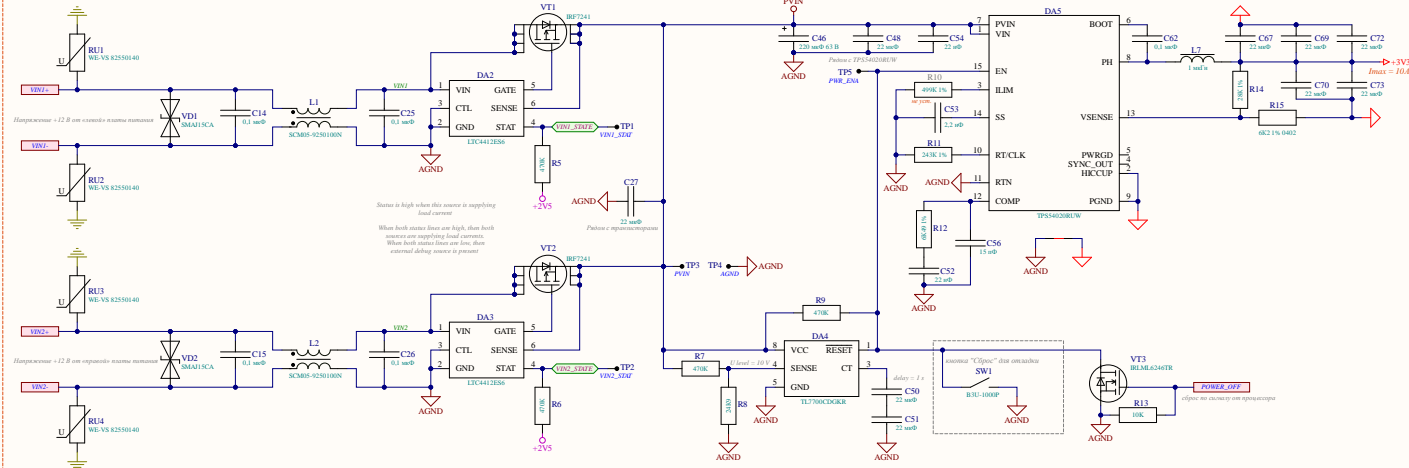
Изм. инв. №

Подпи. дата

Справ. №

Прав. Примен.

### Входное дублированное питание



Изм. Лист	№ докум.	Подп.	Дата	Лит.	Масса.	Масштаб
Разраб.	Семьяннов					б/м
Пров.						
Т.Контр.						
Н.Контр.						
Утв.						

Схема электрическая принципиальная

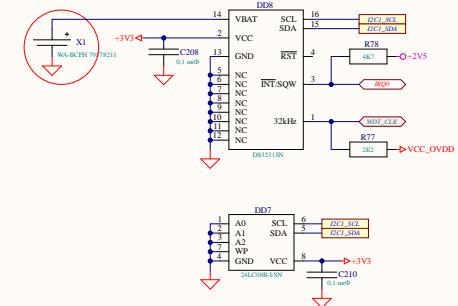
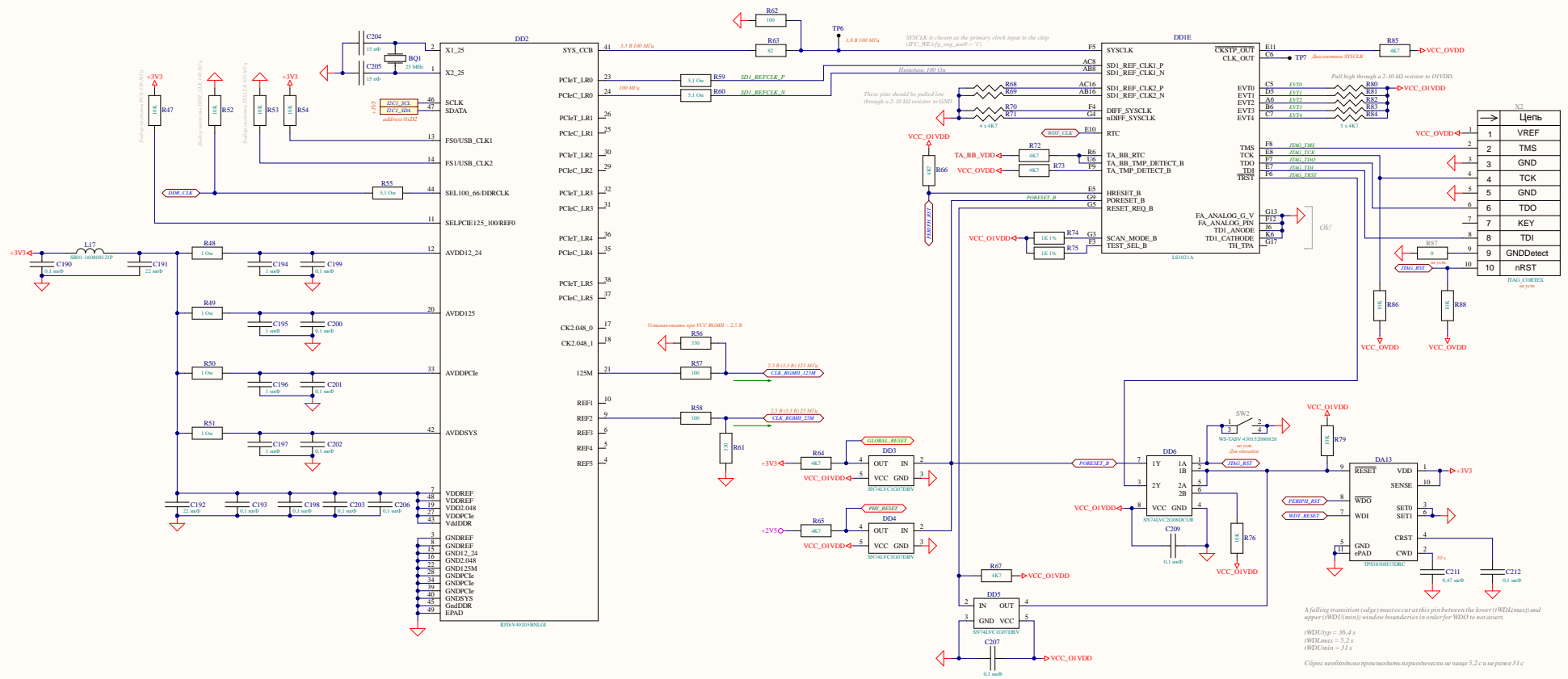
Лист 1Листов 15

Копировал:Формат А2

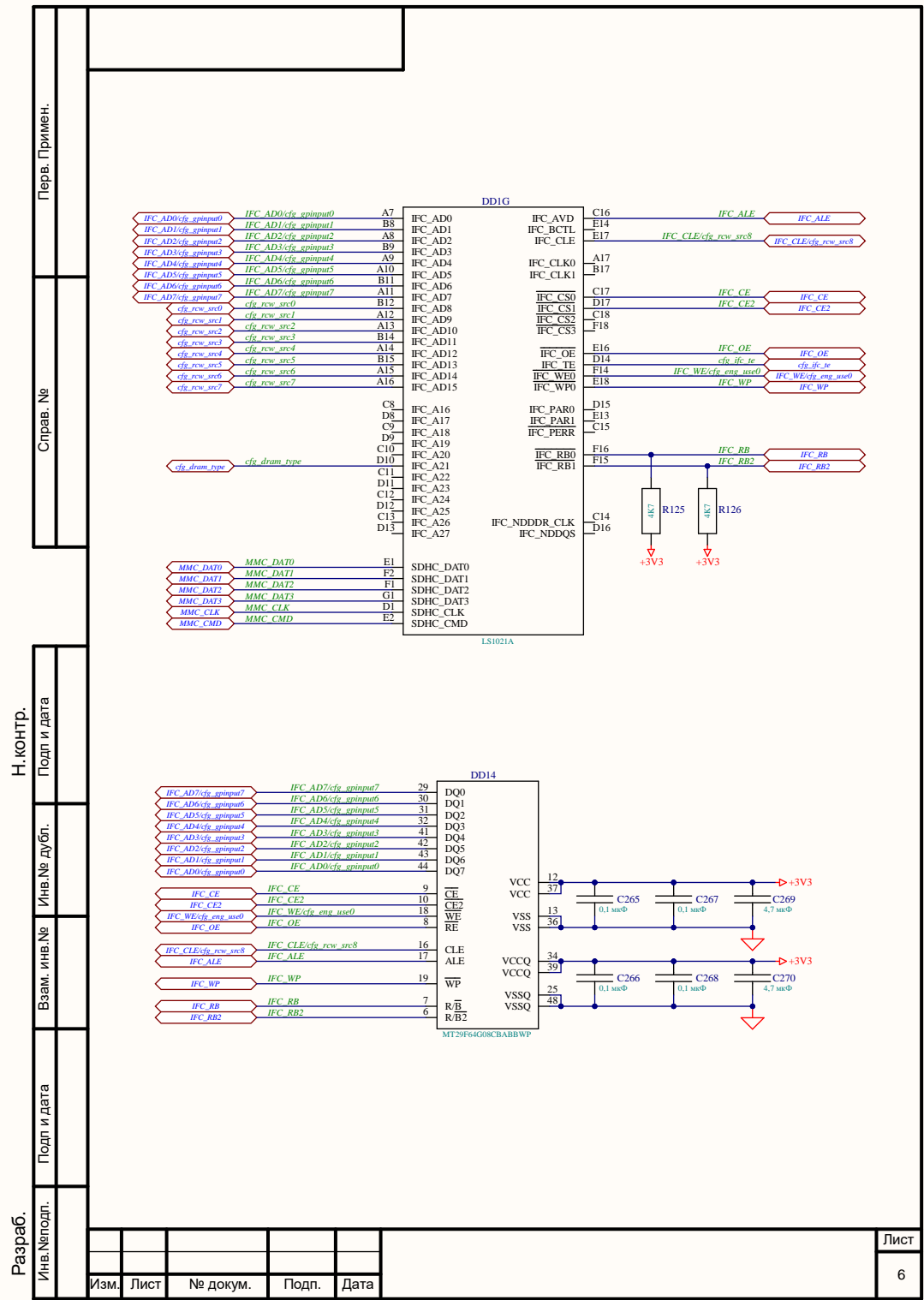




1. **SYSCLK:**
  - Core PLL
  - Platform PLL
  - USB PHY
2. **DDRCLK:**
  - DDR PLL
3. **SDI\_REF\_CLK:**
  - SerDes PLL1
  - SerDes PLL2







DD14

DQ0

DQ1

DQ2

DQ3

DQ4

DQ5

DQ6

DQ7

CE

CE2

WE

RE

CLE

ALE

WP

R\_B

R\_B2

VCC

VCC

VSS

VSS

VCCQ

VCCQ

VSSQ

VSSQ

C265

C267

C269

C266

C268

C270

+3V3

+3V3

IFC\_AD7/cfg\_gpioinut7

IFC\_AD6/cfg\_gpioinut6

IFC\_AD5/cfg\_gpioinut5

IFC\_AD4/cfg\_gpioinut4

IFC\_AD3/cfg\_gpioinut3

IFC\_AD2/cfg\_gpioinut2

IFC\_AD1/cfg\_gpioinut1

IFC\_AD0/cfg\_gpioinut0

IFC\_CE

IFC\_CE2

IFC\_WE/cfg\_eng\_use0

IFC\_OE

IFC\_CLE/cfg\_rcw\_src8

IFC\_ALE

IFC\_WP

IFC\_RB

IFC\_RB2

29

30

31

32

41

42

43

44

9

10

18

8

16

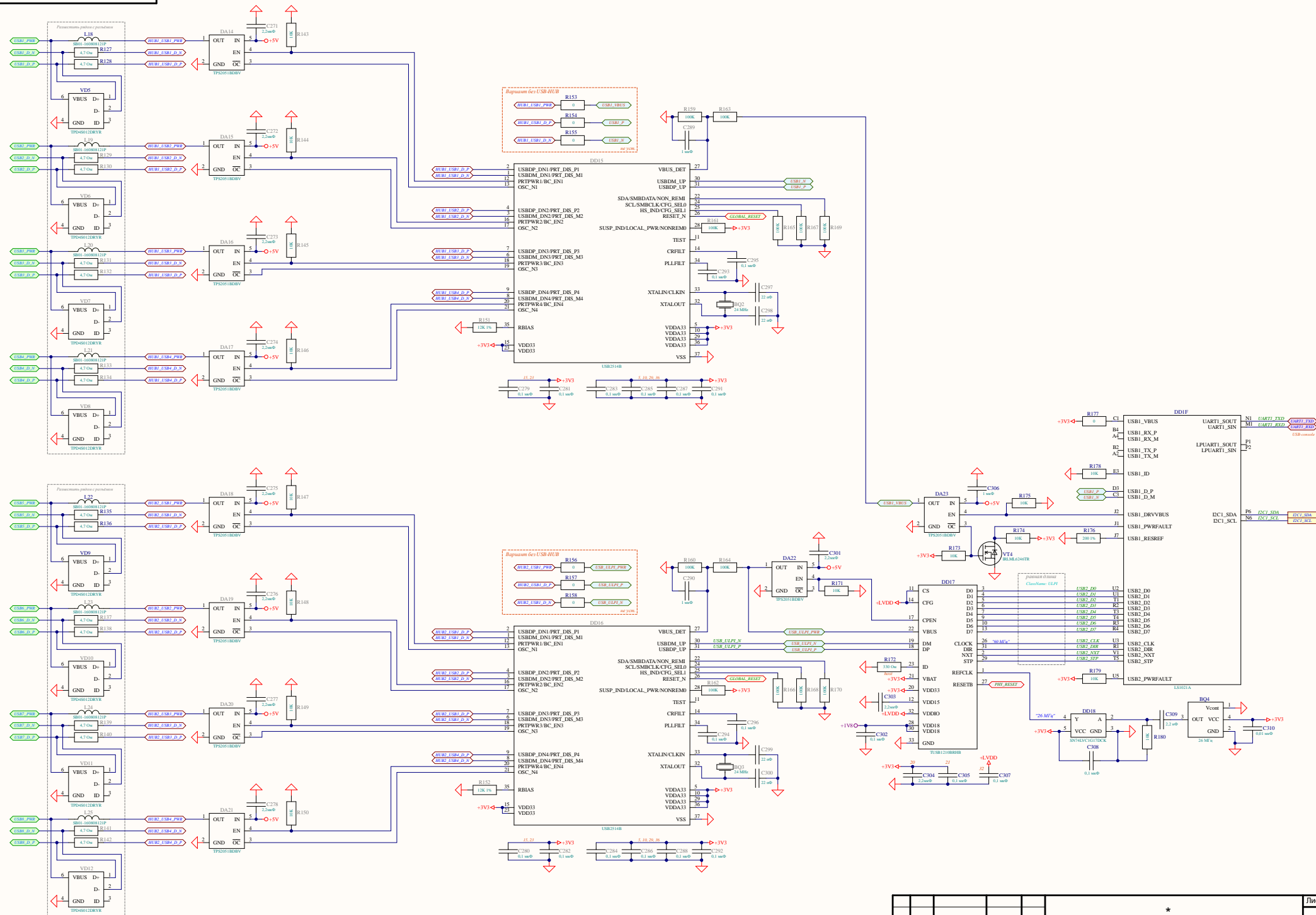
17

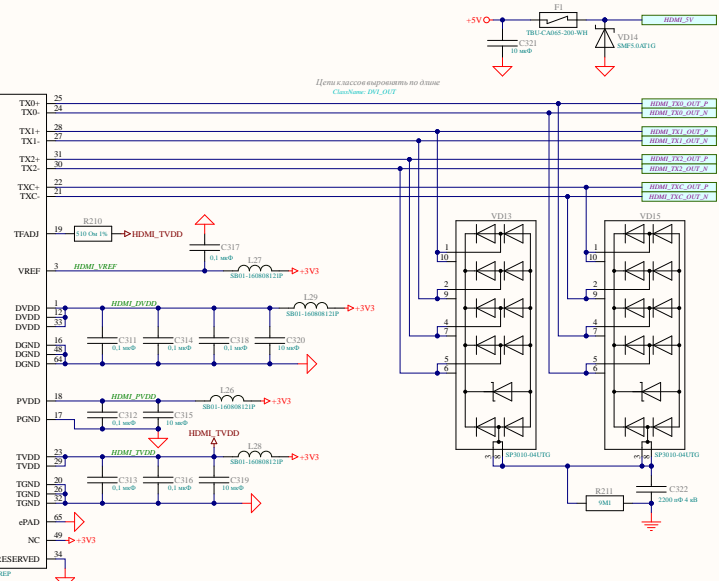
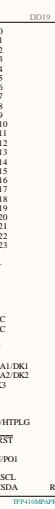
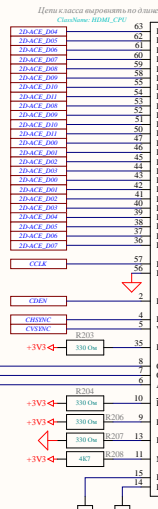
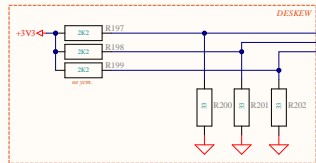
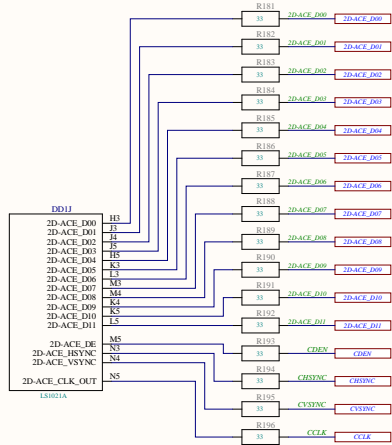
19

7

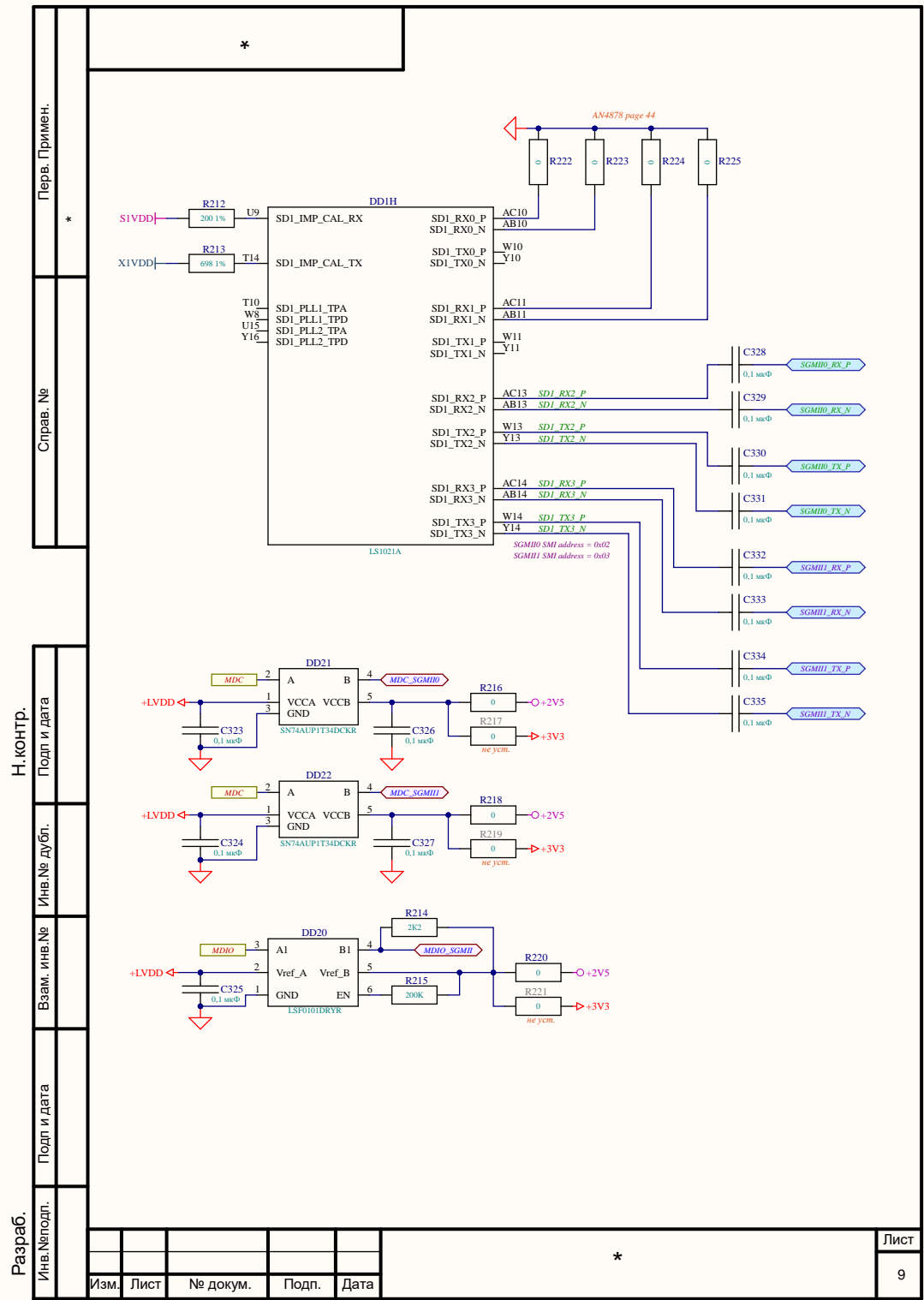
6

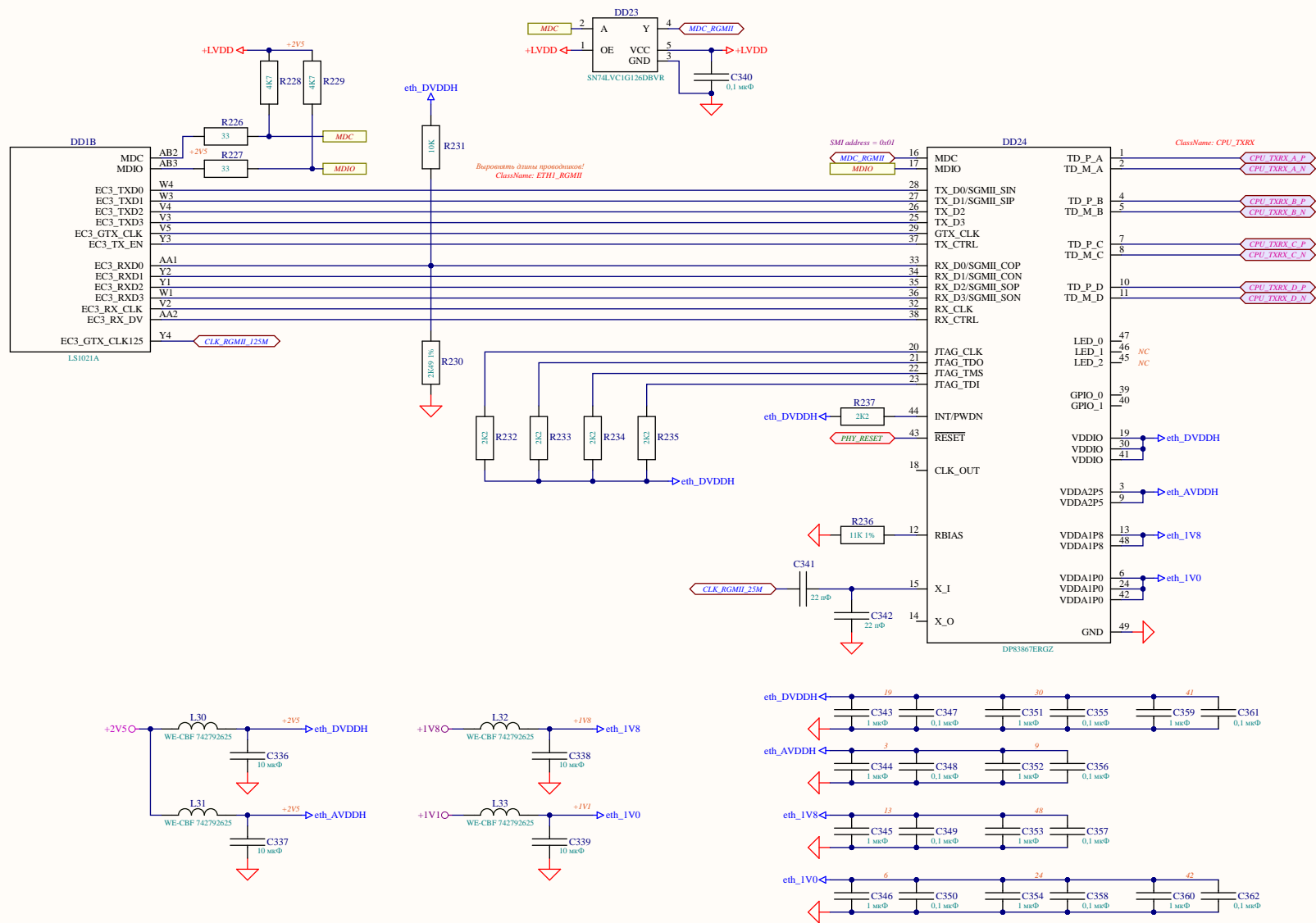
MT29F64G08CBABWBP

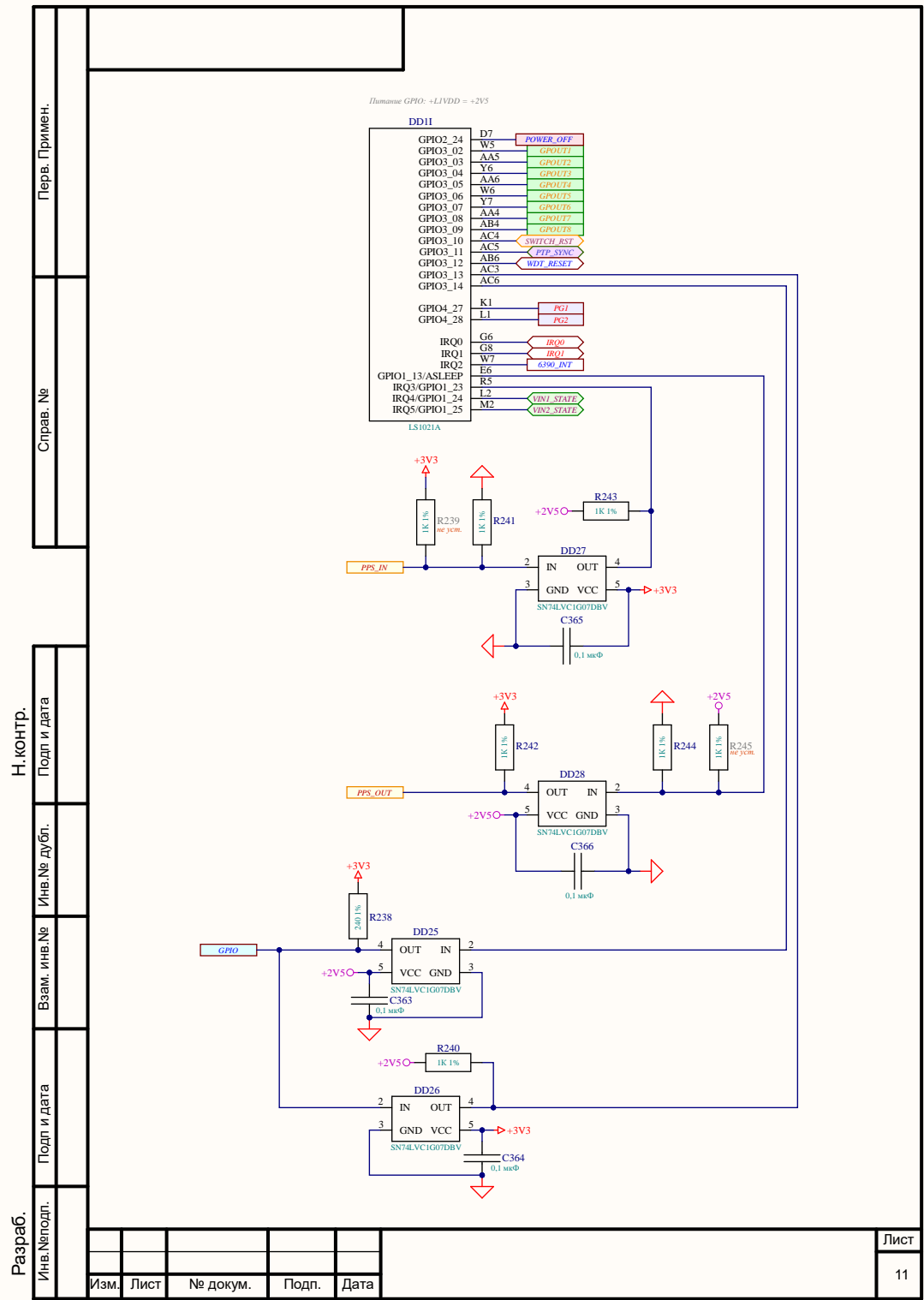


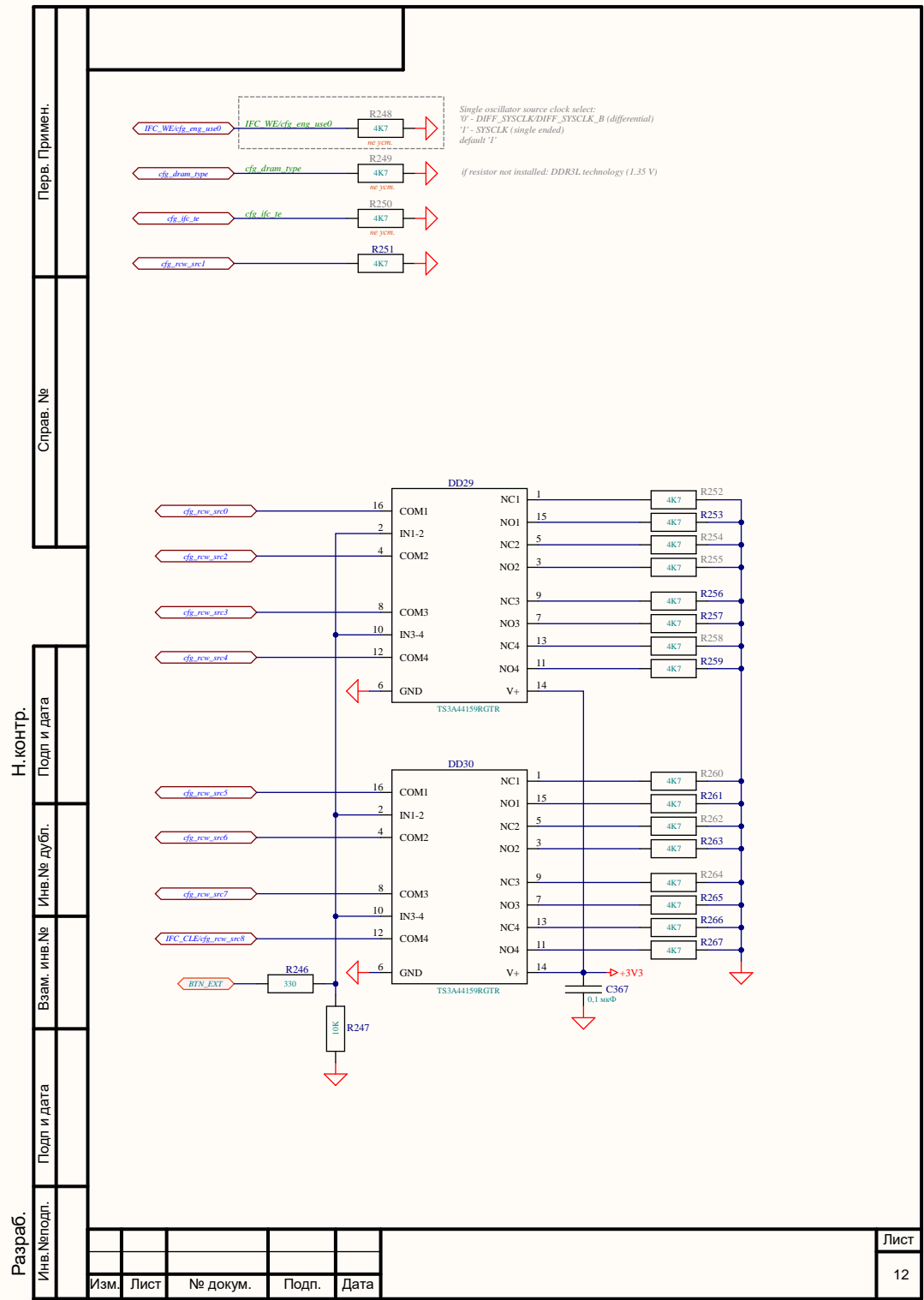












Лист

12

Копировал:

Формат A4

