
ВЕЖБЕ ИЗ ОСНОВА РАЧУНАРСКЕ ТЕХНИКЕ 1

Верзија 2013 1.0

САДРЖАЈ

Садржај	2
Операционе и управљачке јединице	3
Задатак 1.	3
Задатак 2.	4
Задатак 3.	8
Задатак 4.	9
Задатак 5.	11
Задатак 6.	12
Задатак 7.	14
Задатак 8.	15

ОПЕРАЦИОНЕ И УПРАВЉАЧКЕ ЈЕДИНИЦЕ

Задатак 1.

На слици је приказан део операционе јединице процесора. У регистрима R1, R2 и R3 се налазе ненегативни цели бројеви.

а) Нацртати дијаграм тока фазе извршења наредбе ADDINC која израчунава израз:

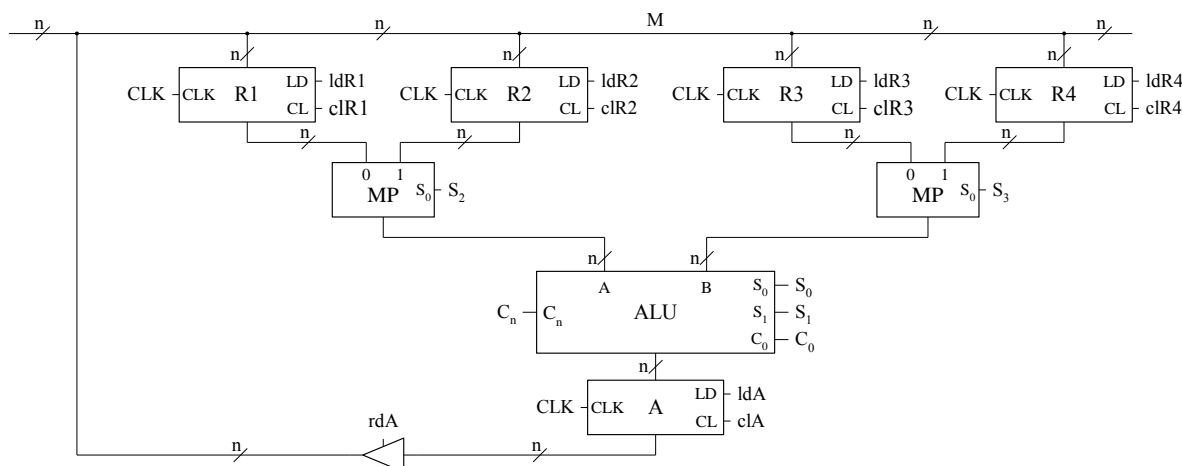
$$R4 = R1 + R2 + R3 + 1.$$

Садржај регистара R1, R2, и R3 мора остати неизмењен, а резултат се смешта у регистар R4. Претпоставити да резултат може да стане у регистар R4.

б) Нацртати дијаграм тока управљачких сигнала ове наредбе.

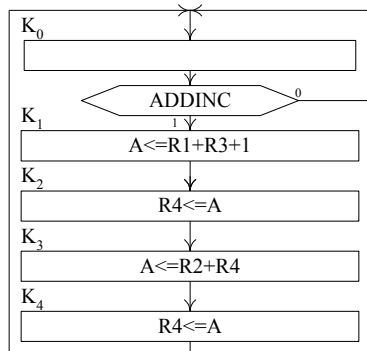
в) Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).

S ₀	S ₁	F ₀
0	0	A - C ₀
0	1	A+B+C ₀
1	0	B + C ₀
1	1	A - B

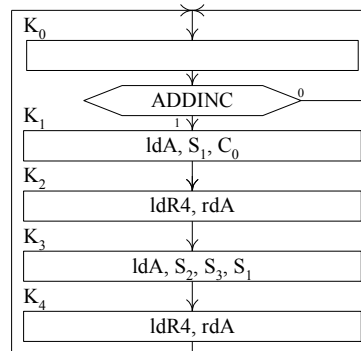


Решење:

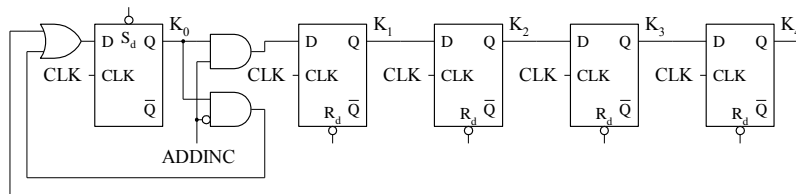
а)



б)



в)



Задатак 2.

На слици је приказан део операционе јединице процесора.

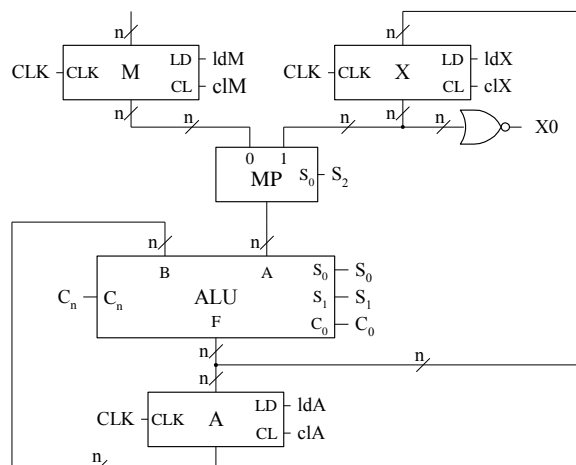
а) Нацртати дијаграм тока фазе извршења наредбе MULINT X, M која врши множење ненегативних целих бројева смештених у регистрима X и M, а резултат се смешта у регистар X. Претпоставити да резултат може да стане у регистар X.

б) Нацртати дијаграм тока управљачких сигнала ове наредбе.

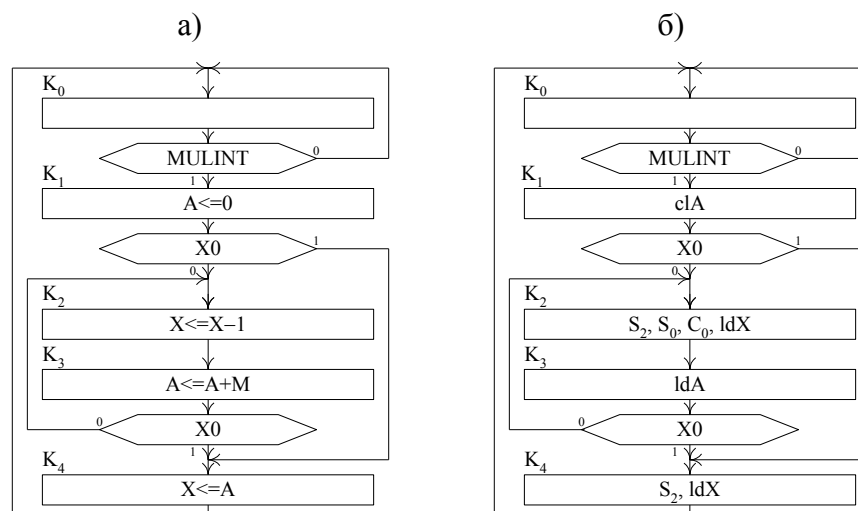
в) Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).

г) Нацртати структурну шему управљачке јединице реализовану као стандардна секвенцијална прекидачка мрежа коришћењем D флип-флопова.

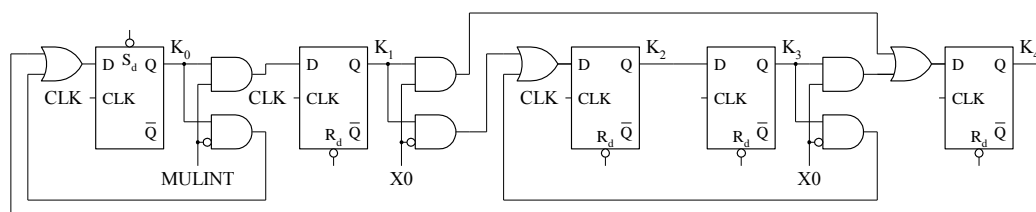
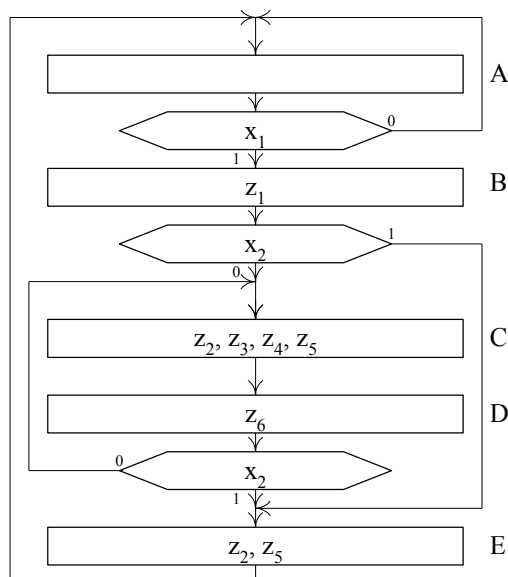
S_0	S_1	F_0
0	0	$A + B$
0	1	$A + C_0$
1	0	$A - C_0$
1	1	$A - B$



Решение:



в)

г) Сигнали логичких услова $MULINT=x_1$ и $X_0=x_2$ Управљачки сигнали $clA=z_1$, $S_2=z_2$, $S_0=z_3$, $C_0=z_4$, $ldX=z_5$ и $ldA=z_6$.

Граф стања редукованих димензија

S	Z	S(t+1)	X
A	/	A	\bar{x}_1
		B	x_1
B	z_1	C	\bar{x}_2
		E	x_2
C	z_2, z_3, z_4, z_5	D	1
D	z_6	C	\bar{x}_2
		E	x_2
E	z_2, z_5	A	1

Таблица стања и прелаза/излаза редукованих димензија

A=000, B=001, C=101, D=100 и E=110

F=111, G=011 и H=010.

$Q_2 Q_1$	Q_0			
	00	01	11	10
0	A	H	E	D
1	B	G	F	C

Кодирање стања помоћу Карноове карте

Q	Z	Q(t+1)	X	D ₂	D ₁	D ₀
A(000)	/	A(000)	\bar{x}_1	0	0	0
		B(001)	x_1	0	0	1
B(001)	z_1	C(101)	\bar{x}_2	1	0	1
		E(110)	x_2	1	1	0
C(101)	z_2, z_3, z_4, z_5	D(100)	1	1	0	0
D(100)	z_6	C(101)	\bar{x}_2	1	0	1
		E(110)	x_2	1	1	0
E(110)	z_2, z_5	A(000)	1	0	0	0
F(111)	/	b(bbb)	b	b	b	b
G(011)	/	b(bbb)	b	b	b	b
H(010)	/	b(bbb)	b	b	b	b

Таблица стања, прелаза/излаза и функција побуде флип-флопова редукованих димензија

Из таблице стања се добијају следећи изрази за сигнале побуда флип-флопова:

$$D_2 = B + C + D$$

$$D_1 = B \cdot x_2 + D \cdot x_2$$

$$D_0 = A \cdot x_1 + B \cdot \bar{x}_2 + D \cdot \bar{x}_2$$

Из таблице стања се добијају следећи изрази:

$$z_1 = B$$

$$z_2 = C + E$$

$$z_3 = C$$

$$z_4 = C$$

$$z_5 = C + E$$

$$z_6 = D$$

С обзиром на то да су уведене следеће краће ознаке за управљачке сигнале $clA=z_1$, $S_2=z_2$, $S_0=z_3$, $C_0=z_4$, $ldX=z_5$ и $ldA=z_6$, коначно се за управљачке сигнале операционе јединице добијају изрази:

$$clA = B$$

$$S_2 = C + E$$

$$S_0 = C$$

$$C_0 = C$$

$$ldX = C + E$$

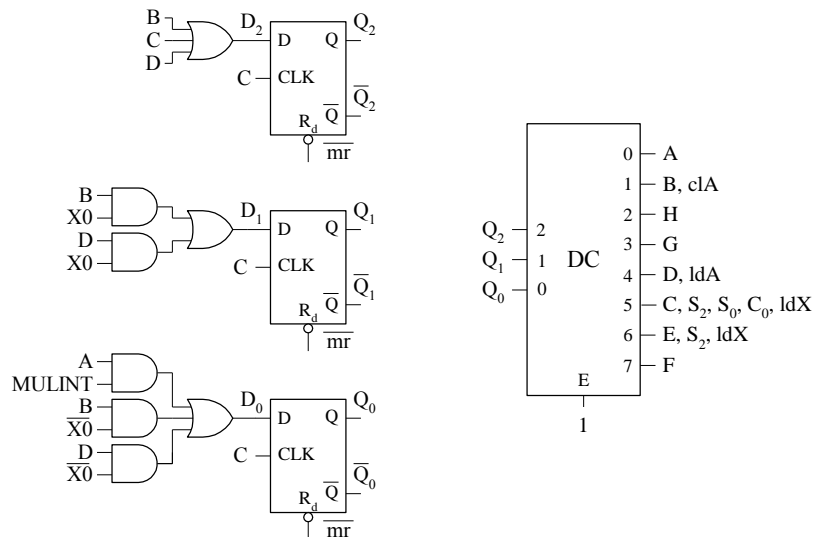
$$ldA = D.$$

Такође се, с обзиром на то да су уведене следеће краће ознаке за сигнале логичких услова $MULINT=x_1$ и $X0=x_2$, коначно добијају следећи изрази за сигнале побуда флип-флопова:

$$D_2 = B + C + D$$

$$D_1 = B \cdot X0 + D \cdot X0$$

$$D_0 = A \cdot MULINT + B \cdot \bar{X0} + D \cdot \bar{X0}$$



Структурна шема управљачке јединице

Дискусија:

Q	Z	Q(t+1)	X	S ₂	R ₂	S ₁	R ₁	S ₀	R ₀
A(000)	/	A(000)	\bar{x}_1	0	b	0	b	0	b
		B(001)	x_1	0	b	0	b	1	0
B(001)	z ₁	C(101)	\bar{x}_2	1	0	0	b	b	0
		E(110)	x_2	1	0	1	0	0	1
C(101)	z ₂ , z ₃ , z ₄ , z ₅	D(100)	1	b	0	0	b	0	1
D(100)	z ₆	C(101)	\bar{x}_2	b	0	0	b	1	0
		E(110)	x_2	b	0	1	0	0	b
E(110)	z ₂ , z ₅	A(000)	1	0	1	0	1	0	b
F(111)	/	b(bbb)	b	b	b	b	b	b	b
G(011)	/	b(bbb)	b	b	b	b	b	b	b
H(010)	/	b(bbb)	b	b	b	b	b	b	b

Таблица стања, прелаза/излаза и функција побуде флип-флопова редукованих димензија за RS флип-флоп

$$S_2 = B, R_2 = E,$$

$$S_1 = B \cdot x_2 + D \cdot x_2, R_1 = E,$$

$$S_0 = A \cdot x_1 + D \cdot \bar{x}_2 \text{ и } R_0 = B \cdot x_2 + C.$$

Из таблице се за сигнале z_1 до z_6 , а тиме и за сигнале clA до ldA , добијају исти изрази као и у решењу задатка.

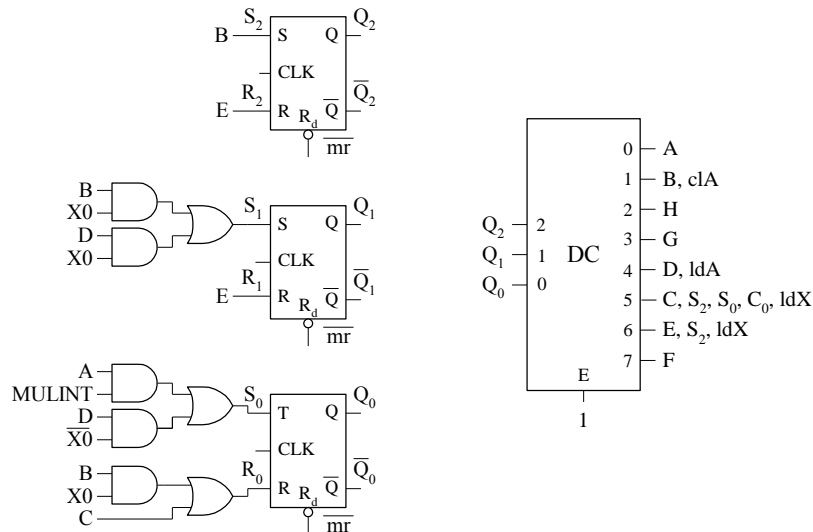
С обзиром на то да су уведене следеће краће ознаке за сигнале логичких услова $MULINT = x_1$ и $X0 = x_2$, коначно се добијају следећи изрази за сигнале побуда флип-флопова:

$$S_2 = B, R_2 = E,$$

$$S_1 = B \cdot X0 + D \cdot X0, R_1 = E,$$

$$S_0 = A \cdot MULINT + D \cdot \bar{X0} \text{ и } R_0 = B \cdot X0 + C.$$

На основу израза са сигнале побуда флип-флопова долази се до структурне шеме управљачке јединице.



Структурна шема управљачке јединице

Задатак 3.

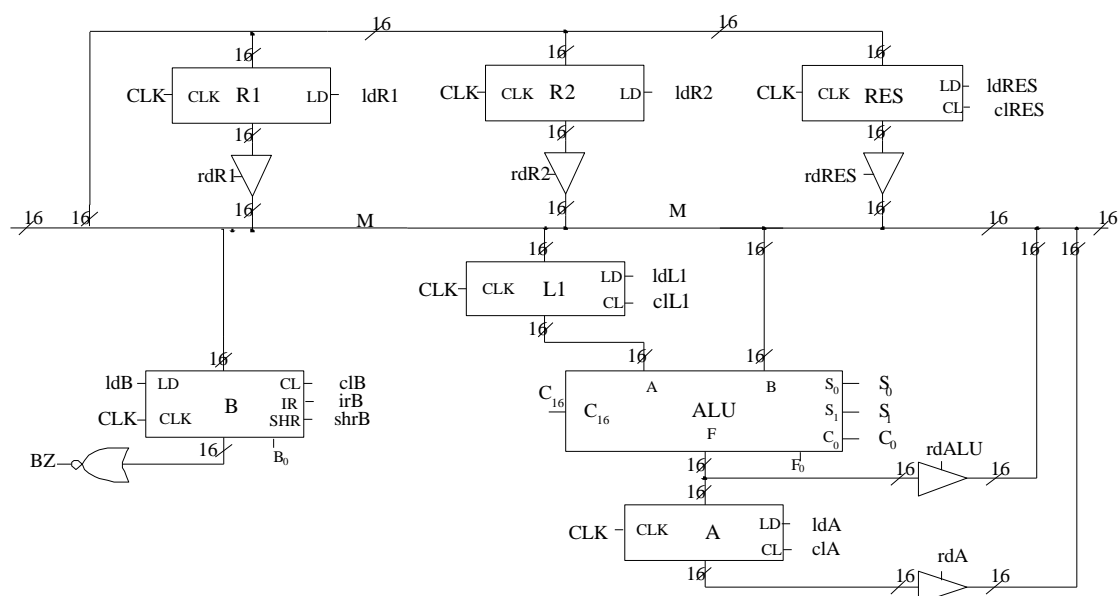
На слици је приказан део операционе јединице процесора.

а) Нацртати дијаграм тока фазе извршења наредбе MUL која множи садржај регистра R1 са садржајем регистра R2 и резултат смешта у регистар RES ($RES = R1 * R2$). Предпоставља се да резултат може да стане у RES. Садржај регистара R1 и R2 треба да остане непромењен. Наредба треба да се извршава у што мањем броју циклуса.

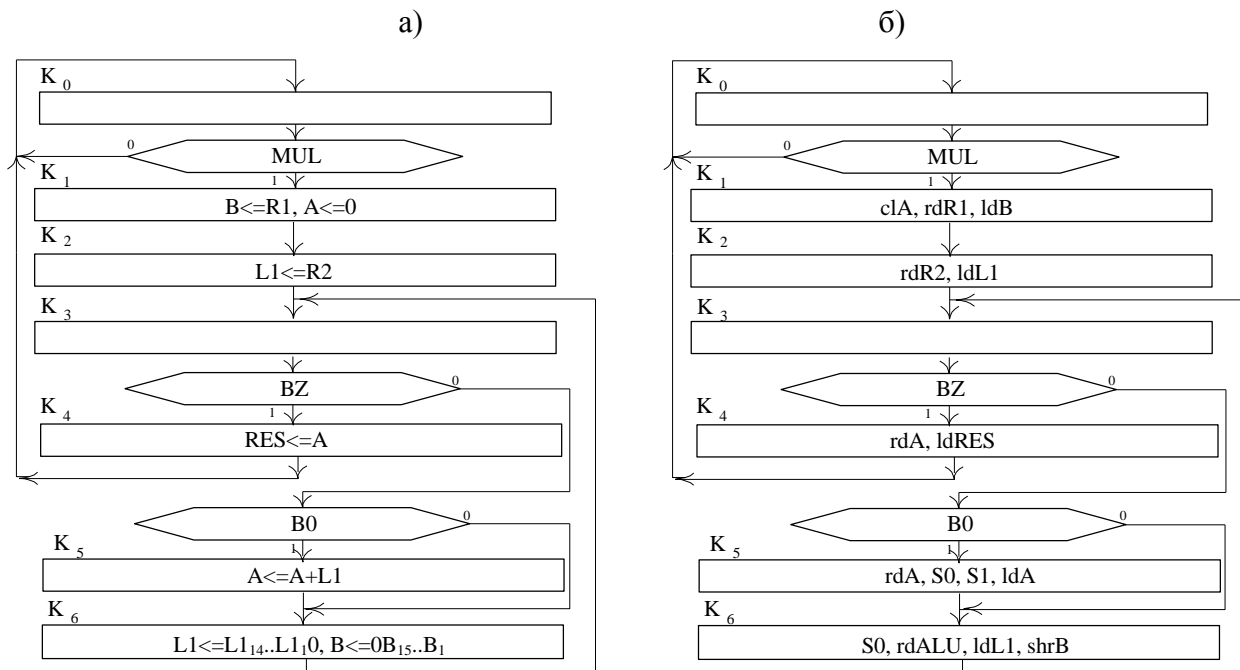
б) Нацртати дијаграм тока управљачких сигнала ове наредбе.

в) Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).

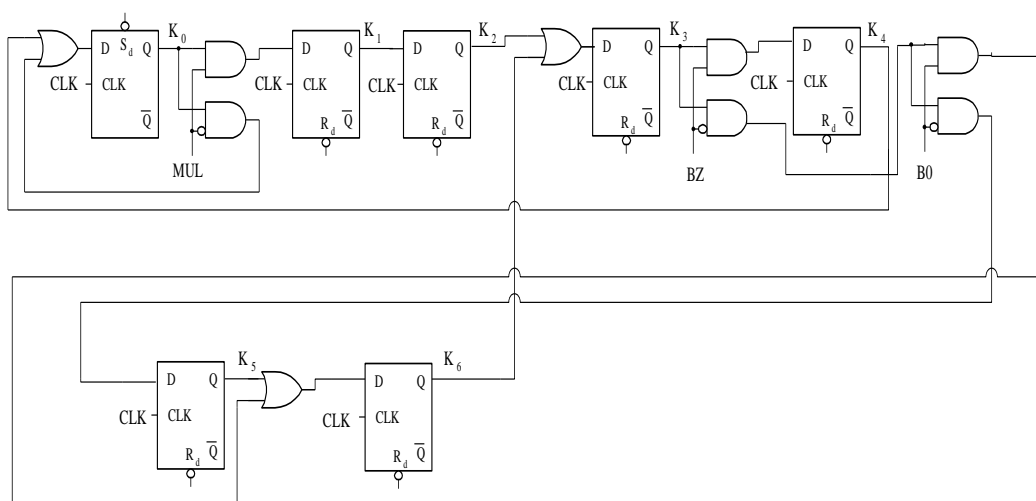
S ₀	S ₁	F
0	0	A + C0
0	1	B + C0
1	0	A _{14..A₀} C0
1	1	A + B



Решение:



в)



Задатак 4.

На слици је приказан део операционе јединице процесора. У регистрима R1, R2 и R3 се налазе ненегативни цели бројеви.

а) Нацртати дијаграм тока фазе извршења наредбе MULADD која израчунава израз:

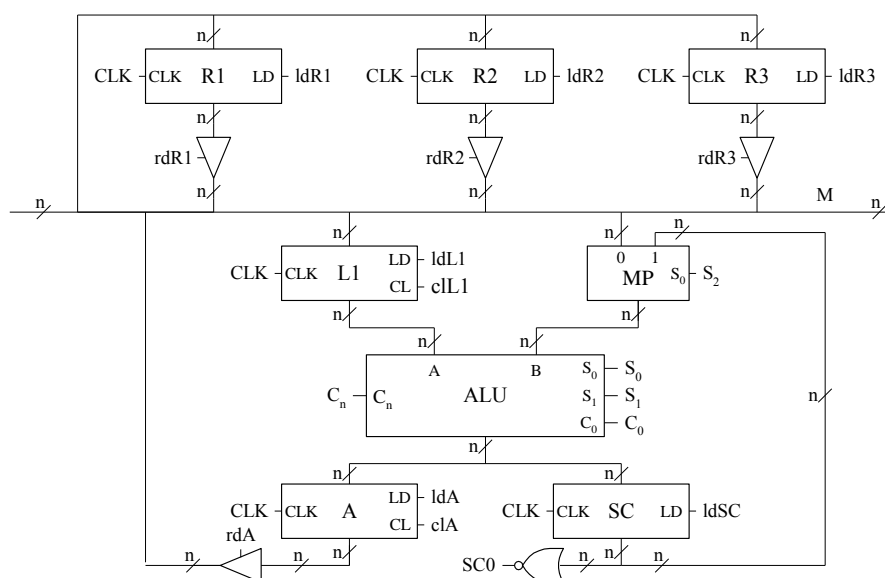
$$SC * (R1 + R2 + R3).$$

Садржај регистара R1, R2, и R3 мора остати неизмењен, а резултат се смешта у регистар A. Претпоставити да резултат може да стане у регистар A.

б) Нацртати дијаграм тока управљачких сигнала ове наредбе.

в) Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).

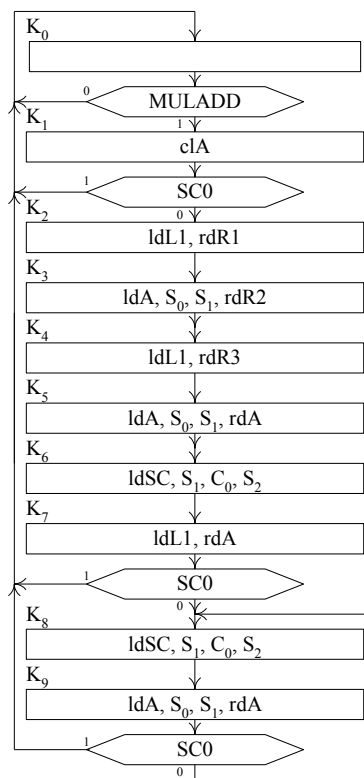
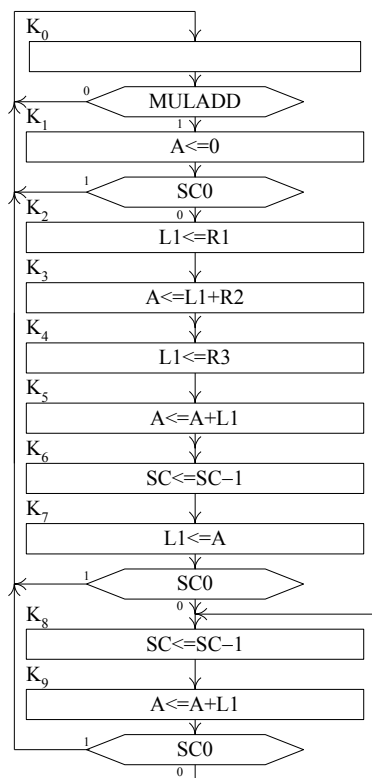
S ₀	S ₁	F ₀
0	0	A - B
0	1	B - C ₀
1	0	B + C ₀
1	1	A + B



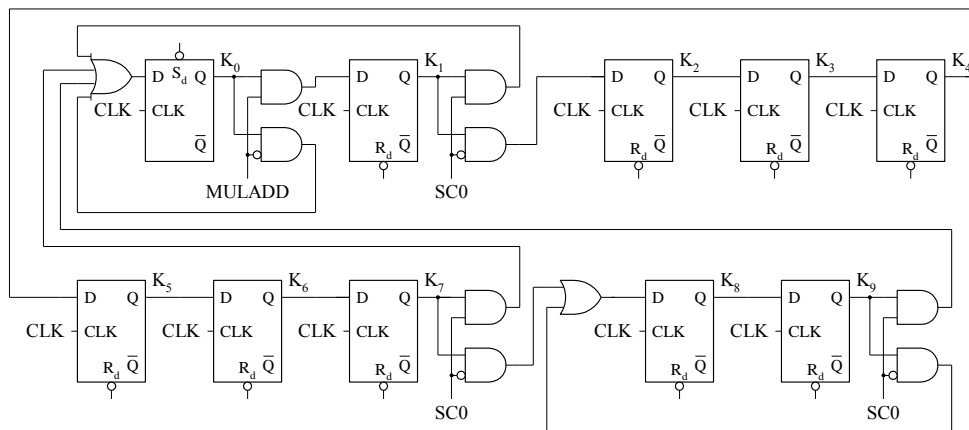
Решење:

а)

б)



в)



Задатак 5.

На слици је приказан део операционе јединице процесора.

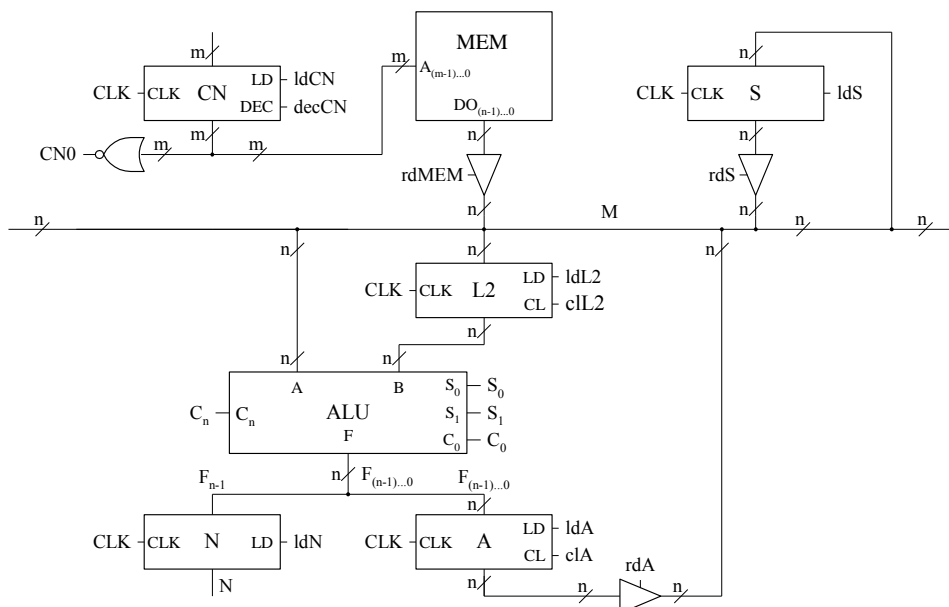
а) Нацртати дијаграм тока фазе извршења наредбе SABS која израчунава збир апсолутних вредности елемената низа који се налазе у меморији M капацитета 16 речи

$$(S = \sum_{i=0}^{i=CN} |Ai|, 0 \leq CN < 16).$$

б) Нацртати дијаграм тока управљачких сигнала ове наредбе.

в) Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).

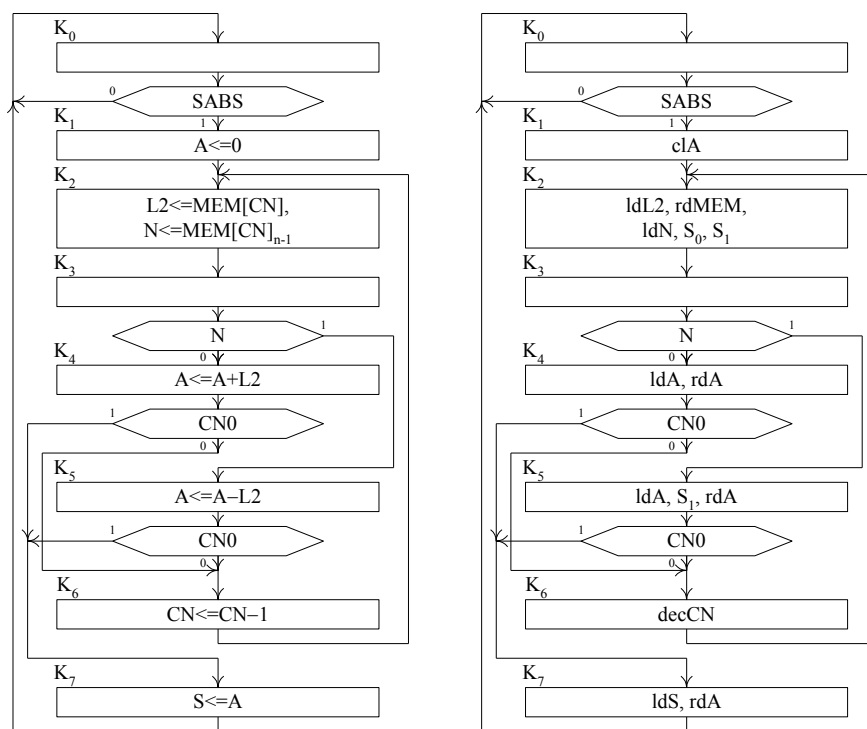
S ₀	S ₁	F ₀
0	0	A + B
0	1	A - B
1	0	-B
1	1	A - C ₀



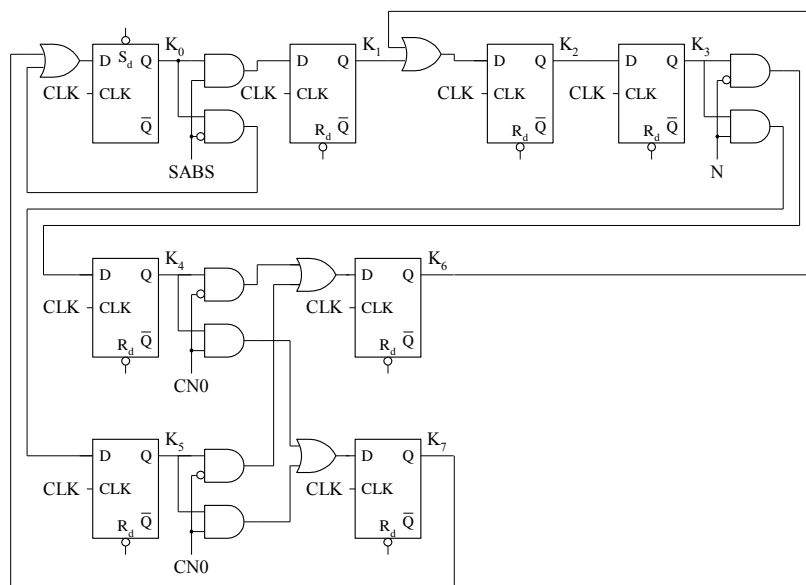
Решење:

а)

б)



в)



Задатак 6.

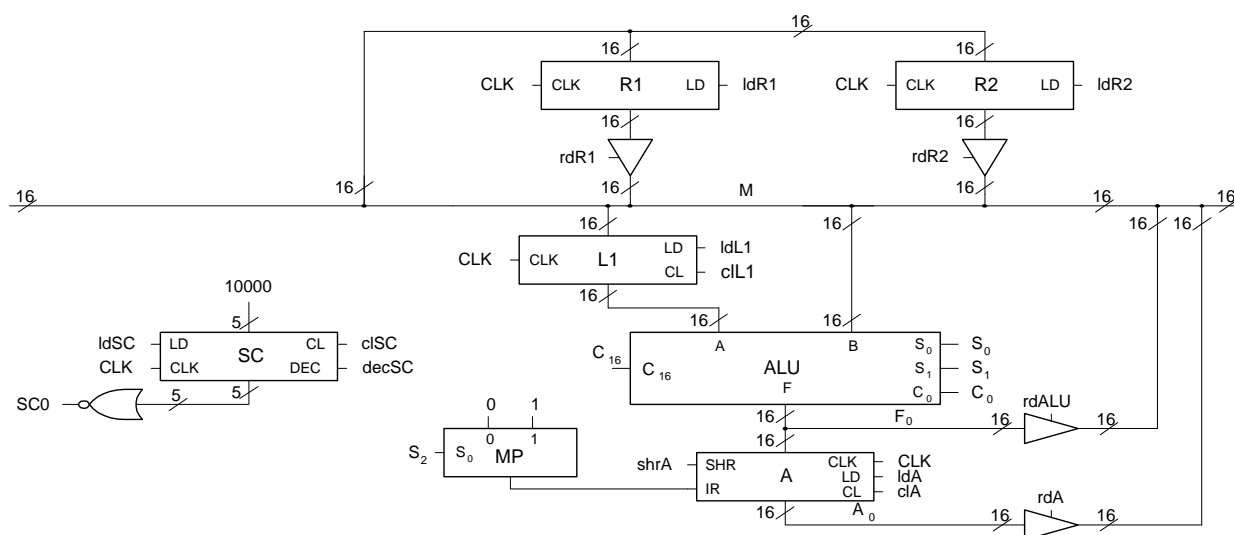
На слици је приказан део операционе јединице процесора.

а) Нацртати дијаграм тока фазе извршења наредбе AND која израчунава $R1 = R1 \text{ and } R2$. Садржај регистра R2 треба да остане непромењен.

б) Нацртати дијаграм тока управљачких сигнала ове наредбе.

в) Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).

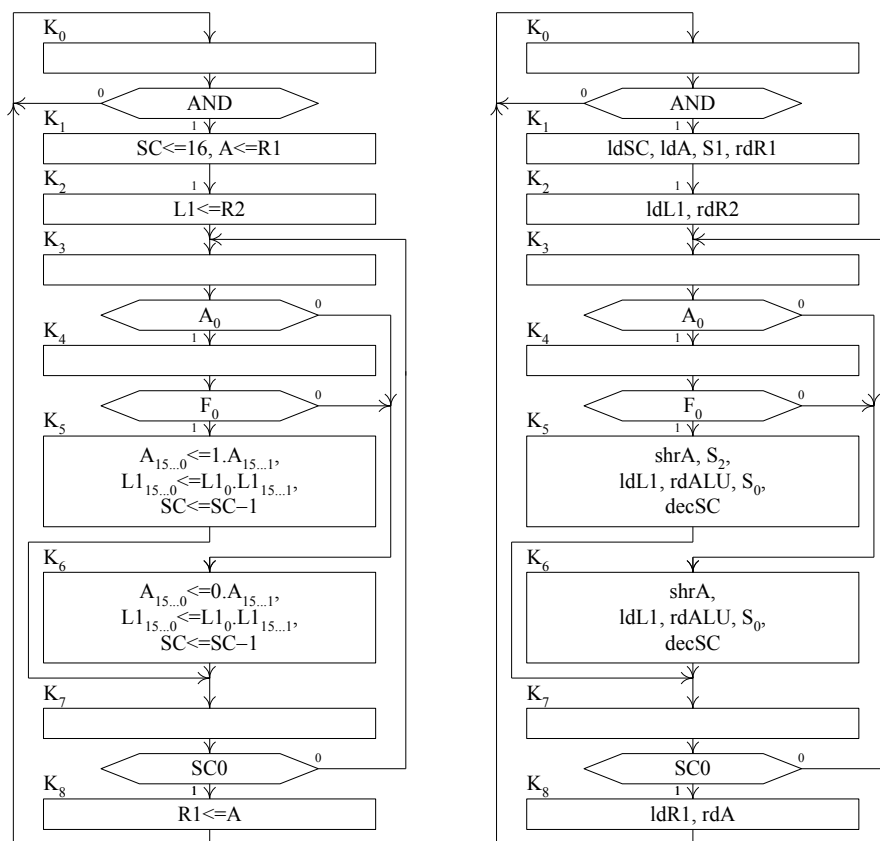
S_0	S_1	F_0
0	0	$A + C_0$
0	1	$B + C_0$
1	0	$A_0 A_{15...1}$
1	1	$A + B$



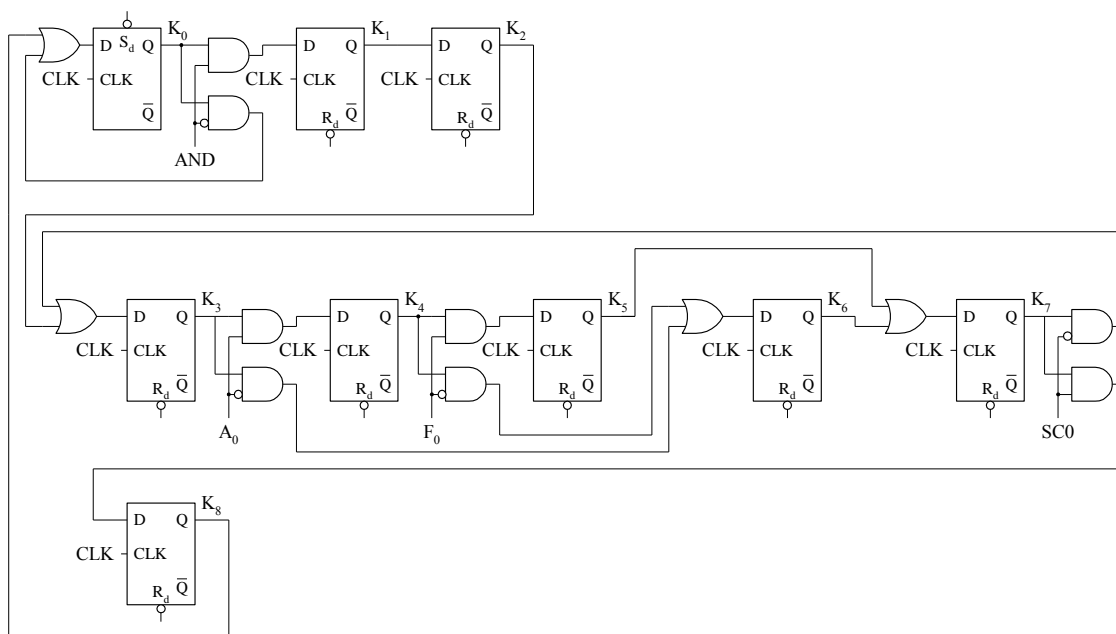
Решение:

a)

6)



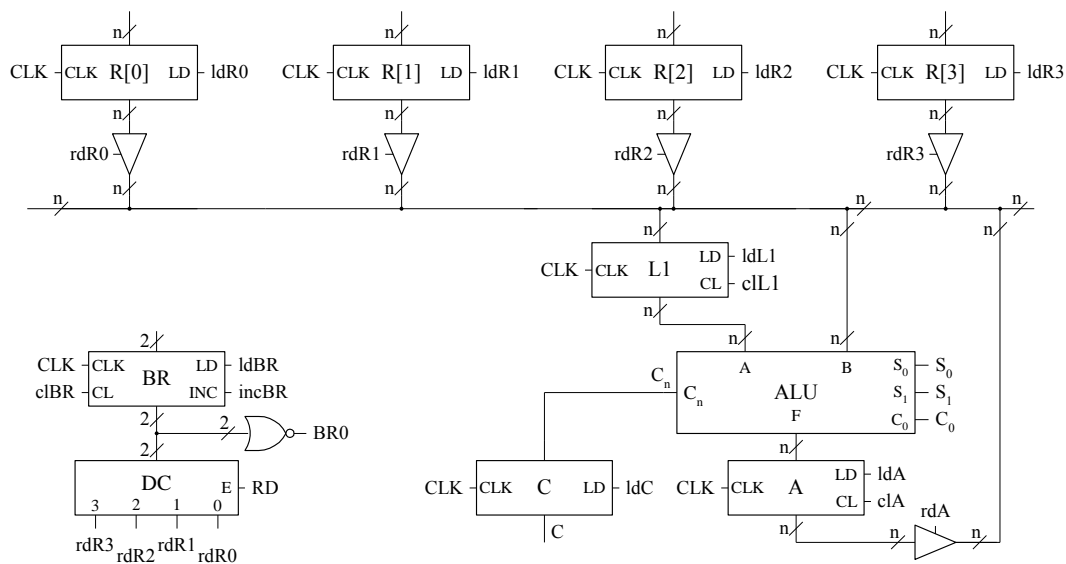
B)



Задатак 7.

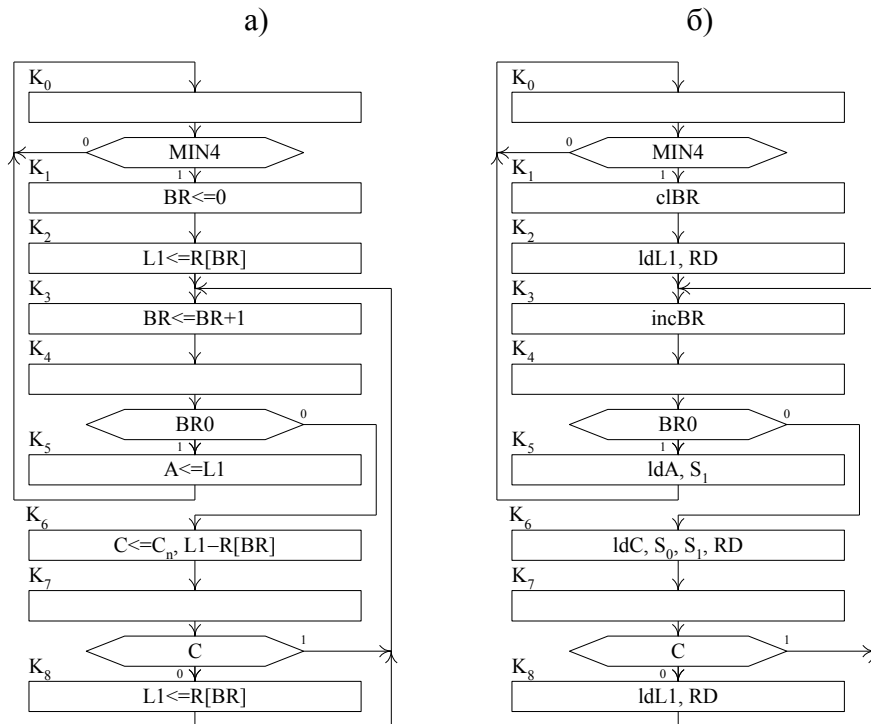
На слици је приказан део операционе јединице процесора. У регистрима R0, R1, R2 и R3 се налазе ненегативни цели бројеви.

- Нацртати дијаграм тока фазе извршења наредбе MIN4 која налази минимум: $A = \min(R0, R1, R2, R3)$.
- Нацртати дијаграм тока управљачких сигнала ове наредбе.
- Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).

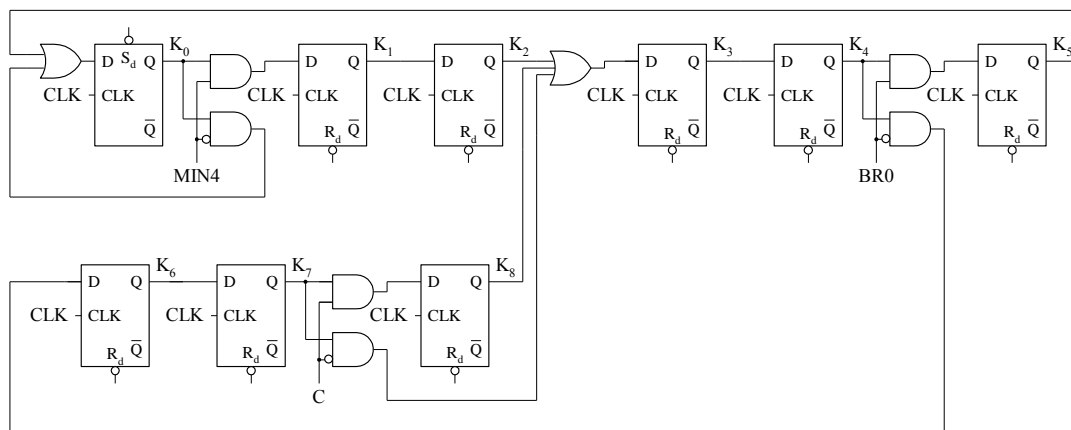


S ₀	S ₁	F ₀
0	0	A + B
0	1	A - C ₀
1	0	A + C ₀
1	1	A - B

Решење:



B)



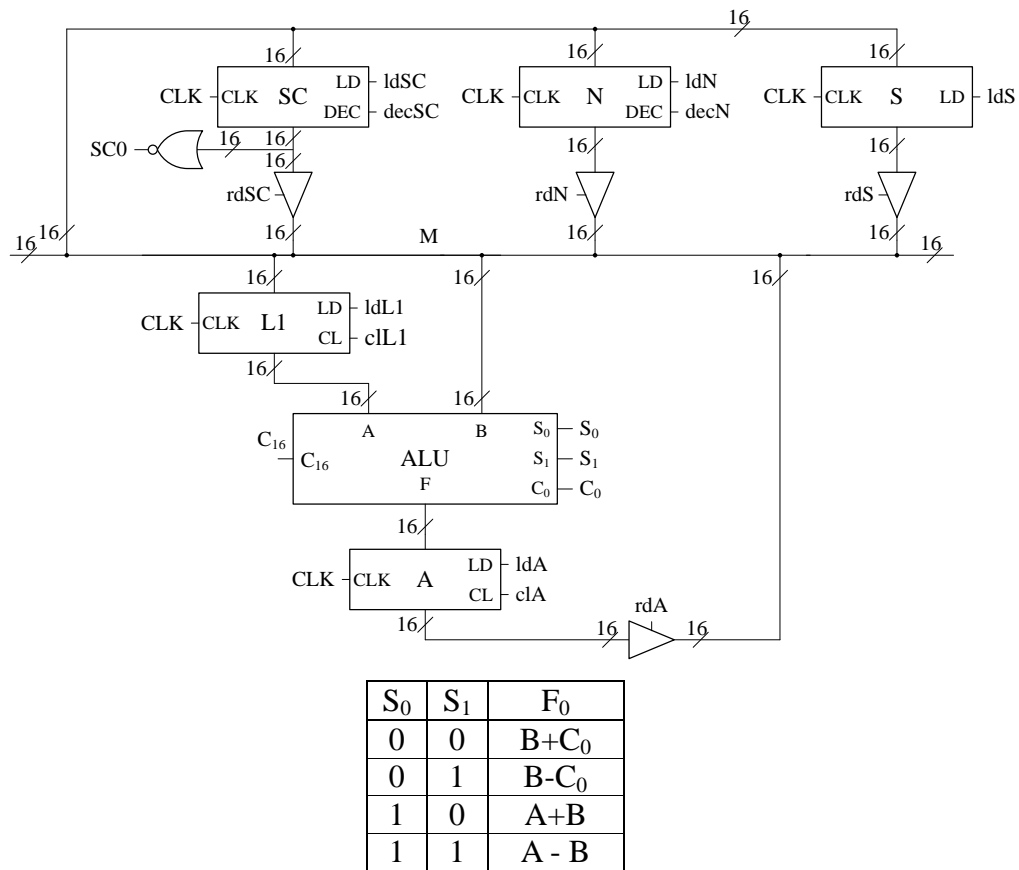
Задатак 8.

На слици је приказана структурна шема дела операционе јединице процесора. У регистру N дужине 16 разреда налази се бинарна вредност коју треба интерпретирати као целобројну величину без знака n ($n \geq 0$).

а) Нацртати дијаграме тока микрооперација фазе извршавања наредбе NFAK која израчунава факторијел целобројне вредности из регистра N и резултат смешта у регистар S. Фаза извршавања наредбе започиње уколико је сигнал NFAK активан. Претпоставити да се у регистру N налази вредност која омогућава да се извршавање наредбе реализује коректно и да се добије вредност која може да се смести у регистар S.

б) Нацртати дијаграм тока управљачких сигнала ове наредбе.

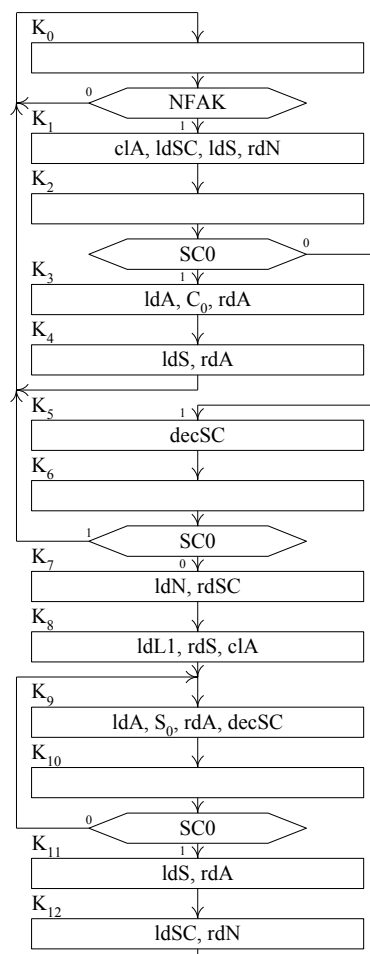
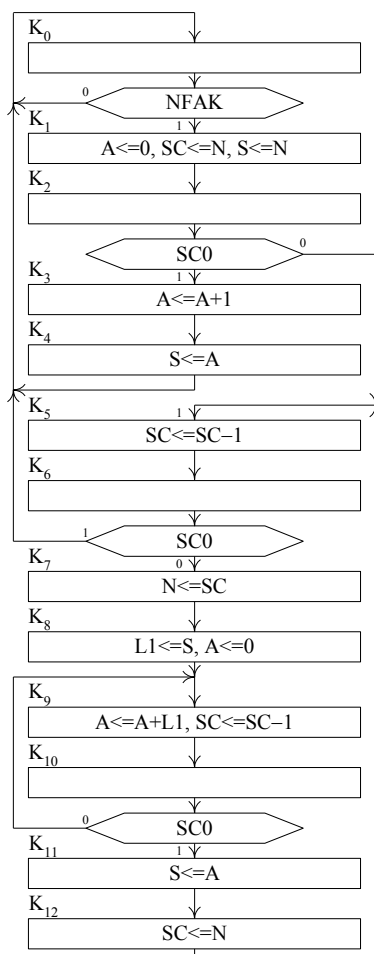
в) Нацртати структурну шему управљачке јединице реализоване помоћу елемената за кашњење (D флип-флопова).



Решение:

a)

6)



B)

