



FH Salzburg
Informationstechnik &
System-Management

Laborübung 5

Ziel

- Verständnis von synchronen Schaltwerken

Vorbereitung

- Studieren Sie die vorherigen Laborübungen und die Kapitel „Asynchrone Schaltwerke“ und „Synchrone Schaltwerke“ aus der Vorlesung.
- Studieren Sie die Übungsanleitung und den Versuchsaufbau.
- Bereiten Sie die für die Übung notwendigen Vorbereitungsfragen (siehe Moodle) vor.

Abgabe pro Aufgabenpunkt

- Präzise Beantwortung der Frage
- Notizen / Berechnungen
- Skizze / Schaltung
- Foto von Aufbau am Steckbrett / Screenshot von Simulation mit Ergebnis

Hinweis:

Verwenden Sie in der Simulation für digitale Verknüpfungsglieder Bausteine aus der Standardbibliothek „Dig_Add\Logic“.

Labordurchführung



Aufgabe 1: Pseudo-Zufallszahlengenerator (11 Punkte)

Mit Hilfe eines Moore-Automaten soll ein Zahlengenerator entworfen werden, der die Folge

0b100, 0b110, 0b011, 0b101, 0b010, 0b001

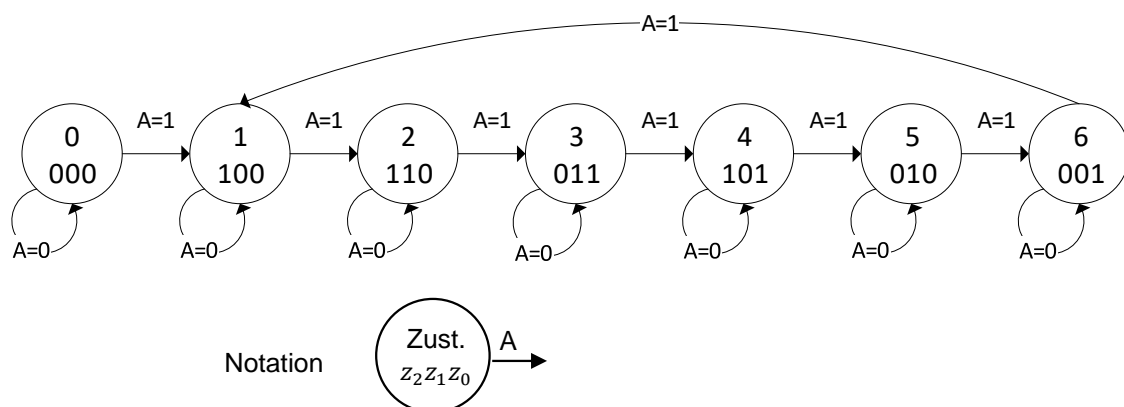
periodisch am Ausgang liefert. Die Zahlenfolge wird gewechselt, solange ein Schalter A auf einer logische 1 geschaltet ist. Der Schalter wird nach einer zufälligen Zeitspanne auf eine logische 0 gesetzt.

Man könnte sich diesen Zahlengenerator wie eine Walze eines Casino-Automaten vorstellen:



Abbildung 1 – Fotocredit: Krzysztof Hepner, unspash.com

Nach reiflicher Überlegung wurde folgendes Zustandsdiagramm entworfen. Der Zustandswechsel findet nur statt, wenn der Eingang $A = 1$ ist. Bei $A = 0$ verbleibt der Generator im jeweiligen Zustand.



1.1) Geben Sie die Zustandsfolgetabelle mit Ausgabetabelle an.

Hinweis: Um sicherzustellen, dass das Schaltwerk nach dem Einschaltvorgang in den gewünschten Zyklus übergeht, kann für nicht benutzte Zustandskombinationen ein Übergang in einen definierten Zustand (z.B. den Initialzustand) definiert werden.

- 1.2) Ermitteln Sie die vereinfachten Zustandsübergangsfunktionen und die Ausgabefunktion mit KV-Diagrammen.
- 1.3) Erstellen Sie ein Schaltbild für ein entsprechendes Schaltwerk mit D-Flipflops (positive Flankensteuerung) in LTspice. Verwenden Sie für das D-Flipflop den 74HC74 Baustein aus der Bibliothek „Dig_Add\74HC“.
- 1.4) Simulieren Sie Ihr Ergebnis in LTspice für $A=1$. Die Eingänge *PRE* und *CLR* können auf +5V gelegt werden. Nehmen Sie mit einer Transientenanalyse den Signalverlauf des Taktsignals, der Zustandsvariablen bzw. Ausgänge für einen Durchlauf aller Zustände auf bei $A=1$ auf.
- 1.5) Simulieren Sie das Schaltwerk erneut in LTspice, diesmal mit veränderlichem A-Eingang. Konfigurieren Sie dazu eine Pulse Spannungsquelle für Eingang A, sodass A mehrmals zwischen einer logischen 0 und 1 wechselt. Nehmen Sie mit einer Transientenanalyse den Signalverlauf des Taktsignals, der Zustandsvariablen bzw. Ausgänge, sowie für A auf. Funktioniert Ihr Schaltwerk wie erwartet?



Aufgabe 2: Rücksetzfunktionalität (2 Punkte)

Durch Aktivieren eines Schalters (*Reset Signal*) soll nun der Zufallszahlengenerator in den Zustand *0b000* zurückgesetzt werden können. Der einfachste Weg besteht darin, die *CLR* Eingänge der D-Flipflops zu verwenden.

- 2.1) Erweitern Sie die Schaltung in LTspice, sodass mit einem *Reset Signal* der Zustand *0b000* gesetzt wird.
- 2.2) Zeigen Sie in der Simulation, wie sich das Schaltwerk bei Betätigen des *Reset* verhält. Konfigurieren Sie dazu eine Pulse Spannungsquelle als *Reset Signal*.



Aufgabe 3: Historie (4 Punkte)

Die letzten drei Werte der Folge sollen als eine Art Historie verfügbar bleiben. Hierzu können drei Schieberegister verwendet werden, die jeweils eine der Zustandsvariablen speichern. Für den Aufbau der Schieberegister sollen D-Flipflops verwendet werden. Es sollen nur neue Werte in die Historie übernommen werden, wenn $A=1$ gegeben ist.

- 3.1) Entwerfen Sie ein entsprechendes Schaltwerk in LTspice
- 3.2) Zeigen Sie in der Simulation, dass die Historie korrekt mit Werten befüllt wird (für $A=1$ und $A=0$).