

Bookmarks

- Hello! Computer Organization!
- ▶ 基础知识
- **▶** Logisim
- ► <u>Verilog-HDL与</u> ISE
- ► <u>MIPS指令集及</u> <u>汇编语言</u>
- ▼ <u>P0-Logisim</u>简 <u>単部件与状态</u> 机

课下测试

P0-Logisim简单部件与状态机 > 课下测试 > Logisim中的FSM(P0.L0.Q4)

Logisim中的FSM(P0.L0.Q4)

☐ Bookmark this page

正则表达式匹配

1 point possible (ungraded)

正则表达式是对字符串操作的一种逻辑公式,它通常被用来检索、替换符合某个模式的文本。它的规则比较复杂,我们现在只讲解其中比较简单的几种规则。

- [...]是指要匹配中括号中的字符(注意是字符不是字符串),比如[xyz]就是要匹配x y z这三个字符中的任意一个。
- {...}是指要求匹配"{"前的那个字符几次,比如a{2}是指要匹配a两次,a{2,4}是指要匹配a 2至4次,a{,4}指要匹配a 0至4次,a{2,}指要匹配a 2至无穷次。所以[cd]{1,2}就是要求匹配(c或d)一次或两次,即cc、dd、cd、dc、c、d都是能匹配的。
- (...)是指将()内的字符串视为一个整体,比如(ab){1,2}对应的就是ab或 abab。
- 我们也可以将多条表达式组合起来,如a{2}b{2}就是指匹配a两次后再匹配b两次,即匹配aabb。

提交要求

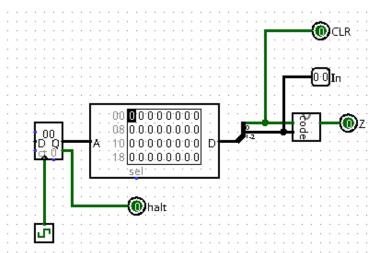
使用Logisim搭建一个Melay型有限状态机 检测串行输入字符串中的能匹配正则表达式b{1,2}[ac]{2}的子串并输出。具体模块端口定义如下:

| 信号名 | 方向 | 描述 |
|---------|----|-------------------------------------|
| In[1:0] | I | 串行方式输入字符串。为简化电路, 我们规定 00 表示'a',01 表 |
| | | 示'b',10 表示'c',11 表示其他字符。 |
| CLK | I | 时钟信号 |
| CLR | I | 清除置位信号 |
| Z | 0 | 输出是否检测到了与表达式匹配的子串 |
| | | 1: 检测到了 0: 未检测到 |

模块功能定义如下:

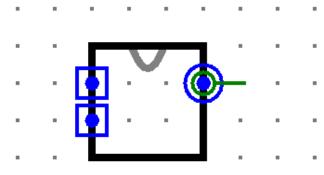
| 序号 | 功能名称 | 功能描述 |
|----|------|---|
| 1 | 置位清零 | 当时钟上升沿到来时,如果清零信号有效,则电路复位至 |
| | | 初始状态(无论此时输入信号是什么)(即同步复位). |
| 2 | 状态转移 | 当时钟上升沿到来时,检测输入的字符 In,并根据当前状态以及 In |
| | | 的值进行适当的状态转移。 |
| 3 | 输出 | 当检测到匹配 b{1,2}[ac]{2}的字符串时,Z 输出为 1,否则输出为 0 |

- 必须严格按照模块的端口定义
- 文件内模块名: fsm
- 注意:每当匹配到一个子串时,需要输出一次1。例如对字符串bacbacac,模块应当在第1个c输入和第2个c输入时输出1,而在其他时刻保持输出为0。
- 注意:有限状态机的设计是Mealy型有限状态机。
- 测试电路如下: (code部分是你需要搭建的电路)



• 注意:请保证模块的appearance与下图完全一致,否则有可能造成评测错误(查看模块appearance方法:在

Logisim中打开相应模块后点击左上角 按钮)



_ _ _ _ _ _ _ _ _

| Discussion ppic: P0: Lab0 - 课下测试 / Logisim中的FSM | |
|---|----------------|
| | lide Discussio |
| ? 第一个测试点错误是什么原因鸭 Wrong answer:We got '1?10?0' when we expected '1?10?1' 看样子是. | Add a l |
| ? <u>第四个错误是为什么呀。。。。</u> We got '0?01?0' when we expected '0?00?1'. Unexpected character d | |
| ❷ <u>该题多次不过可能需要注意的点</u> | 1 |