

1627512 - 65536 - FFFF

1527256 - 32768 - 7FFF

1427128 - 16384 - 3FFF

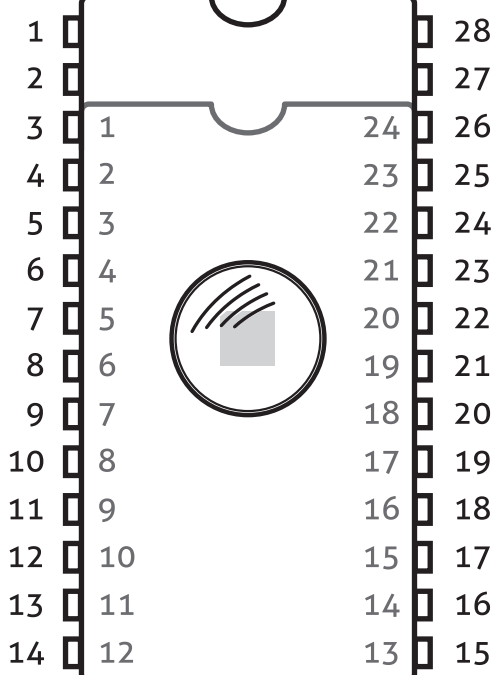
132764 - 8192 - 1FFF

122732 - 4096 - 0FFF

112716 - 2048 - 07FF

102708 - 1024 - 03FF

1	A15	Vpp	Vpp	Vpp	-	-	-
2	A12	A12	A12	A12	-	-	-
3	A7	A7	A7	A7	A7	A7	A7
4	A6	A6	A6	A6	A6	A6	A6
5	A5	A5	A5	A5	A5	A5	A5
6	A4	A4	A4	A4	A4	A4	A4
7	A3	A3	A3	A3	A3	A3	A3
8	A2	A2	A2	A2	A2	A2	A2
9	A1	A1	A1	A1	A1	A1	A1
10	A0	A0	A0	A0	A0	A0	A0
11	D0	D0	D0	D0	D0	D0	D0
12	D1	D1	D1	D1	D1	D1	D1
13	D2	D2	D2	D2	D2	D2	D2
14	GND	GND	GND	GND	GND	GND	GND



25V Vpp	TTL	TTL	TTL	TTL	TTL	TTL	
-	-	-	+5V	+5V	+5V	+5V	28
-	-	-	$\overline{\text{PGM}}$	$\overline{\text{PGM}}$	A14	A14	27
+5V	+5V	+5V	N/C	A13	A13	A13	26
A8	A8	A8	A8	A8	A8	A8	25
A9	A9	A9	A9	A9	A9	A9	24
-5V	Vpp	A11	A11	A11	A11	A11	23
$\overline{\text{OE}}/\overline{\text{WE}}$	$\overline{\text{OE}}$	$\overline{\text{OE}}/\text{Vpp}$	$\overline{\text{OE}}$	$\overline{\text{OE}}$	$\overline{\text{OE}}$	$\overline{\text{OE}}/\text{Vpp}$	22
+12V	A10	A10	A10	A10	A10	A10	21
$\text{Vpp}/\overline{\text{CE}}$	$\overline{\text{CE}}/\text{PGM}$	$\overline{\text{CE}}/\text{PGM}$	$\overline{\text{CE}}$	$\overline{\text{CE}}$	$\overline{\text{CE}}/\text{PGM}$	$\overline{\text{CE}}/\text{PGM}$	20
D7	D7	D7	D7	D7	D7	D7	19
D6	D6	D6	D6	D6	D6	D6	18
D5	D5	D5	D5	D5	D5	D5	17
D4	D4	D4	D4	D4	D4	D4	16
D3	D3	D3	D3	D3	D3	D3	15

$\overline{\text{CE}}$ Chip Enable

$\overline{\text{OE}}$ Output Enable

$\text{PGM}/\overline{\text{PGM}}$ Program Control

VppProgram Supply

GNDGround

WEWrite Enable