

Escuela de Ingeniería en Electrónica Ingeniería en Electrónica EL3313 - Taller de Diseño Digital

Cuestionario Previo

Laboratorio #1

Hender Valdivia Mejías hvaldivia@estudiantec.cr 2022240561

Cartago, Costa Rica Agosto 2024

- 1. Investigue las características de las familias TTL bajo las series 74*xx en particular las diferencias entre las variantes $* \in \{L, LS \ y \ HC\}$.
 - Consumo de Energía: En las familias TTL, esto está relacionado con la corriente que fluye a través de los transistores incluso cuando no están cambiando de estado.
 - Velocidad de Operación: Indica la rapidez con la que el circuito puede cambiar de un estado lógico a otro, es decir, el tiempo que tarda en cambiar de nivel lógico (0 y 1).
 - Margen de Ruido: El margen de ruido es la capacidad del circuito para resistir el ruido eléctrico sin sufrir errores en las señales lógicas.
 - Capacidad de Carga: Se refiere a la capacidad del circuito para manejar múltiples entradas conectadas a su salida sin degradar la señal.

74Lxx (Low Power):

- Consumo de Energía: Muy bajo.
- Velocidad de Operación: Baja en comparación con otras familia s.
- Margen de Ruido: Moderado.
- Capacidad de Carga: Baja.

74LSxx (Low Power Schottky):

- Consumo de Energía: Bajo, similar a la familia **74Lxx**.
- \blacksquare Velocidad de Operación: Más alta que $\mathbf{74L}xx$ gracias a los transistores Schottky.
- Margen de Ruido: Mejorado en comparación con **74**Lxx.
- Capacidad de Carga: Mayor que **74**Lxx.

74HCxx (High-Speed CMOS):

- Consumo de Energía: Muy bajo, menor que **74**L**xx** y **74**L**Sxx**.
- Velocidad de Operación: Alta, comparable a la de la familia **74LS**xx.
- Margen de Ruido: Mejor a las otras familias gracias a la tecnología CMOS.
- Capacidad de Carga: Alta, adecuada para manejar múltiples entradas TTL.
- 2. Investigue las características de la familia CMOS 4000.

La familia CMOS 4000 es una serie de circuitos integrados basados en tecnología Complementary Metal-Oxide-Semiconductor. Algunas características son:

Bajo consumo de energía: Gracias a la tecnología CMOS, la serie 4000 consume muy poca energía.

Amplio rango de voltaje de operación: Funciona con tensiones de alimentación desde 3V hasta 15V, lo que le da gran flexibilidad de aplicaciones.

Alta impedancia de entrada: Tiene una alta impedancia de entrada, lo que minimiza la carga sobre los circuitos previos.

Baja velocidad en comparación con TTL: Los tiempos de conmutación son más lentos que en las familias TTL.

Alta inmunidad al ruido: Su tecnología CMOS le da una mayor resistencia al ruido eléctrico, ideal para entornos más ruidosos.

La familia CMOS 4000 es ideal para aplicaciones que requieren bajo consumo y flexibilidad en el rango de voltaje, aunque a costa de una menor velocidad.

- 3. Investigue qué cuidados deben tenerse al manipular las tecnologías CMOS. **Protección contra la electricidad estática**: Los circuitos CMOS son muy sensibles a las descargas electrostáticas. Para evitar daños:
 - Usar pulseras antiestáticas y manejar los componentes sobre alfombras conductoras.
 - Tocar una superficie metálica conectada a tierra antes de manipular los componentes.

Manejo adecuado de voltajes:

- No exceder los límites de tensión especificados o aplicar tensiones negativas, ya que puede quemarlo.
- Conectar siempre la de alimentación antes de aplicar señales a las entradas.

Protección contra voltajes transitorios: Las sobretensiones transitorias pueden dañar los componentes. Utilizar diodos de protección o filtros puede evitar daños.

Evitar sobrecarga de corriente: Los circuitos CMOS consumen poca corriente, no deben someterse a corrientes superiores a las especificadas.

Manejo de señales en entradas flotantes: Las entradas CMOS no deben dejarse desconectadas (flotantes), ya que pueden captar ruido y causar un comportamiento inesperado. Siempre deben conectarse.

Protección contra condiciones ambientales extremas: Los circuitos CMOS pueden ser sensibles a la humedad y temperaturas extremas. Se debe almacenar y operar los componentes dentro de los rangos especificados por el fabricante.

4. Investigue el significado de los parámetros V_{IL} , V_{IH} , V_{OL} , V_{OH} , I_{IK} , I_{OK} Significan Voltage Input Low, Voltage Input High, Voltage Output Low, Voltage Output High, Input Clamp Current y Output Clamp Current respectivamente.

 V_{IL} / V_{IH} : Definen los niveles de voltaje de entrada que se consideran lógicos bajos o altos.

 $V_{OL}\ /\ V_{OH}$: Definen los niveles de voltaje de salida que representan lógicos bajos o altos.

 I_{IK} / I_{OK} : Definen las corrientes de protección para entradas y salidas bajo condiciones de sobrevolt

5. Investigue qué son los tiempos de propagación t_{PD} , t_{PLH} y t_{PHL} y los tiempos de transición t_t , t_r y t_f .

Tiempos de Propagación $(t_{PD}, t_{PLH} \mathbf{y} t_{PHL})$

Miden el retardo de una señal.

- t_{PD} (Propagation Delay Time):
 - Es el tiempo que tarda una señal en propagarse desde la entrada hasta la salida de un circuito.
- t_{PLH} (Low-to-High Propagation Delay):
 - Es el tiempo que tarda la salida de un circuito en cambiar de un cero a un uno lógico después de que la entrada haya cambiado.
- t_{PHL} (High-to-Low Propagation Delay):
 - Es el tiempo que tarda la salida de un circuito en cambiar de un uno a un cero lógico después de que la entrada haya cambiado.

Tiempos de Transición $(t_t, t_r \mathbf{y} t_f)$

Miden la velocidad con la que cambia la salida.

- t_t (Transition Time):
 - Se refiere al tiempo que tarda una señal en hacer la transición entre dos niveles de voltaje definidos.
- t_r (Rise Time):
 - Es el tiempo que tarda una señal en cambiar de un nivel bajo un nivel alto.
- t_f (Fall Time):
 - Es el tiempo que tarda una señal en cambiar de un nivel alto a un nivel bajo.
- 6. Investigue qué significa el término fan-out y cuáles valores típicos se encuentran en las familias TTL y CMOS.

El término fan-out se refiere al número máximo de entradas de otros circuitos lógicos que una salida de puede tener conectados sin degradar la señal.

Fan-out típico en TTL: Alrededor de 10 (o más en variantes como 74LS). Fan-out típico en CMOS: Alrededor de 50-100 (dependiendo de la carga capacitiva y la frecuencia).

- 7. Para cada una de las variantes TTL y CMOS especifique en una tabla:
 - a) rango de tensión eléctrica de alimentación V_{CC} o V_{DD} , V_{SS}
 - b) rango de tensiones de entrada y salida
 - c) tiempos de propagación y transición

	Rango de	Rango de Tensión	Rango de Tensión	Tiempos de
Variante	Tensión de	de Entrada	de Salida	Propagación
	Alimentación			y Transición
74Lxx	4.75V - 5.25V	0V - 2V (Low)	0V - 0.4V (Low)	$t_{PD} \approx 33 \text{ ns}$
		3.5V - 5V (High)	2.4V - 5V (High)	$t_f \approx 25 \text{ ns}$
74LSxx	4.75V - 5.25V	0V - 0.8V (Low)	0V - 0.4V (Low)	$t_{PD} \approx 10 \text{ ns}$
		2V - 5V (High)	2.7V - 5V (High)	$t_f \approx 15 \text{ ns}$
74HCxx	2V - 6V	0V - 1.5V (Low)	0V - 0.1V (Low)	$t_{PD} \approx 7 \text{ ns}$
		$3.5V - V_{DD}$ (High)	$V_{DD} - 0.1V$ (High)	$t_f \approx 5 \text{ ns}$
CMOS 4000	3V - 15V	$0V - 1/3 V_{DD} (Low)$	0V - 0.05V (Low)	$t_{PD} \approx 50 \text{ ns (5V)}$
		$2/3 V_{DD}$ - V_{DD} (High)	$V_{DD} - 0.05V$ (High)	$t_r, t_f \approx 20 \text{ ns (5V)}$

Cuadro 1: Características de variantes TTL y CMOS

8. Revise la hoja de datos de los circuitos integrados 74*00, 74*02, 74*04, 74*14, 4001, 4011, 4069 y 40106. Resuma para qué sirve cada uno.

Serie 74xx (TTL):

- a) 74*00: Cuatro compuertas NAND de dos entradas[1].
- b) 74*02: Cuatro compuertas NOR de dos entradas.
- c) 74*04: Seis inversores de una entrada.
- d) 74*14: Seis inversores con Schmitt Trigger que proporcionan un funcionamiento similar a la histéresis.

Serie 4000 (CMOS):

- a) 4001: Cuatro compuertas NOR de dos entradas.
- b) 4011: Cuatro compuerta NAND de dos entradas.
- c) 4069: Seis inversores de una entrada.
- d) 40106: Seis inversores con Schmitt Trigger que proporcionan un funcionamiento similar a la histéresis.
- 9. Revise la estructura básica, a nivel de transistores, de una compuerta NAND en circuitos integrados CMOS.
 - La estructura de una compuerta NAND a nivel de transistores CMOS se puede observar en la Figura. 1
- 10. Investigue sobre el concepto y el uso de los de circuitos *pull-up* y *pull-down* en electrónica digital.

CMOS NAND gate

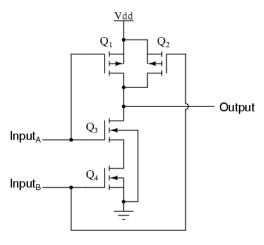


Figura 1: Estructura a nivel de transistores de una compuerta NAND [2]

■ Circuito pull-up:

Se conecta entre VCC y la entrada de una compuerta una resistencia para asegurar como entrada un uno lógico [3].

• Circuito pull-down:

Se conecta entre GND y la entrada de una compuerta una resistencia para asegurar como entrada un cero lógico.

Un ejemplo de como se verían estos circuitos se puede ver en al Figura. 2.

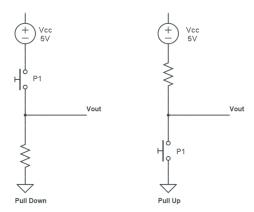


Figura 2: Ejemplo de circuitos de Pull Down y Pull Up

11. Investigue qué es un circuito disparador Schmitt (Schmitt trigger). Revise las características técnicas del circuito 74*14.

Un Schmitt Trigger es un comparador con histeresis, sirve para transformar señales analógicas en digitales, ya que proporciona dos umbrales de disparo, uno para la transición de bajo a alto y otro para la transición de alto a bajo.

Características del 74*14

El 74*14 es un disparador Schmitt de la serie 74. Sus principales características técnicas son:

- Rango de Tensión de Alimentación (V_{CC}) : 4.75V a 5.25V
- \blacksquare Rango de Tensión de Entrada: 0V a V_{CC}
- Tensión de Umbral:
 - Umbral bajo (V_{TLH}): Aproximadamente 1.5V Umbral alto (V_{THL}): Aproximadamente 3.5V
- Tiempo de Propagación (t_{PD}) : Aproximadamente 5 ns
- Tiempos de Transición (t_r, t_f) : Aproximadamente 5 ns
- Capacidad de Carga (Fan-Out): 10 puertas estándar TTL
- 12. Investigue qué es el efecto de rebote y típicos circuitos anti-rebote (debouncing circuits)

Efecto de rebote: El *rebote* ocurre en interruptores mecánicos cuando los contactos rebotan y oscilan antes de estabilizarse, esto genera múltiples transiciones de encendido/apagado en un breve periodo, puede causar múltiples señales no deseadas en circuitos digitales.

Circuitos anti-rebote:

- a) Filtro RC:
 - Usa una resistencia y un condensador para suavizar las oscilaciones.
- b) Schmitt Trigger:
 - Utiliza histéresis para ignorar pequeños cambios rápidos, lo que estabiliza la salida ante señales fluctuantes.
- c) Flip-Flop:
 - Un flip-flop puede capturar un cambio de estado estable ignorando los rebotes, registrando solo un cambio legítimo.
- 13. Explique qué es el modelado de comportamiento y de estructura en diseño digital. Brinde un ejemplo de cada uno.

Modelado de comportamiento: Se enfoca en qué hace el sistema, en este modelado se describe la funcionalidad sin importar la estructura.

Ejemplo: Describir la lógica de un sumador algebraicamente sin especificar que compuertas utilizar.

Modelado de estructura: Se enfoca en cómo está construido el sistema, se debe especificar los componentes internos y su interconexión.

Ejemplo: Describir la lógica de un sumador utilizando las compuertas lógicas necesarias.

14. Explique el proceso de síntesis lógica en el diseño de circuitos digitales, tanto para el desarrollo de un ASIC como para una FPGA.

El proceso de síntesis lógica convierte una descripción de un circuito digital, en código de bajo nivel que el hardware pueda entender [4]. Este proceso es diferente para un ASIC y una FPGA.

Diseño para ASIC

- a) Descripción en HDL: Se hace el diseño a implementar en un lenguaje de descripción de hardware.
- b) Síntesis Lógica: El código HDL se convierte en una red de compuertas lógicas utilizando una herramienta de síntesis.
- c) Optimización: La herramienta de síntesis optimiza el diseño para el área, la velocidad o el consumo energético.
- d) Implementación Física: Se genera un diseño físico que especifica cómo las puertas lógicas se colocarán en el chip y cómo estarán conectadas.
- e) Verificación: Se realizan simulaciones y verificaciones para asegurar que el diseño cumple con las especificaciones y funciona como debería.

Diseño para FPGA

- a) Descripción en HDL: Similar a ASIC, se usa HDL para describir el diseño.
- b) Síntesis Lógica: El diseño se convierte en una red de compuertas lógicas utilizando una herramienta de síntesis específica para FPGA.
- c) Asignación de Recursos: La herramienta de síntesis asigna las compuertas lógicas a los recursos disponibles en la FPGA, como LUTs (Look-Up Tables) y flip-flops.
- d) Implementación: Se genera un archivo de configuración que define cómo los recursos de la FPGA se configuran para implementar el diseño.
- e) Programación y Verificación: El archivo de configuración se carga en la FPGA y se realiza la verificación del diseño en hardware.
- 15. Investigue sobre la tecnología de FPGAs. Describa el funcionamiento de la lógica programable en general, así como los componentes básicos de una.
 - Las Field-Programmable Gate Arrays (FPGAs) son dispositivos semiconductores que permiten la implementación flexible de circuitos digitales. A diferencia de los circuitos integrados específicos (ASICs), las FPGAs

pueden ser reconfiguradas después de la fabricación, lo que permite una alta flexibilidad de diseño.

Funcionamiento de la Lógica Programable:

La lógica programable en una FPGA se basa en una matriz de bloques de lógica configurables que pueden ser programados para realizar diversas funciones.

Componentes Básicos de un FPGA:

- LUTs (Look-Up Tables) Estos bloques, pueden realizar operaciones lógicas complejas y son el núcleo de la funcionalidad del FPGA.
- Flip-Flops: Se utilizan para el almacenamiento temporal de datos y para implementar registros y contadores.
- Rutas de Interconexión: Una red de interconexión configurable permite conectar los bloques lógicos entre sí de acuerdo con el diseño requerido.
- Bloques de Entrada/Salida (I/O): Estos bloques gestionan la comunicación entre el FPGA y el usuario, para permitir la transferencia de señales digitales.
- Bloques de Memoria: Algunas FPGAs incluyen bloques de memoria incorporados, como RAM y ROM, que proporcionan almacenamiento adicional.

Referencias

- [1] Futurlec, "The electronic components and semiconductor superstore," 2024. Accedido el 21 de agosto de 2024.
- [2] T. R. Kuphaldt, "Circuito de puerta CMOS," 2022.
- [3] L. Del Valle Hernández, "Resistencia pull up y pull down," 2021.
- [4] FPGA Libre, "Síntesis," 2017.