

**北京邮电大学 计算机学院**  
**《计算机系统结构》实验报告**

**姓名** 王睿嘉

**学号** 2015211906

**班级** 2015211307

## 实验二 流水线及流水线中的冲突

### 一、实验目的和环境描述

#### 1. 实验目的

- 1) 加深对流水线基本概念的理解；
- 2) 理解 MIPS 结构如何用 5 段流水线来实现，了解各段的功能和基本操作；
- 3) 加深对数据冲突和资源冲突的理解以及这两类冲突对 CPU 性能的影响；
- 4) 进一步理解解决数据冲突的方法，掌握如何应用定向技术来减少数据冲突引起的停顿。

#### 2. 实验平台

指令级和流水线操作级模拟器 MIPSsim。

### 二、实验内容和步骤

- 1) 启动 MIPSsim；
- 2) 进一步理解流水线窗口中各段的功能，掌握各流水寄存器的含义；
- 3) 载入一个样例程序，然后分别以单步执行一个周期、执行多个周期、连续执行、设置断点等方式运行，观察程序的执行情况以及 CPU 中寄存器和存储器内容的变化，特别是流水寄存器内容的变化；
- 4) 选择配置菜单中的“流水方式”选项，使模拟器工作于流水方式下；
- 5) 观察程序在流水方式下的执行情况；
- 6) 观察和分析结构冲突对 CPU 性能的影响，步骤如下：

加载 structure\_hz.s；

执行该程序，存在结构冲突的指令对为 ADD.D \$f2,\$f0,\$f1 与 ADD.D \$f3,\$f0,\$f1、ADD.D \$f3,\$f0,\$f1 与 ADD.D \$f4,\$f0,\$f1、ADD.D \$f4,\$f0,\$f1 与 ADD.D \$f5,\$f0,\$f1、ADD.D \$f5,\$f0,\$f1 与 ADD.D \$f6,\$f0,\$f1、ADD.D \$f6,\$f0,\$f1 与 ADD.D \$f7,\$f0,\$f1、ADD.D \$f7,\$f0,\$f1 与 ADD.D \$f8,\$f0,\$f1、ADD.D \$f8,\$f0,\$f1 与 ADD.D \$f9,\$f0,\$f1；

导致结构冲突的部件为加法器；

由结构冲突引起的停顿周期数为 35，占执行总周期数的百分比为 67.30769%；



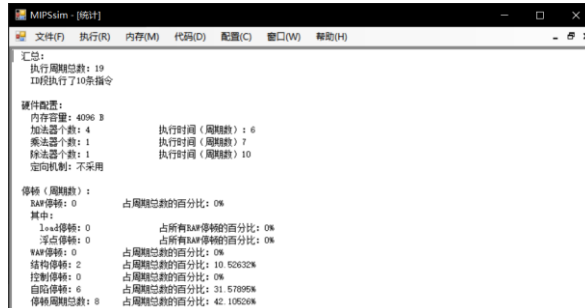
把浮点加法器的个数改为 4 个；

重复以上步骤；

重新执行该程序，存在结构冲突的指令对为 ADD.D \$f6,\$f0,\$f1 与 ADD.D \$f2,\$f0,\$f1；

导致结构冲突的部件为加法器；

由结构冲突引起的停顿周期数为 2，占执行总周期数的百分比为 10.52632%；



结构冲突对 CPU 性能的影响为降低 CPU 的利用率和吞吐量，解决方法为分别设置独立的指令存储器和数据存储器或采用分离的指令 Cache 和数据 Cache；

#### 7) 观察数据冲突并用定向技术来减少停顿，步骤如下：

全部复位；

加载 data\_hz.s；

关闭定向功能；

用单步执行一个周期的方式运行该程序，观察时钟周期图，在第 3、5、8、12、16、19、24、27、31、35、38、43、46、50、54 和 57 周期 发生了 RAW 冲突；

数据冲突引起的停顿周期数为 31，程序执行的总时钟周期数为 65，停顿周期数占总执行周期数的百分比为 47.69231%；

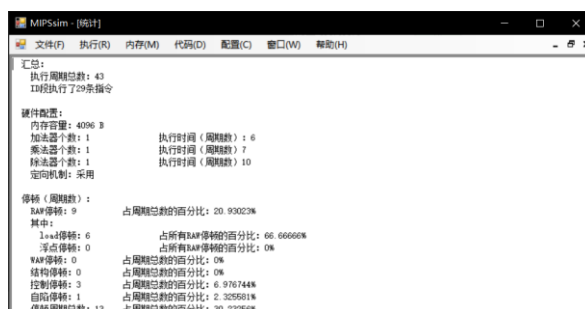


复位 CPU；

打开定向功能；

用单步执行一个周期的方式运行该程序，观察时钟周期图，在第 4、12、24、36 周期 发生了 RAW 冲突；

数据冲突引起的停顿周期数为 9，程序执行的总时钟周期数为 43，停顿周期数占总执行周期数的百分比为 20.93023%；



---

采用定向以后性能比原来提高  $65/43=1.5116$  倍。

### 三、 实验心得

实践出真知，本次流水线及流水线中的冲突实验是对课堂和书本所学知识的补充。通过直观的 MIPSsim 图形化界面，进一步加深了对 5 段流水线各段功能和基本操作的理解和记忆。同时，通过数据的比较，强烈感受到了重复设置资源和定向技术对于缓解结构和数据冲突，提高 CPU 利用率的显著作用。