

Unidad Profesional Interdisciplinaria en Ingeniería y Tecnologías Avanzadas

Alumno

Conde Jaimes Jorge Andrés

Unidad de Aprendizaje:
MICROPROCESADORES,
MICROCONTROLADORES E INTERFAZ

Profesor

León Ponce Moisés

Tarea 3:

03_ CONVERTIDOR ANALOGICO A
DIGITAL

CONVERTIDOR ANALOGICO A DIGITAL

INTRODUCCION

El Convertidor Analógico Digital (ADC) permite la conversión de una señal analógica de entrada a una representación de 10-bits de esa misma señal. Este dispositivo usa entradas analógicas, las cuales son multiplexadas en una sola señal de muestra y un circuito. La salida de esta muestra es conectada a la entrada del convertidor. El convertidor también genera una vía sucesiva de 10-bit y guarda la conversión de esa misma en un registro del ADC (ADRESL y ADRESH).

El voltaje de referencia del ADC es detectable de manera interna o de manera externa.

El ADC puede generar una interrupción hasta que se complete la conversión. Esta interrupción puede ser usada para despertar el dispositivo del modo reposo.

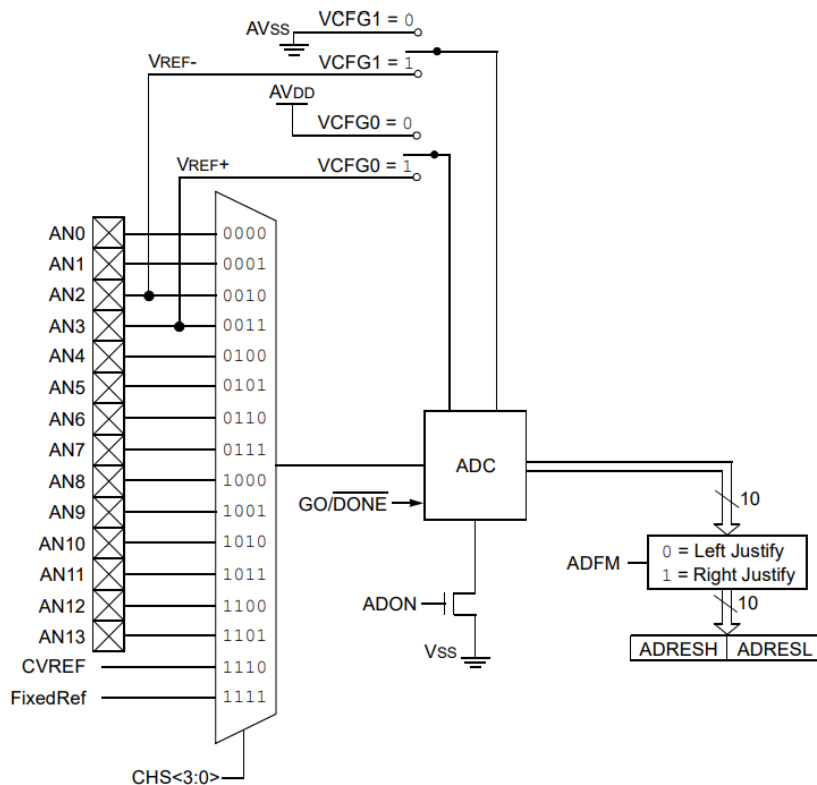


Ilustración 1 Diagrama de ADC

CONFIGURACION

Cuando intentamos configurar y usar el ADC se debe considerar lo siguiente:

- Configuración del puerto: Puede ser usado para convertir tanto señales analógicas como digitales. Cuando se intentan convertir señales analógicas el pin I/O debería de ser configurado para analógico los bits TRIS y ANSEL.

- Selección de canal: Los bits CHS del registro ADCON0 determina cuales canales están conectados a la muestra y al circuito.
- ADC de voltaje referencia: Los bits VCFG del registro ADCON1 provee control independiente del voltaje de referencia positivo y negativo.
- ADC de conversión de fuente de reloj: La fuente de la conversión de reloj es elegible mediante software por los bits del ADC del registro ADCON0. Hay cuatro posibles selecciones de reloj:
 1. Fosc/2
 2. Fosc/8
 3. Fosc/32
 4. Frc (Oscilador dedicado)

ADC Clock Period (TAD)		Device Frequency (Fosc)			
ADC Clock Source	ADCS<1:0>	20 MHz	8 MHz	4 MHz	1 MHz
Fosc/2	00	100 ns ⁽²⁾	250 ns ⁽²⁾	500 ns ⁽²⁾	2.0 µs
Fosc/8	01	400 ns ⁽²⁾	1.0 µs ⁽²⁾	2.0 µs	8.0 µs ⁽³⁾
Fosc/32	10	1.6 µs	4.0 µs	8.0 µs ⁽³⁾	32.0 µs ⁽³⁾
Frc	11	2-6 µs ^(1,4)	2-6 µs ^(1,4)	2-6 µs ^(1,4)	2-6 µs ^(1,4)

Ilustración 2 Ciclos de TAD

- Control de interrupciones: El modulo de ADC permite la habilidad de generar una interrupción hasta que se complete la conversión Analógica-a-Digital. La bandera de interrupción del ADC es el bit ADIF en el registro PIR1. El interruptor de activación para el ADC es el bit ADIE en el registro PIE1. El bit ADIF debe ser limpiado mediante software. La interrupción también puede ser generada mientras el dispositivo esta operando o está en modo reposo.
- Formato de resultados: Los resultados de la conversión de 10bit de A/D pueden ser distribuidos en dos formatos, el justificado a la izquierda o el justificado a la derecha. El bit ADFM del registro ADCON0 controla la salida del formato.

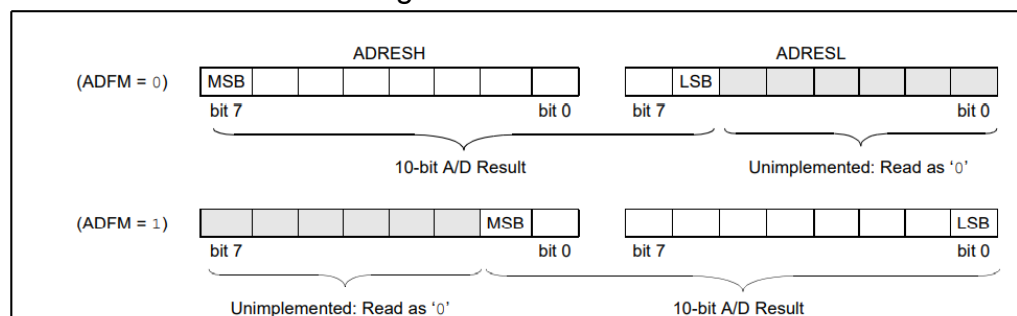


Ilustración 3 Formato de conversión de resultados

OPERACIONES DEL ADC

- Empezar una conversión: Para activar el modulo ADC, el bit ADON del registro ADCON0 debe ser colocado con '1'. Establecer el bit GO/DONA del registro ADCON0 a '1' empezara la conversión Analógica-a-Digital.
- Conversión completa: Cuando la conversión esta completa, el módulo ADC va a:
 1. Limpiar el bit GO/DONE.
 2. Colocar una bandera en el bit ADF.
 3. Actualizar el registro ADRESH: ADRESL con el nuevo resultado de la conversión.
- Terminar la conversión: Si la conversión se termina antes de ser completada, el bit GO/DONE puede ser limpiado con el software. El registro ADRESH: ADRESL no serán actualizados con una conversión Analógico-a-Digital que sea parcial. En lugar de eso los registro ADRESH: ADRESL van a retener un valor de la conversión anterior.
- Operación del ADC durante el reposo: El modulo ADC puede operar durante el modo reposo. Esto requiere que la fuente del ADC este colocada en la opción FRC. Cuando la fuente del reloj FRC es seleccionada, el ADC esperara una instrucción adicional antes de iniciar la conversión.
- Disparador de eventos especiales: El ECCP de disparador de eventos especiales permite mediciones periódicas del ADC sin la necesidad de software. Cuando el disparo ocurre, el bit GO/DONE establecido por el hardware y el Timer1 se reinicia a un valor cero.
- Procedimiento para la conversión: El siguiente procedimiento es un ejemplo de como usar el ADC para realizar una conversión Analógica-a-Digital:
 1. Configurar puertos:
 - a. Desactivar pines de salida del controlador,
 - b. Configurar el pin como analógico.
 2. Configurar el módulo ADC:
 - a. Seleccionar la conversión de reloj del ADC.
 - b. Configurar el voltaje de referencia.
 - c. Seleccionar el canal de salida del ADC.
 - d. Seleccionar el formato de resultado.
 - e. Encender el módulo ADC.

3. Configurar el interruptor del ADC (opcional):
 - a. Limpiar la bandera de interrupción del ADC.
 - b. Activar el interruptor del ADC.
 - c. Activar el interruptor periférico.
 - d. Activar el interruptor global.
4. Espera la adquisición requerida del tiempo.
5. Empieza la conversión mediante la activación del bit GO/DONE.
6. Espera la conversión del ADC hasta que se complete por uno de los siguientes:
 - a. Votar el pin GO/DONE.
 - b. Esperar a por la interrupción del ADC.
7. Lee el resultado del ADC.
8. Limpia la bandera de interrupción del ADC.

- Definición del registro del ADC: Se definen en las siguientes tablas:

REGISTER DEFINITIONS: ADC CONTROL

REGISTER 9-1: ADCON0: A/D CONTROL REGISTER 0

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADCS1	ADCS0	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON
bit 7							bit 0

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
 -n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7-6 **ADCS<1:0>**: A/D Conversion Clock Select bits
 00 = Fosc/2
 01 = Fosc/8
 10 = Fosc/32
 11 = FRC (clock derived from a dedicated internal oscillator = 500 kHz max)

bit 5-2 **CHS<3:0>**: Analog Channel Select bits
 0000 = AN0
 0001 = AN1
 0010 = AN2
 0011 = AN3
 0100 = AN4
 0101 = AN5
 0110 = AN6
 0111 = AN7
 1000 = AN8
 1001 = AN9
 1010 = AN10
 1011 = AN11
 1100 = AN12
 1101 = AN13
 1110 = CVREF
 1111 = Fixed Ref (0.6V Fixed Voltage Reference)

bit 1 **GO/DONE**: A/D Conversion Status bit
 1 = A/D conversion cycle in progress. Setting this bit starts an A/D conversion cycle.
 This bit is automatically cleared by hardware when the A/D conversion has completed.
 0 = A/D conversion completed/not in progress

bit 0 **ADON**: ADC Enable bit
 1 = ADC is enabled
 0 = ADC is disabled and consumes no operating current

REGISTER 9-2: ADCON1: A/D CONTROL REGISTER 1

R/W-0	U-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
ADFM	—	VCFG1	VCFG0	—	—	—	—
bit 7							bit 0

Legend:

R = Readable bit

W = Writable bit

U = Unimplemented bit, read as '0'

-n = Value at POR

'1' = Bit is set

'0' = Bit is cleared

x = Bit is unknown

bit 7 **ADFM:** A/D Conversion Result Format Select bit

1 = Right justified

0 = Left justified

bit 6 **Unimplemented:** Read as '0'bit 5 **VCFG1:** Voltage Reference bit

1 = VREF- pin

0 = VSS

bit 4 **VCFG0:** Voltage Reference bit

1 = VREF+ pin

0 = VDD

bit 3-0 **Unimplemented:** Read as '0'