Hardware/Software Codesign (HSC) 2018/2019 Vestavěný systém pro filtraci a segmentaci obrazu

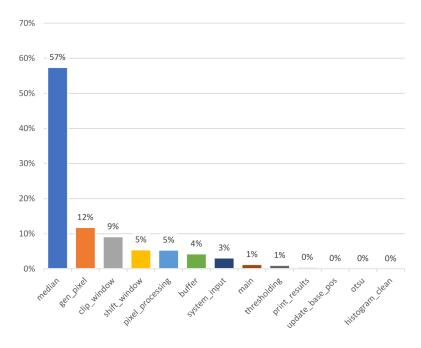
v Brně 4. prosince 2018 Václav Martinka xmarti76

1 Analýza program gprof

Program je nutné znovu přeložit s parametrem -pg. Mimo to bylo přepínačem PROFILE zakázáno tisknout histogram. Přesto se do výsledku tato funkce promítla v řádu nanosekund, i když nebyla vůbec volána. Výstup z programu lze vidět v tabulce 1 a grafu 1.

NAME	TIME	E <ns></ns>										
	1	2	3	4	5	6	7	8	9	10	avg	%
median	4,63	4,20	4,62	4,52	4,23	4,29	4,37	4,45	4,45	4,26	4,40	57%
gen_pixel	0,96	0,75	1,01	0,94	0,90	0,83	1,12	0,87	0,95	0,74	0,91	12%
$clip_window$	0,82	0,73	0,70	0,61	0,73	0,58	0,67	0,68	0,72	0,81	0,71	9%
$shift_window$	0,39	0,35	0,60	0,38	0,41	0,47	0,49	0,36	0,31	0,43	0,42	5%
pixel_processing	0,39	0,26	0,45	0,54	0,26	0,44	0,41	0,45	0,43	0,50	0,41	5%
buffer	0,40	0,30	0,37	0,32	0,32	0,40	0,26	0,36	0,31	0,28	0,33	4%
$system_input$	0,24	0,48	0,15	0,23	0,23	0,21	0,19	0,21	0,29	0,19	0,24	3%
main	0,19	0,05	0,09	0,09	0,02	0,09	0,14	0,07	0,09	0,15	0,10	1%
thresholding	0,05	0,09	0,09	0,08	0,09	0,07	0,12	0,06	0,08	0,06	0,08	1%
$print_results$	0,01	0,01	0,00	0,01	0,20	0,02	0,01	0,05	0,04	0,01	0,04	0%
update_base_pos	0,01	0,01	0,00	0,02	0,10	0,00	0,01	0,00	0,00	0,01	0,02	0%
otsu	0,01	0,02	0,01	0,00	0,01	0,01	0,00	0,01	0,01	0,01	0,01	0%
histogram_clean	0,00	0,01	0,01	0,01	0,00	0,00	0,00	0,01	0,01	0,01	0,01	0%

Tabulka 1: Výstup z programu gprof



Obrázek 1: Výstup z programu gprof

Je patrné, že většinu času spotřebuje funkce median, proto je vhodné optimalizovat především ji.

2 Vlastnosti obvodu uvnitř FPGA

Inicializační interval hlavní smyčky jsou 3 takty (pro srovnání jsou uvedeny hodnoty i pro 3 takty), všechny vnořené smyčky jsou plně rozbalené. Latence v obou případech dosahuje hodnoty 4 takty.

Typ zdroje	Dogtupná	Využi	to (II3)	Využito (II4)		
Typ zdroje	Dostupne		%		%	
Flip Flops	1 536	471	30 %	470	30 %	
LUTs	1536	1 390	$\mathbf{90\%}$	1306	85%	
Slices	768	766	$\mathbf{99\%}$	766	99 %	

Tabulka 2: Spotřebované zdroje

3 Porovnání čistě softwarové a kombinované implementace

	\mathbf{SW}	SW+HW (II3)	SW+HW (II4)
Prům. doba zpracování 1 px <µs>	183	0,12	0,16
Počet zpracovaní <px s=""></px>	5 464	8333333	6250000
Počet zpracovaní <snímků s=""></snímků>	0,07	108	81
Zrychlení	$1 \times$	$1525 \times$	$1143\times$

Tabulka 3: Porovnání implementací

4 Závěr

Výsledné řešení splňuje zadání téměř dvojnásobně, konkrétně je schopno zpracovat 108 snímků za sekundu o rozlišení 320×240 , přičemž zadáním bylo pouhých 60 snímků.

Na druhou stranu, vyžádalo si to téměř celou plochu FPGA čipu. V rámci testování bylo ověřeno i pomalejší řešení, které přesto splnilo zadání (81 snímků/s), jenže úspora plochy byla zanedbatelná (podle *Catapultu* dokonce větší).

Další urychlení by bylo možné dosáhnout zvýšením frekvence čipu. Snížit inicializační interval již nelze kvůli kolizi přístupu do paměti. Jediným možným řešením by tak bylo převést celé řešení na čistě hardwarové.