

# Esame di Architettura degli Elaboratori

Laurea Triennale in Informatica Musicale

Docente: *Prof.ssa Valentina Ciriani*

Esempio di esame

COGNOME: \_\_\_\_\_ NOME: \_\_\_\_\_ MATRICOLA: \_\_\_\_\_

FIRMA: \_\_\_\_\_

## Regole dell'esame

1. Scrivere sul questo foglio in alto: Cognome, Nome, Matricola e **firmare**.
2. Scrivere le risposte unicamente **sotto il testo** degli esercizi (non consegnare la brutta).
3. Tempo a disposizione: 90 minuti.
4. Non è consentito consultare appunti, libri, dispense ecc.
5. Tenere sul banco solo le penne, il documento d'identità e i fogli consegnati dalla docente.
6. I risultati saranno comunicati mediante la verbalizzazione elettronica.
7. I compiti corretti potranno essere visionati accordandosi via mail con la docente.

---

**Esercizio 1.** (*totale: 3 punti*) Descrivere il ciclo fetch-execute in una CPU a ciclo unico.

**Esercizio 2.** (*totale: 5 punti*) Si semplifichi la seguente formula:  $\overline{(A + B)}(\overline{A} \cdot \overline{B})$ .

**Esercizio 3.** (*totale: 7 punti*)

1. Determinare la tabella di verità per la funzione booleana  $F$ , di 3 bit di input, che restituisca 1 se l'input contiene un numero pari di 1 e restituisca 0 se contiene un numero dispari di 1. Ad esempio  $F(0, 1, 1) = 1$ ,  $F(0, 0, 0) = 1$ ,  $F(0, 0, 1) = 0$ .
2. Esprimere la funzione come somma di mintermini.

**Esercizio 4.** (*totale: 9 punti*)

Si assuma che il registro \$s0 contenga l'indirizzo base del vettore A e che i registri \$s1 e \$s2 contengano il valore delle variabili i e j.

1. Si scriva il frammento di codice MIPS (opportunamente commentato) corrispondente all'istruzione: `A[i] +=1`
2. Si scriva il frammento di codice MIPS (opportunamente commentato) corrispondente all'istruzione:  
`if i<3 && j==0 {i = 2}`

**Esercizio 5.** (totale: 7 punti)

Si consideri l'istruzione:

lw \$t1, 4(\$s0).

1. Scrivere l'istruzione in binario e in esadecimale:

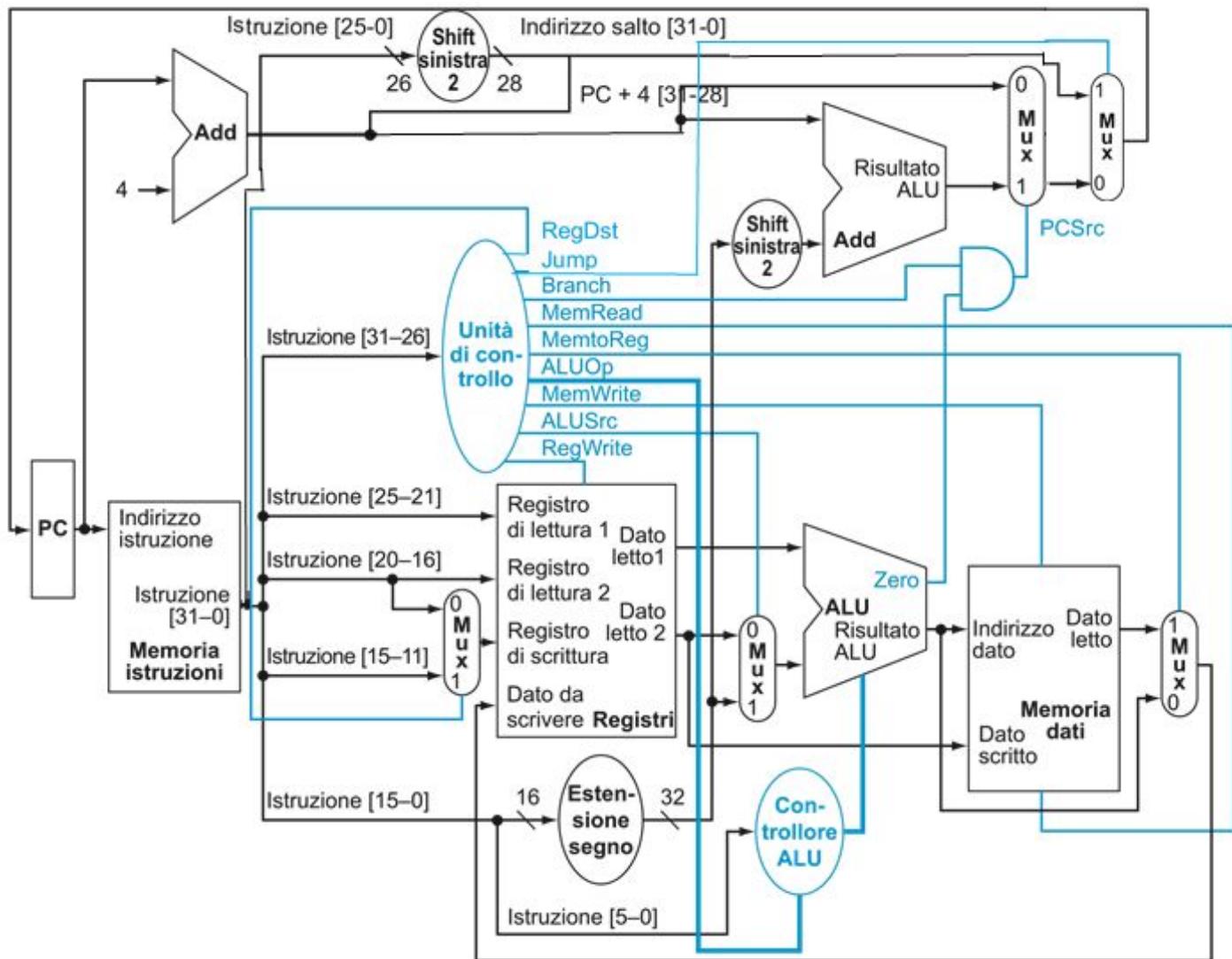
2. Mostrare il funzionamento dell'unità di controllo nel il seguente schema di CPU considerando solo i segnali relativi all'istruzione data. In particolare:

(a) scrivere il valore dei 2 bit di ALUOp:

(b) scrivere il valore dei 4 bit in output dal Controllore ALU:

(c) cerchiare nello schema i bit di controllo (RegDst, Jump, Branch, MemRead, MemtoReg, MemWrite, ALUSrc, RegWrite, Zero, PCSrc) che valgono 1.

(d) cerchiare nello schema il valore (0 o 1) del controllo dei MUX coinvolti nell'esecuzione dell'istruzione.



---

## Formulario

Somma	Prodotto	Legge
$X + 0 = X$	$X \cdot 1 = X$	Elemento neutro
$X + 1 = 1$	$X \cdot 0 = 0$	Elemento assorbente
$X + X = X$	$X \cdot X = X$	Idempotenza
$X + \bar{X} = 1$	$X \cdot \bar{X} = 0$	Complementazione
$X + Y = Y + X$	$X \cdot Y = Y \cdot X$	Commutatività
$X + (Y + Z) = (X + Y) + Z$	$X \cdot (Y \cdot Z) = (X \cdot Y) \cdot Z$	Associatività
$X \cdot (Y + Z) = X \cdot Y + X \cdot Z$	$X + (Y \cdot Z) = (X + Y) \cdot (X + Z)$	Distributività
$\overline{(X + Y)} = \overline{X} \cdot \overline{Y}$	$\overline{(X \cdot Y)} = \overline{X} + \overline{Y}$	De Morgan
$\overline{\overline{X}} = X$		Doppia negazione

Standard IEEE 754	dimensione esponente	dimensione mantissa	polarizzazione
singola precisione	8	23	127
doppia precisione	11	52	1023

Istruzione MIPS	Op	Func	Registri MIPS	Numero
add	000000	100000	\$zero	0
sub	000000	100010	\$t0 - \$t7	8 - 15
and	000000	100100	\$s0 - \$s7	16 - 23
or	000000	100101	\$t8, \$t9	24, 25
slt	000000	101010		
lw	100011			
sw	101011			
beq	000100			
j	000010			

Istruzione	ALUOp	Operazione ALU	Codice controllo ALU
lettura o scrittura in memoria	00	AND bit a bit	0000
salto condizionato	01	OR bit a bit	0001
di tipo R	10	somma	0010
		sottrazione	0110
		set less than	0111